

# ASSP, 42V, 2.4A, 同步整流升降压 DC/DC转换器IC

S6BP203A 是内置了 4 个开关 FET 的 1-Ch 升降压 DC/DC 转换器 IC。本 IC 能够提供宽范围的输入电压 2.5V~42V 和最大 2.4A 的输出电流。本产品在轻负载时自动切换到 PFM 工作, 50  $\mu$ A 的超低无负载消耗电流, 实现了超高效率。从汽车的冷启动低压条件, 到最大 42V 的负载突降条件, 只需 1 ms 的迁移时间即可稳定输出电压。因此, 本产品适用于汽车, 工业机器用途的电源。本产品具有 SYNC 功能, 可选择输入外部时钟信号的 SYNC\_IN 模式。从外部输入 200 kHz 到 400 kHz 范围的时钟信号的时候, FET 的开关动作与外部时钟信号同步。无外部时钟信号输入时, FET 根据内部时钟信号进行开关动作。内部时钟信号可由外接电阻在 200 kHz 到 2.1 MHz 的范围内设定。因为无需外接的输出电压设定电阻和相位补偿器件, 本产品大大削减了外部元器件数量和 PCB 板面积。本产品具有输入欠压锁定 (输入 UVLO: 输入 Under Voltage Lockout), 输出欠压保护 (输出 UVP: 输出 Under Voltage Protection), 输出过压保护 (输出 OVP: 输出 Over Voltage Protection), 输出过电流保护 (输出 OCP: 输出 Over Current Protection), 过热保护 (TSD: Thermal Shutdown) 5 种类的保护功能。同时, 具有指示输出电压 (VOUT 引脚) 状态的 PG (PG: Power Good) 功能。输出电压到达 PG 电压的时候输出 PG 信号。

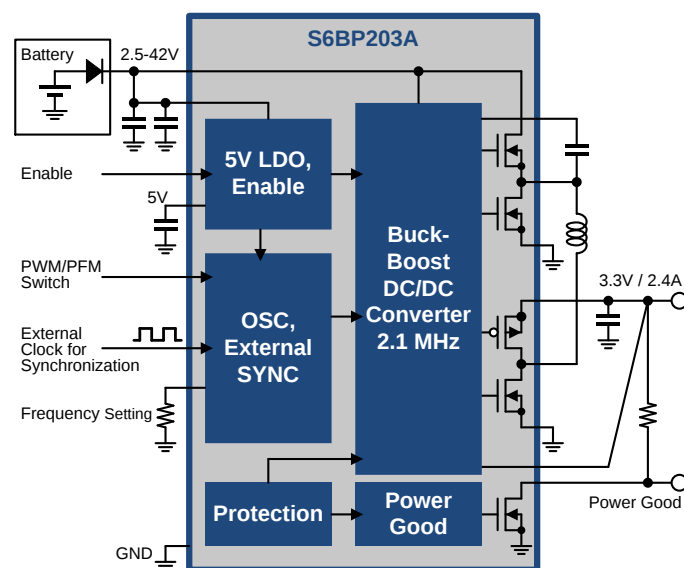
## 特性

- 宽范围的输入电压范围: 2.5V~42V
- 输出电压: 3.3V
- 宽范围的工作频率范围: 200 kHz~2.1 MHz
- 外部时钟同步范围: 200 kHz~400 kHz
- SYNC 功能
  - SYNC\_IN: 外部时钟输入  
(外部时钟未输入时, 内部时钟工作)
- 轻负载时 PFM 工作实现超高效率  
(选择 MODE 引脚低电平时)
- 通过 MODE 引脚可选择 PWM/PFM 自动切换工作和 PWM 固定工作
- 内置开关 FET
- 同步整流式电流模式控制
- 待机电流: 1  $\mu$ A 以下
- 无载电流: 50  $\mu$ A
- Power Good 监视
  - 通过视窗比较器监视输出电压
  - 启动延迟时间: 14 ms
- 不随负载变化的软启动时间: 0.9 ms  
(开关频率设定为 2.1 MHz 时)
- 完善的保护功能
  - 输入欠压锁定
  - 输出欠压保护: 92.0%
  - 输出过压保护: 108.0%
  - 输出过流保护
  - 过热保护
- 小型 ETSSOP16 封装 (散热焊盘类型): 5 mm  $\times$  6.4 mm
- AEC-Q100 compliant (Grade-1)

## 应用

- 高级驾驶员辅助系统  
(ADAS: Advanced Driver Assistance Systems)
- 仪表盘
- 车载机器
- 工业机器

## 框图



## 更多有关的信息

赛普拉斯的网站 [www.cypress.com/pmic](http://www.cypress.com/pmic) 上提供了大量资料，有助于正确选择您设计的 PMIC 器件，并使您能够快速和有效地将器件集成到设计中。下面是 S6BP203A 的简要列表。

■概况: [车载 PMIC 产品系列](#)、[车载 PMIC 产品路线图](#)

■产品选择器:

□ [S6BP203A](#):

1-Ch 车载用的升降压 PMIC

■应用笔记: 赛普拉斯提供了 S6BP203A 应用笔记。下面列出了 S6BP203A 应用笔记。

□ [AN99497](#): 电源体系的元件选择

□ [AN201006](#): 热的探讨和参数

■开发套件使用说明书:

□ [S6SBP203A8FVA1001](#): S6BP203A 开发套件使用说明书

■相关产品:

□ [S6BP201A](#), [S6BP202A](#):

1-Ch 车载用的升降压 PMIC

□ [S6BP401A](#):

6-Ch 车载 ADAS 用的 PMIC

□ [S6BP501A](#), [S6BP502A](#):

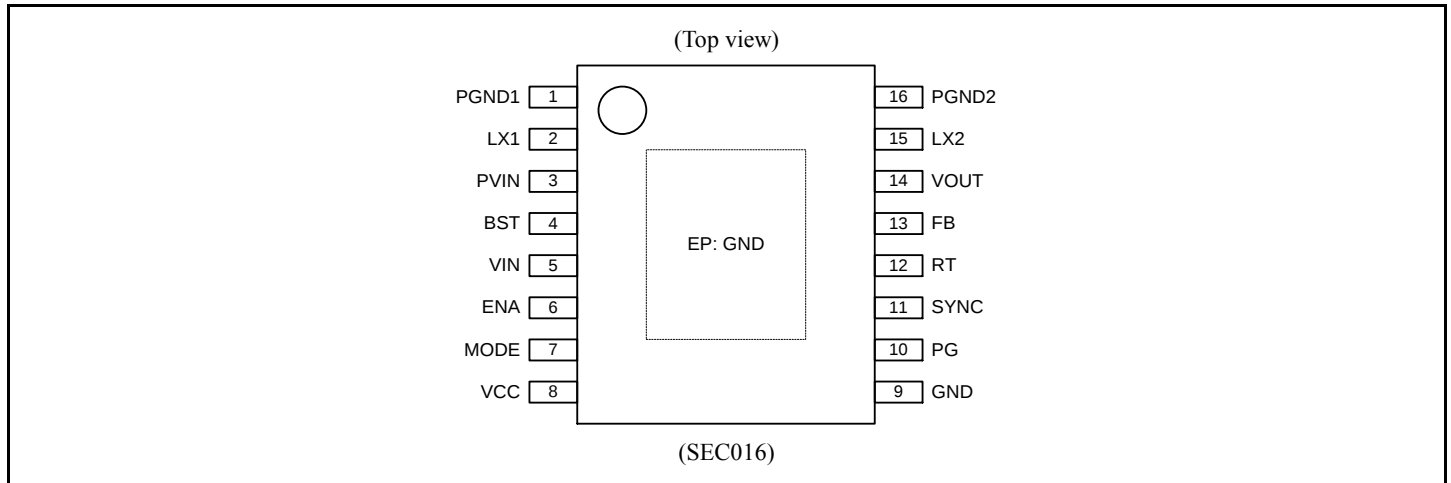
3-Ch 车载 Instrument Cluster 用的 PMIC

## 目录

|                           |    |
|---------------------------|----|
| 特性 .....                  | 1  |
| 应用 .....                  | 1  |
| 框图 .....                  | 1  |
| 更多有关的信息 .....             | 2  |
| 1. 引脚配置图 .....            | 4  |
| 2. 引脚功能描述 .....           | 4  |
| 3. 体系结构框图 .....           | 6  |
| 4. 绝对最大额定值 .....          | 7  |
| 5. 推荐工作条件 .....           | 7  |
| 6. 电气特性 .....             | 8  |
| 7. 功能描述 .....             | 9  |
| 7.1 保护功能 .....            | 9  |
| 7.2 保护功能一览表 .....         | 10 |
| 8. 应用电路示例·元件列表 .....      | 11 |
| 9. 应用手册 .....             | 12 |
| 9.1 工作条件的设定 .....         | 12 |
| 10. 参考数据 .....            | 14 |
| 11. 使用上的注意事项 .....        | 16 |
| 12. 支持 RoHS 指令的质量管理 ..... | 16 |
| 13. 订购型号 .....            | 16 |
| 14. 封装·外形尺寸图 .....        | 17 |
| 15. 主要变更内容 .....          | 18 |
| 文档修订记录页 .....             | 18 |
| 销售、解决方案以及法律信息 .....       | 19 |

## 1. 引脚配置图

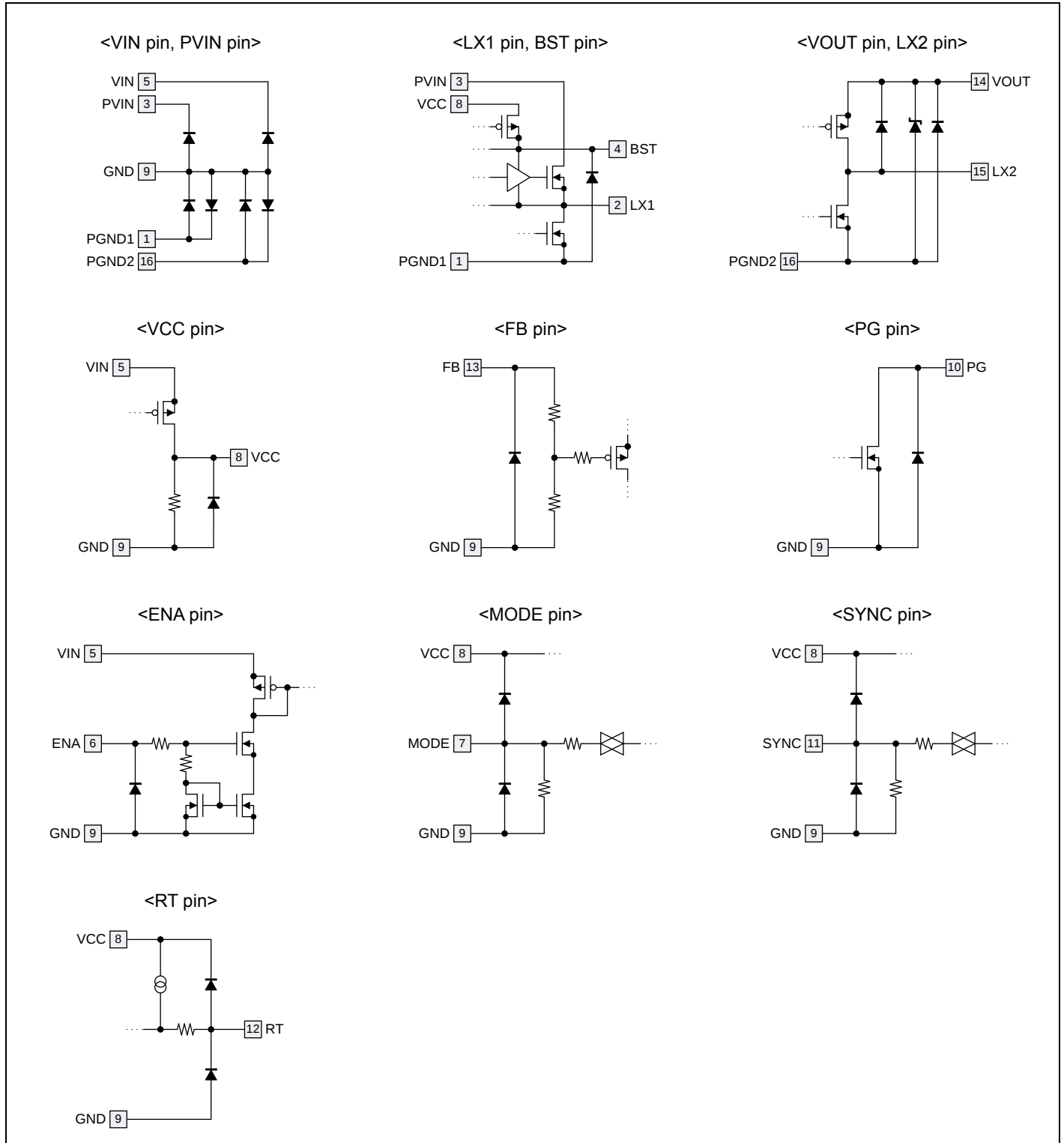
Figure 1-1 引脚配置图



## 2. 引脚功能描述

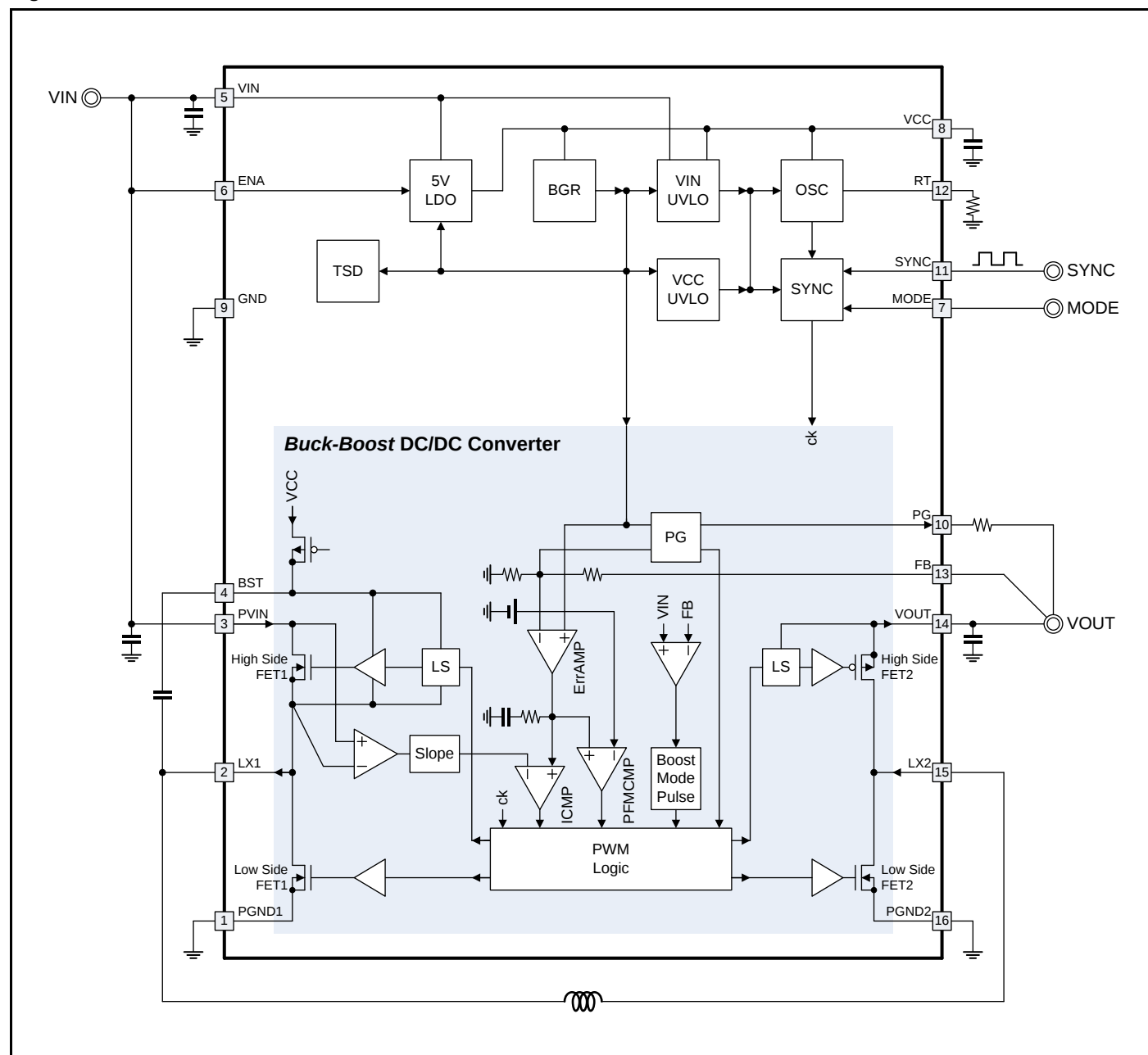
Table 2-1 引脚功能描述

| 引脚序号 | 引脚符号  | I/O | 功能描述                                             |
|------|-------|-----|--------------------------------------------------|
| 1    | PGND1 | —   | 内置开关 FET 接地引脚                                    |
| 2    | LX1   | O   | 电感连接引脚                                           |
| 3    | PVIN  | I   | PWM 控制器及开关 FET 电源引脚                              |
| 4    | BST   | I   | 升压电容连接引脚                                         |
| 5    | VIN   | I   | 电源引脚                                             |
| 6    | ENA   | I   | DC/DC 转换器使能引脚                                    |
| 7    | MODE  | I   | PWM/PFM 工作控制引脚<br>MODE 引脚的设定参照「9.1 工作条件的设定」      |
| 8    | VCC   | O   | 内部基准电压 LDO 输出引脚<br>VCC 电容连接引脚                    |
| 9    | GND   | —   | 接地引脚                                             |
| 10   | PG    | O   | Power good 开漏输出引脚<br>使用时通过电阻连接 VOUT 引脚<br>未使用时开路 |
| 11   | SYNC  | I   | 外部时钟输入引脚<br>SYNC 引脚的设定参照「9.1 工作条件的设定」            |
| 12   | RT    | O   | 内部时钟 (开关频率) 设定电阻连接引脚<br>设定电阻值参照「9.1 工作条件的设定」     |
| 13   | FB    | I   | 输出电压反馈引脚                                         |
| 14   | VOUT  | O   | DC/DC 转换器输出引脚                                    |
| 15   | LX2   | O   | 电感连接引脚                                           |
| 16   | PGND2 | —   | 内置开关 FET 接地引脚                                    |
| EP   | GND   | —   | 接地引脚                                             |

**Figure 2-1 输入/输出引脚等效电路图**


### 3. 体系结构框图

**Figure 3-1 体系结构框图**



#### 4. 绝对最大额定值

| 参数        | 符号                  | 条件                           | 额定值  |                  | 单位 |
|-----------|---------------------|------------------------------|------|------------------|----|
|           |                     |                              | 最小   | 最大               |    |
| 电源电压(*1)  | V <sub>VIN</sub>    | VIN 引脚                       | -0.3 | +48.0            | V  |
|           | V <sub>PVIN</sub>   | PVIN 引脚                      | -0.3 | +48.0            | V  |
|           | V <sub>VCC</sub>    | VCC 引脚                       | -0.3 | +6.9             | V  |
| 引脚电压 (*1) | V <sub>BST</sub>    | BST 引脚                       | -0.3 | +48.0            | V  |
|           | V <sub>LX1</sub>    | LX1 引脚                       | -2.0 | +48.0            | V  |
|           | V <sub>LX2</sub>    | LX2 引脚                       | -2.0 | +6.9             | V  |
|           | V <sub>FB</sub>     | FB 引脚                        | -0.3 | V <sub>VCC</sub> | V  |
|           | V <sub>RT</sub>     | RT 引脚                        | -0.3 | V <sub>VCC</sub> | V  |
|           | V <sub>MODE</sub>   | MODE 引脚                      | -0.3 | V <sub>VCC</sub> | V  |
|           | V <sub>SYNC</sub>   | SYNC 引脚                      | -0.3 | V <sub>VCC</sub> | V  |
|           | V <sub>ENA</sub>    | ENA 引脚                       | -0.3 | +48.0            | V  |
|           | V <sub>PG</sub>     | PG 引脚                        | -0.3 | +6.9             | V  |
| 差分电压 (*1) | V <sub>BST-LX</sub> | BST-LX1 引脚间                  | -0.3 | +6.9             | V  |
|           | V <sub>GND</sub>    | GND-PGND1 引脚间, GND-PGND2 引脚间 | -0.3 | +0.3             | V  |
| PG 输出电流   | I <sub>PG</sub>     | PG 引脚                        | -3   | 0                | mA |
| 容许损耗 (*1) | P <sub>D</sub>      | T <sub>a</sub> ≤ ±25°C       | 0    | 3324 (*2)        | mW |
| 保存温度      | T <sub>STG</sub>    | —                            | -55  | +150             | °C |

\*1: PGND1 = PGND2 = GND = 0V 时

\*2: 本产品焊接在 76.2 mm × 114.3 mm 的 4 层 FR-4 电路板上时

#### 警告:

- 如在半导体器件上施加的负荷 (电压、电流、温度等) 超过最大额定值, 将会导致该器件永久性损坏, 因此任何参数均不得超过其绝对最大额定值。

#### 5. 推荐工作条件

| 参数        | 符号                   | 条件                           | 规格值   |       |       | 单位 |
|-----------|----------------------|------------------------------|-------|-------|-------|----|
|           |                      |                              | 最小    | 典型    | 最大    |    |
| 电源电压 (*1) | V <sub>VIN</sub>     | VIN 引脚 启动时                   | 5.0   | 12.0  | 42.0  | V  |
|           |                      | VIN 引脚 启动后                   | 2.5   | 12.0  | 42.0  | V  |
| 引脚电压 (*1) | V <sub>BST</sub>     | BST 引脚                       | 0.0   | —     | 47.5  | V  |
|           | V <sub>LX1</sub>     | LX1 引脚                       | -1.0  | +12.0 | +42.0 | V  |
|           | V <sub>LX2</sub>     | LX2 引脚                       | -1.0  | —     | +5.5  | V  |
|           | V <sub>FB</sub>      | FB 引脚                        | 0.0   | —     | 5.5   | V  |
|           | V <sub>MODE</sub>    | MODE 引脚                      | 0.0   | —     | 5.5   | V  |
|           | V <sub>SYNC</sub>    | SYNC 引脚                      | 0.0   | —     | 5.5   | V  |
|           | V <sub>ENA</sub>     | ENA 引脚                       | 0.0   | 12.0  | 42.0  | V  |
| 差分电压 (*1) | V <sub>PG</sub>      | PG 引脚                        | 0.0   | —     | 5.5   | V  |
|           | V <sub>BST-LX1</sub> | BST-LX1 引脚间                  | 0.0   | —     | 5.5   | V  |
|           | V <sub>GND</sub>     | GND-PGND1 引脚间, GND-PGND2 引脚间 | -0.05 | 0.00  | +0.05 | V  |
| PG 输出电流   | I <sub>PG</sub>      | PG 引脚(流入电流)                  | 0     | —     | 1     | mA |
| BST 电容值   | C <sub>BST</sub>     | BST-LX1 引脚间                  | 0.068 | 0.100 | 0.470 | μF |
| VCC 电容值   | C <sub>VCC</sub>     | VCC-GND 引脚间                  | 2.2   | 4.7   | 10.0  | μF |
| RT 电阻值    | R <sub>RT</sub>      | RT-GND 引脚间,<br>内部时钟使用时       | 22    | —     | 270   | kΩ |
| 工作外部温度    | T <sub>a</sub>       | —                            | -40   | +25   | +125  | °C |

\*1: PGND1 = PGND2 = GND = 0V 时

#### 警告:

- 为确保半导体器件的正常工作, 其须满足所推荐的运行环境或条件。器件在所推荐的环境或条件下运行时, 其全部电气特性均可得到保证。请务必在所推荐的工作环境或条件范围内使用该半导体器件。
- 如超出该等范围使用, 可能会影响该器件的可靠性并导致故障。
- 本公司对本数据手册中未记载的使用范围、运行条件或逻辑组合不作任何保证。
- 如果用户欲在所列条件之外使用器件, 请务必事先联系销售代表。

## 6. 电气特性

VIN=PVIN=12V, ENA=5V (没有特别记载时为在推荐工作条件下的电气特性)

| 参数               |                    | 符号                     | 条件                                                                             | 规格值   |          |                   | 单位  |
|------------------|--------------------|------------------------|--------------------------------------------------------------------------------|-------|----------|-------------------|-----|
|                  |                    |                        |                                                                                | 最小    | 典型       | 最大                |     |
| 升降压 DC/DC 转换器部   | VOUT 输出电压          | V <sub>VOUT</sub>      | I <sub>VOUT</sub> = 0A                                                         | 3.251 | 3.300    | 3.349             | V   |
|                  | FB 输入电阻值           | R <sub>FB</sub>        | EN = 0V, Ta = +25°C                                                            | 2.53  | 3.17     | 3.80              | MΩ  |
|                  | 开关 FET 导通电阻        | R <sub>HSIDEFET1</sub> | LX1 = -30 mA (PVIN-LX1 引脚间)                                                    | -     | 150      | -                 | mΩ  |
|                  |                    | R <sub>LSIDEFET1</sub> | LX1 = 30 mA (LX1-PGND1 引脚间)                                                    | -     | 150      | -                 | mΩ  |
|                  |                    | R <sub>HSIDEFET2</sub> | LX2 = -30 mA (VOUT-LX2 引脚间)                                                    | -     | 150      | -                 | mΩ  |
|                  |                    | R <sub>LSIDEFET2</sub> | LX2 = 30 mA (LX2-PGND2 引脚间)                                                    | -     | 150      | -                 | mΩ  |
|                  | 开关 FET 漏电流         | I <sub>LEAK</sub>      | -                                                                              | -     | -        | 5                 | μA  |
|                  | 软启动时间              | T <sub>SS</sub>        | R <sub>RT</sub> = 22 kΩ                                                        | 0.855 | 0.9      | 0.945             | ms  |
| 最大输出电流           | I <sub>VOUT</sub>  | PVIN ≥ 7.5V, Ta = 25°C | 2.4 (*1)                                                                       | -     | -        | A                 |     |
|                  |                    | PVIN = 4.5V, Ta=25°C   | 1.0 (*1)                                                                       | -     | -        | A                 |     |
| 电流制限             | I <sub>LIMIT</sub> | PVIN = 12V, L = 2.2 μH | 2.4 (*1)                                                                       | -     | -        | A                 |     |
| 5V LDO 部         | VCC 输出电压           | V <sub>VCC</sub>       | VIN = 12V                                                                      | 4.9   | 5.0      | 5.1               | V   |
| VIN UVLO 部       | VIN UVLO 下降閾值      | V <sub>UVLOVINHL</sub> | VIN 输入电压下降时                                                                    | 2.30  | 2.40     | 2.50              | V   |
|                  | VIN UVLO 上升閾值      | V <sub>UVLOVINLH</sub> | VIN 输入电压上升时                                                                    | 4.55  | 4.75     | 4.95              | V   |
| VCC UVLO 部       | VCC UVLO 下降閾值      | V <sub>UVLOVCCHL</sub> | VCC 输入电压下降时                                                                    | 2.30  | 2.40     | 2.50              | V   |
|                  | VCC UVLO 上升閾值      | V <sub>UVLOVCCLH</sub> | VCC 输入电压上升时                                                                    | 4.55  | 4.75     | 4.95              | V   |
| ENA 引脚           | 使能条件               | V <sub>ENA</sub>       | 使能电压范围                                                                         | 1.10  | -        | V <sub>VIN</sub>  | V   |
|                  |                    | V <sub>DSB</sub>       | 停止电压范围                                                                         | 0.0   | -        | 0.2               | V   |
|                  | ENA 输入电流           | I <sub>ENA</sub>       | V <sub>ENA</sub> = 12V                                                         | -     | 1        | 3                 | μA  |
| MODE 引脚          | MODE 输入电压          | V <sub>MODE_L</sub>    | PWM/PFM 自动切换工作                                                                 | 0.0   | -        | 0.4               | V   |
|                  |                    | V <sub>MODE_H</sub>    | PWM 固定工作                                                                       | 2.0   | -        | V <sub>VOUT</sub> | V   |
|                  | MODE 输入电流          | I <sub>MODE</sub>      | MODE = 5.0V                                                                    | -     | 5        | 10                | μA  |
| OSC 部            | 开关频率               | F <sub>OSC</sub>       | R <sub>RT</sub> = 22 kΩ                                                        | 2.0   | 2.1      | 2.2               | MHz |
|                  |                    |                        | R <sub>RT</sub> = 270 kΩ                                                       | 180   | 200      | 220               | kHz |
| SYNC 部 (SYNC_IN) | SYNC 输入閾值电压        | V <sub>SYNC_L</sub>    | -                                                                              | 0.0   | -        | 0.4               | V   |
|                  |                    | V <sub>SYNC_H</sub>    | -                                                                              | 2.0   | -        | V <sub>VOUT</sub> | V   |
|                  | SYNC 输入频率          | V <sub>SYNC_L</sub>    | -                                                                              | 200   | -        | 400               | kHz |
|                  | SYNC 输入占空比         | V <sub>SYNC_H</sub>    | -                                                                              | +20   | +50      | +80               | %   |
|                  | SYNC 漏电流           | I <sub>LKSYNC</sub>    | 选择 V <sub>SYNC</sub> = 5.0V                                                    | -     | 5        | 10                | μA  |
| PG 部 (UVP, OVP)  | VOUT UVP 下降閾值      | P <sub>GUVPHL</sub>    | 相对输出电压的下降閾值                                                                    | 90.5  | 92.0     | 93.5              | %   |
|                  | VOUT UVP 上升閾值      | P <sub>GUVPLH</sub>    | 相对输出电压的上升閾值                                                                    | 91.5  | 93.0     | 94.5              | %   |
|                  | VOUT OVP 上升閾值      | P <sub>GOVPLH</sub>    | 相对输出电压的上升閾值                                                                    | 106.5 | 108.0    | 109.5             | %   |
|                  | VOUT OVP 下降閾值      | P <sub>GOVPHL</sub>    | 相对输出电压的下降閾值                                                                    | 105.5 | 107.0    | 108.5             | %   |
|                  | 漏电流                | I <sub>LKPG</sub>      | V <sub>PWRGD</sub> = 5.0V, V <sub>ENA</sub> = 0V                               | 0     | -        | 1                 | μA  |
|                  | 低电平输出电压            | V <sub>OLPG</sub>      | I <sub>PGSINK</sub> = 1 mA                                                     | 0.025 | 0.05     | 0.15              | V   |
|                  | 异常检测时延迟时间          | T <sub>PPG</sub>       | 电压异常检出时                                                                        | -     | 7 (*1)   | 12 (*1)           | μs  |
|                  | 启动延迟时间             | T <sub>RPG</sub>       | 电压正常检出时                                                                        | 9.1   | 14.0     | 18.9              | ms  |
| 过热保护部 (TSD)      | 停止温度               | T <sub>TSDH</sub>      | -                                                                              | -     | 165 (*1) | -                 | °C  |
|                  |                    | T <sub>TSDL</sub>      | 迟滞                                                                             | -     | 10 (*1)  | -                 | °C  |
| 电源电流             | 待机电流               | I <sub>VINSDN</sub>    | VIN 输入电流, V <sub>ENA</sub> = 0V                                                | -     | 1        | 5                 | μA  |
|                  | 无载电流               | I <sub>VINQ</sub>      | VIN 输入电流, V <sub>ENA</sub> = 12V, I <sub>VOUT</sub> = 0A, MODE/SYNC/PG 引脚=OPEN | -     | 50       | 70                | μA  |

\*1: 电气特性的确认方式是统计式评估及替代测试。

## 7. 功能描述

### 7.1 保护功能

#### 输入欠压锁定 (输入 UVLO)

输入 UVLO 是防止下列状态导致 IC 误工作，保护后端设备的功能。

- 电源开启时的过渡状态
- 输入电压瞬间低下

为了防止这样的误动作，本功能可监视 VIN 输入电压和 VCC 电压。不论哪个 VIN 或 VCC 电压降到了 UVLO 下降阈值 2.4V (标准值) 以下的时候，IC 就会停止 VOUT 电压输出，进入 UVLO 状态。VIN 和 VCC 双方的电压上升到 UVLO 上升阈值 4.75V (标准值) 以上时，IC 解除 UVLO 状态恢复正常工作。

#### 输出欠压保护 (输出 UVP)

输出 UVP 是监视输出电压降低，用 PG 引脚指示的功能。

输出电压相对输出电压设定值下降超过 UVP 下降阈值 (PGUVPHL) 的时候，PG 输出变为低电平。IC 进入 UVP 状态，在 UVP 状态下继续 DC/DC 开关动作。

输出电压相对输出电压设定值再次上升超过 UVP 上升阈值 (PGUVPLH) 时，IC 解除 UVP 状态，PG 输出变为高电平。

#### 输出过压保护 (输出 OVP)

输出 OVP 是监视 VOUT 输出电压上升并停止开关动作的功能。保护后端设备不出现过压损坏。同时，通过 PG 引脚指示 VOUT 状态。

输出电压相对输出电压设定值上升到 OVP 上升阈值 (PGOVPLH) 时，PG 输出变为低电平。IC 进入 OVP 状态，停止高端 FET 的开关动作。输出电压相对输出电压设定值再次下降到 VOUT OVP 下降阈值 (PGOVPHL) 以下时，IC 解除 OVP 状态，再次恢复开关动作。PG 输出变为高电平。

#### 输出过流保护 (输出 OCP)

输出 OCP 通过限制过大负载电流来保护后端设备。

#### 过热保护 (TSD)

TSD 是保护 IC 避免热损坏的功能。结温达到+165°C (标准值) 时，停止高端 FET 和低端 FET 的开关动作，IC 进入 TSD 状态。结温降到+155°C (标准值) 以下时，IC 解除 TSD 状态，恢复供电。

## 7.2 保护功能一览表

下表显示了各种保护功能动作时的状态。

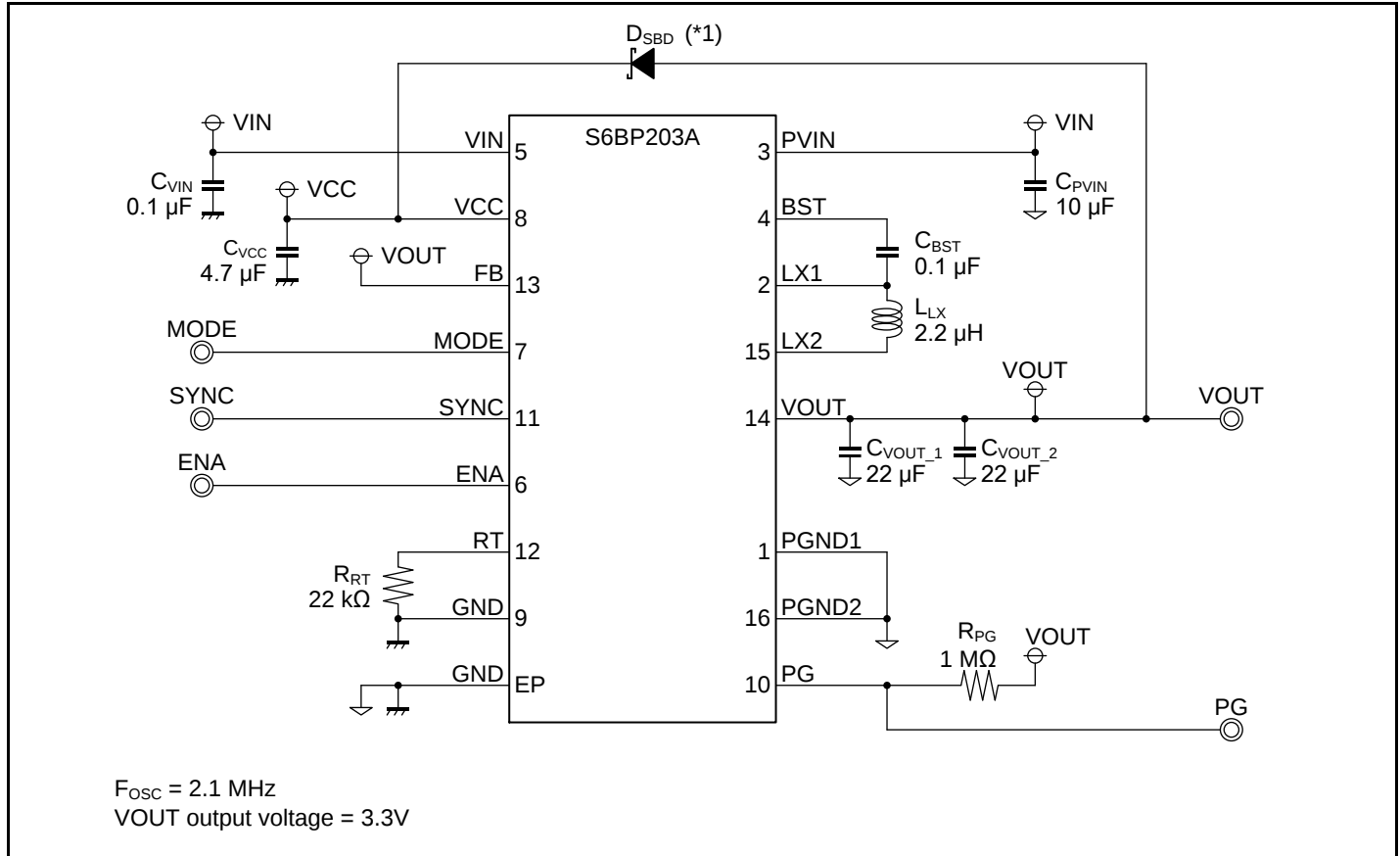
**Table 7-1 保护功能一览表**

| 功能                  | ENA 引脚<br>设定 | PG<br>引脚输出 | DC/DC<br>转换器工作 | 备注                                                                   |
|---------------------|--------------|------------|----------------|----------------------------------------------------------------------|
| 停止工作                | L            | Hi-Z (*1)  | 停止             | 推荐 PG 引脚通过上拉电阻连接 VOUT 引脚。<br>ENA 引脚低电平时 VOUT 引脚变为 0V, 所以 PG 引脚输出 0V。 |
| 正常工作                | H            | Hi-Z (*1)  | 工作             | —                                                                    |
| 输入欠压锁定<br>(输入 UVLO) | H            | L          | 停止             | 解除 UVLO 状态后, 软启动自动恢复。                                                |
| 输出欠压保护<br>(输出 UVP)  | H            | L          | 工作             | —                                                                    |
| 输出过压保护<br>(输出 OVP)  | H            | L          | 停止             | —                                                                    |
| 输出过流保护<br>(输出 OCP)  | H            | L          | 工作             | OCP 动作使输出电压下降。                                                       |
| 过热保护<br>(TSD)       | H            | L          | 停止             | TSD 解除后, 软启动自动恢复。                                                    |

\*1: PG 引脚是开漏电路。内部 MOSFET 是 OFF 状态。

## 8. 应用电路示例 · 元件列表

Figure 8-1 应用电路示例



\*1:  $V_{IN} \leq 3.3\text{V}$  使用时需要  $D_{SBD}$ 。另外，高温条件下  $D_{SBD}$  的漏电流 ( $I_R$ ) 增大。自动 PWM/PFM 切换工作状态时 ( $MODE = L$ ,  $SYNC = L$ )，在 VOUT 引脚连接对应  $D_{SBD}$  漏电流相当的负载。

Table 8-1 元件列表

| 符号                               | 参数     | 值                 | 型号                   | 厂商  | 封装尺寸<br>(W×L×H [mm]) | 备注                                 |
|----------------------------------|--------|-------------------|----------------------|-----|----------------------|------------------------------------|
| $C_{VIN}$ ,<br>$C_{BST}$         | 陶瓷电容   | 0.1 $\mu\text{F}$ | CGA2B3X7R1H104K050BB | TDK | 1.0×0.5×0.5          | X7R, 额定电压: 50 Vdc                  |
| $C_{PVIN}$                       | 陶瓷电容   | 10 $\mu\text{F}$  | CGA9N3X7R1H106K230KB | TDK | 5.7×5.0×2.3          | X7R, 额定电压: 50 Vdc                  |
| $C_{VCC}$                        | 陶瓷电容   | 4.7 $\mu\text{F}$ | CGA4J3X7R1C475K125AB | TDK | 2.0×1.25×1.25        | X7R, 额定电压: 16 Vdc                  |
| $C_{VOUT\_1}$ ,<br>$C_{VOUT\_2}$ | 陶瓷电容   | 22 $\mu\text{F}$  | CGA6P1X7R1C226M250AC | TDK | 3.2×2.5×2.5          | X7R, 额定电压: 16 Vdc                  |
| $L_{LX}$                         | 电感     | 2.2 $\mu\text{H}$ | CLF7045T-2R2N-D      | TDK | 7.2×6.9×4.5          | DCR: 14.6 mΩ, $I_{DC\_MAX}$ : 5.5A |
| $R_{RT}$                         | 电阻     | 22 kΩ             | RK73H1JTTD2202F      | KOA | 0.8×1.6×0.45         | —                                  |
| $R_{PG}$                         | 电阻     | 1 MΩ              | RK73H1JTTD1004F      | KOA | 0.8×1.6×0.45         | —                                  |
| $D_{SBD}$                        | 肖特基二极管 | —                 | MBR140SF             | ON  | 1.65×2.7×0.95        | —                                  |

TDK: TDK Corporation

KOA: KOA Corporation

ON: ON Semiconductor Corporation

## 9. 应用手册

### 9.1 工作条件的设定

#### DC/DC 转换器设定

DC/DC 转换器的工作状态通过 MODE 引脚和 SYNC 引脚来设定。

**Table 9-1 DC/DC 转换器设定**

| MODE 引脚 | SYNC 引脚(信号输入) | DC/DC 转换器的工作状态           |
|---------|---------------|--------------------------|
| L (*3)  | L (*3)        | 使用内部时钟信号的 PFM/PWM 自动切换工作 |
|         | 外部时钟输入 (*5)   | 与外部时钟信号同步的 PWM 固定工作 (*2) |
|         | H (*4)        | 禁止使用 (*1)                |
| H (*4)  | L (*3)        | 使用内部时钟信号的 PWM 固定工作       |
|         | 外部时钟输入 (*5)   | 与外部时钟信号同步的 PWM 固定工作 (*2) |
|         | H (*4)        | 禁止使用 (*1)                |

\*1: 选择 SYNC 引脚高电平时, 无载消耗电流 ( $I_{VINQ}$ ) 上升。

\*2: 将  $R_{RT}$  电阻值( $R_{RT}$ )设定成 330 k $\Omega$ 。

\*3: GND1 引脚或 GND2 引脚电压。

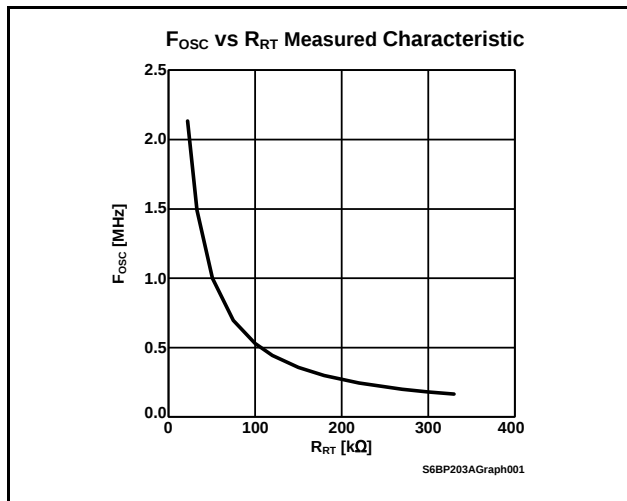
\*4: VOUT 引脚电压。

\*5: 高电平为 VOUT 引脚电压, 低电平为 GND1 引脚或 GND2 引脚电压。

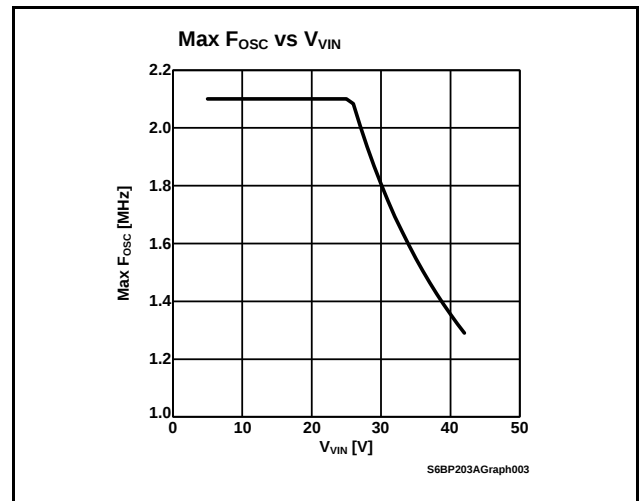
#### 开关频率(内部时钟)的设定

开关频率 (内部时钟) 通过  $R_{RT}$  引脚的电阻 ( $R_{RT}$ ) 来设定。请在 Figure 9-1 的范围内设定电阻。同时开关频率受输入电压限制, 请在 Figure 9-2 的范围内设定开关频率。

**Figure 9-1  $F_{OSC}$  vs  $R_{RT}$  的实测特性**



**Figure 9-2 最大  $F_{OSC}$  vs  $V_{VIN}$**



通过下面的公式计算参考值。

$$F_{OSC}[\text{Hz}] \approx \frac{1}{R_{RT} \times 21.7 \times 10^{-12}}$$

$F_{OSC}$  : 开关频率[Hz]  
 $R_{RT}$  : 电阻值[ $\Omega$ ]

### 软启动时间的设定

软启动时间由 RT 引脚的电阻 ( $R_{RT}$ ) 决定。

$$T_{SS}[s] = \frac{1}{F_{OSC}} \times 2 \times 1024$$

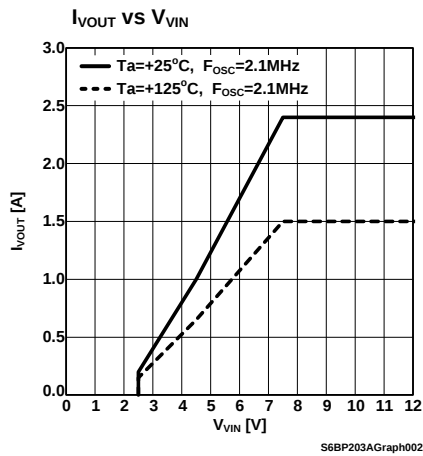
$T_{SS}$  : 软启动时间[s]

$F_{OSC}$  : 开关频率[Hz]

### VOUT 最大输出电流的确认

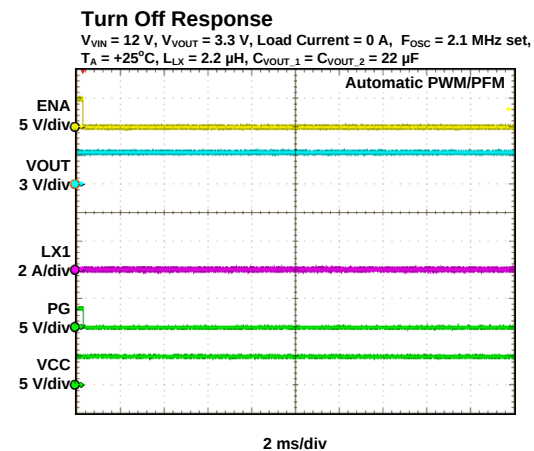
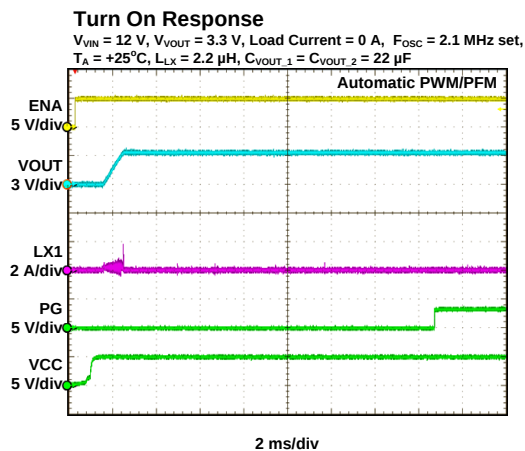
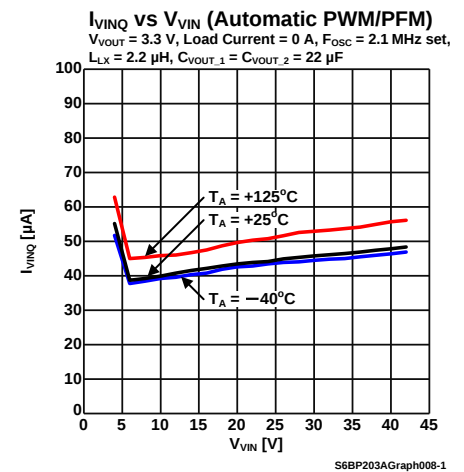
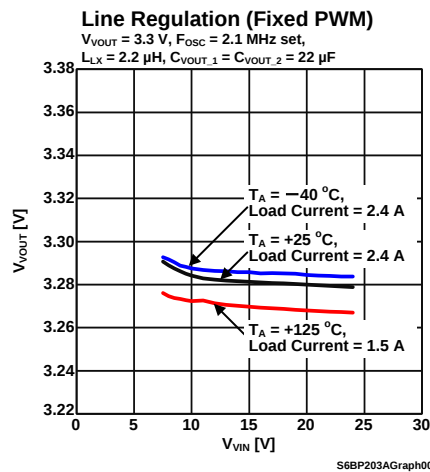
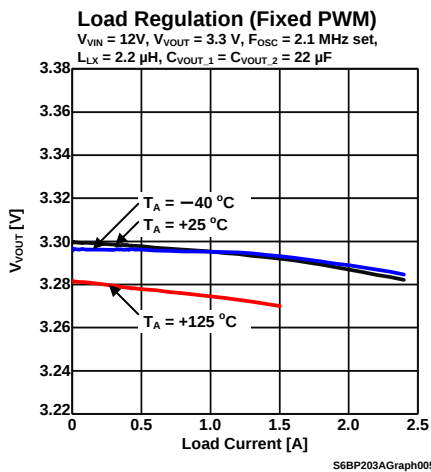
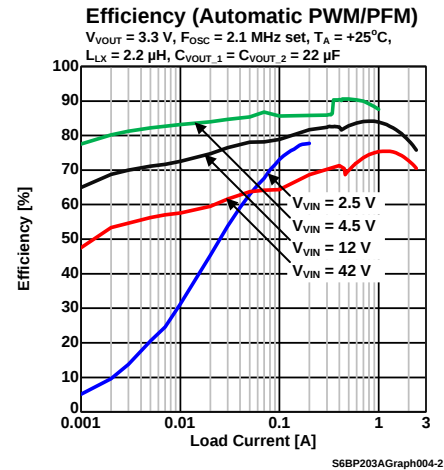
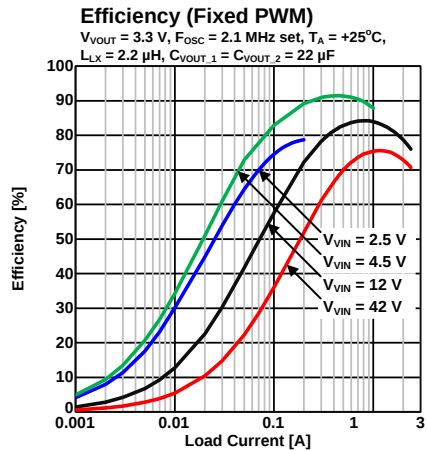
请确认 VOUT 引脚的最大输出电流在下图的范围内。

**Figure 9-3  $I_{VOUT}$  vs  $V_{VIN}$**



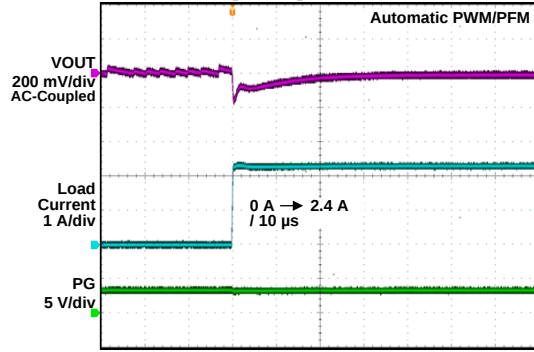
## 10. 参考数据

关于参考数据的条件，请参考「8. 应用电路示例 · 元件列表」。



### Load Transient Response

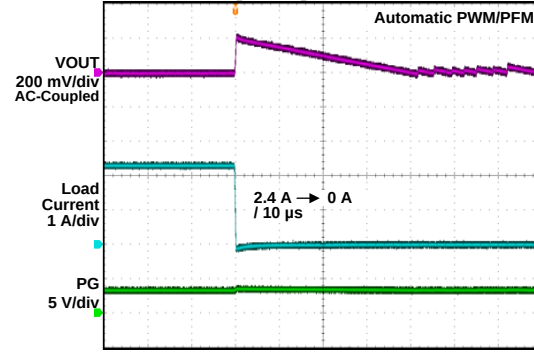
$V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$ ,  $F_{OSC} = 2.1\text{ MHz}$  set,  $T_A = +25^\circ\text{C}$ ,  
 $L_{LX} = 2.2\text{ }\mu\text{H}$ ,  $C_{VOUT\ 1} = C_{VOUT\ 2} = 22\text{ }\mu\text{F}$



S6BP203AGraph010-1

### Load Transient Response

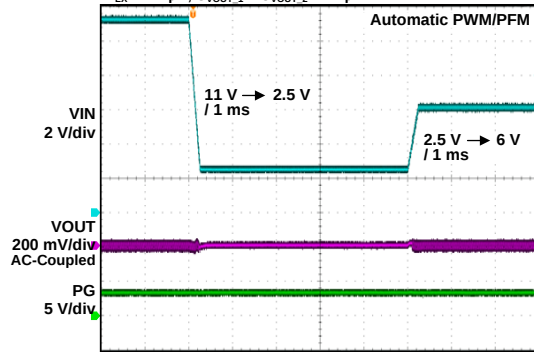
$V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$ ,  $F_{OSC} = 2.1\text{ MHz}$  set,  $T_A = +25^\circ\text{C}$ ,  
 $L_{LX} = 2.2\text{ }\mu\text{H}$ ,  $C_{VOUT\ 1} = C_{VOUT\ 2} = 22\text{ }\mu\text{F}$



S6BP203AGraph010-2

### Cold Crank Line Transient Response

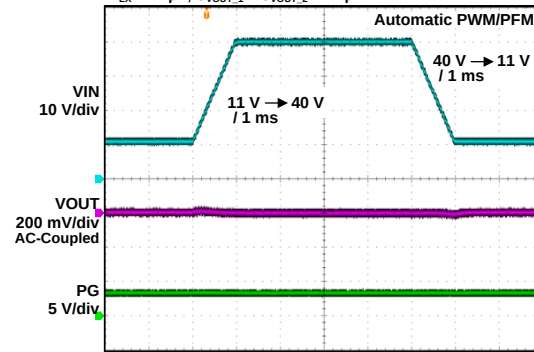
$V_{OUT} = 3.3\text{ V}$ , Load Current = 0.2 A,  $F_{OSC} = 2.1\text{ MHz}$  set,  $T_A = +25^\circ\text{C}$ ,  
 $L_{LX} = 2.2\text{ }\mu\text{H}$ ,  $C_{VOUT\ 1} = C_{VOUT\ 2} = 22\text{ }\mu\text{F}$



S6BP203AGraph011-1

### Load Dump Line Transient Response

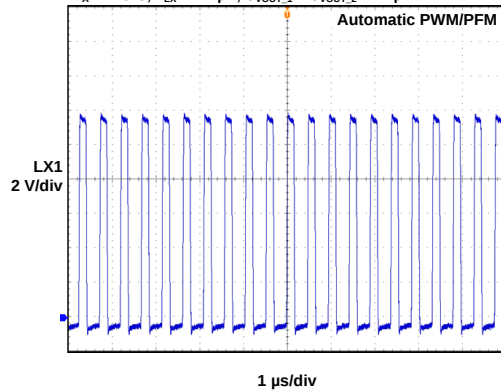
$V_{OUT} = 3.3\text{ V}$ , Load Current = 2.4 A,  $F_{OSC} = 200\text{ kHz}$  set,  $T_A = +25^\circ\text{C}$ ,  
 $L_{LX} = 2.2\text{ }\mu\text{H}$ ,  $C_{VOUT\ 1} = C_{VOUT\ 2} = 22\text{ }\mu\text{F}$



S6BP203AGraph011-2

### Switching Waveform

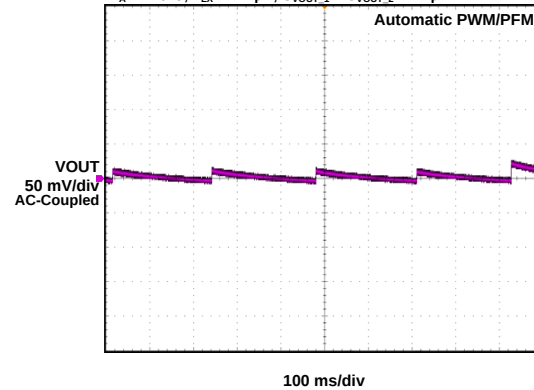
$V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$ , Load Current = 2.4 A,  $F_{OSC} = 2.1\text{ MHz}$  set,  
 $T_A = +25^\circ\text{C}$ ,  $L_{LX} = 2.2\text{ }\mu\text{H}$ ,  $C_{VOUT\ 1} = C_{VOUT\ 2} = 22\text{ }\mu\text{F}$



S6BP203AGraph012-1

### Ripple Waveform

$V_{IN} = 12\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$ , Load Current = 0 A,  $F_{OSC} = 2.1\text{ MHz}$  set,  
 $T_A = +25^\circ\text{C}$ ,  $L_{LX} = 2.2\text{ }\mu\text{H}$ ,  $C_{VOUT\ 1} = C_{VOUT\ 2} = 22\text{ }\mu\text{F}$



S6BP203AGraph012-2

## 11. 使用上的注意事项

关于基板的接地，按照通用阻抗设计。

请采取防静电措施。

- 使用已采取防静电措施的容器或具有导电性的容器存放半导体。
- 保管，搬运贴片后的电路板时，使用导电性包装袋或容器。
- 请将工作台，工具箱测量仪器接地。
- 在操作人员和接地之间，串联 250 kΩ~1 MΩ 电阻后接地。

不可施加负电压。

施加-0.3V 以下的负电压时，可能会使 LSI 的寄生晶体管启动并导致误动作。

## 12. 支持 RoHS 指令的质量管理

本产品支持 RoHS 指令、遵守关于铅/镉/水银/六价铬以及特定溴系难燃剂 PBB 和 PBDE 的标准。

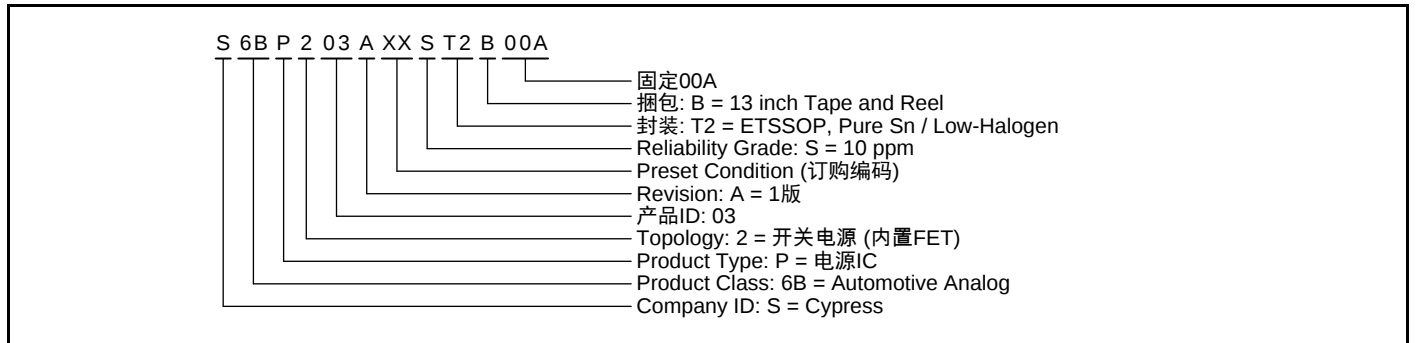
## 13. 订购型号

Table 13-1 订购型号

| 订购编码 | 型号 (MPN)          | 封装                                                          |
|------|-------------------|-------------------------------------------------------------|
| 8F   | S6BP203A8FST2B00A | 塑料 • ETSSOP16 (0.65 mm 间隔), 16 引脚<br>(Package Code: SEC016) |

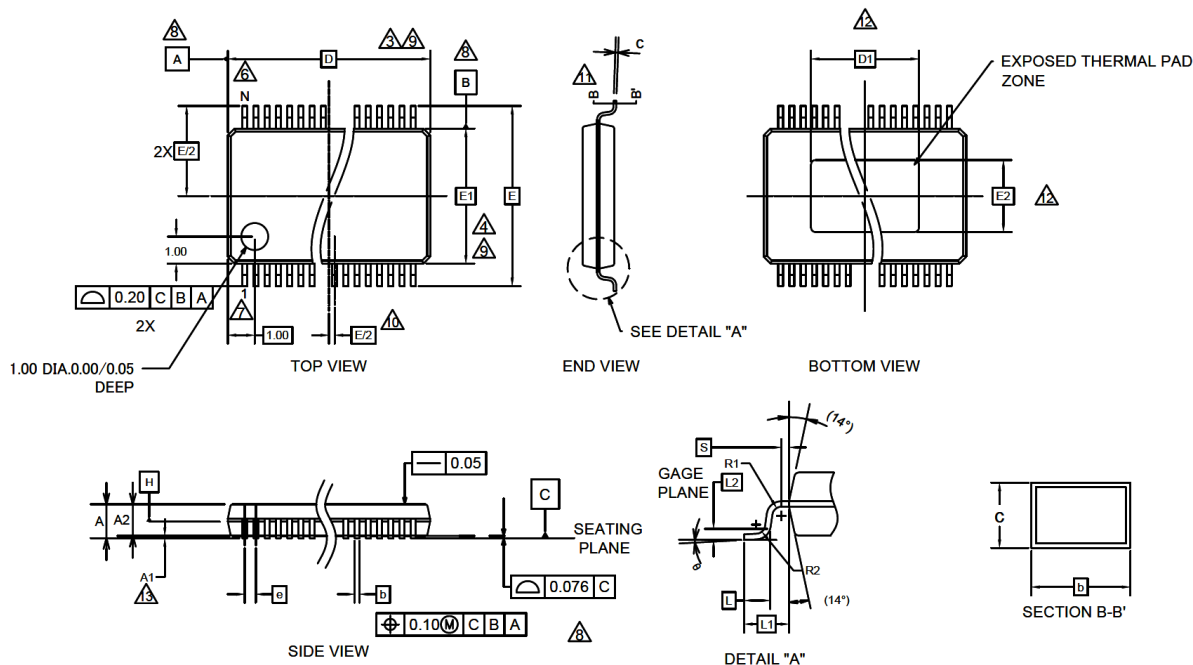
MPN: Marketing Part Number

Figure 13-1 订购型号定义



#### 14.封装·外形尺寸图

Package Code: SEC016



| SYMBOL | DIMENSIONS |      |      |
|--------|------------|------|------|
|        | MIN.       | NOM. | MAX. |
| A      | -          | -    | 1.10 |
| A 1    | 0.05       | -    | 0.15 |
| A 2    | 0.85       | 0.90 | 0.95 |
| D      | 4.90       | 5.00 | 5.10 |
| E 1    | 4.30       | 4.40 | 4.50 |
| E      | 6.40 BSC   |      |      |
| D 1    | 2.90       | 3.00 | 3.10 |
| E 2    | 2.90       | 3.00 | 3.10 |
| S      | 0.20       | -    | -    |
| R 1    | 0.09       | -    | -    |
| R 2    | 0.09       | -    | -    |
| θ      | 0°         | -    | 8°   |
| c      | 0.09       | -    | 0.20 |
| b      | 0.19       | -    | 0.30 |
| L      | 0.50       | 0.60 | 0.70 |
| L 1    | 1.00 REF   |      |      |
| L 2    | 0.25 BSC   |      |      |
| e      | 0.65 BSC   |      |      |
| N      | 16         |      |      |

NOTE:

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. DIMENSIONING & TOLERANCES PER ASME. Y14.5M-1994.
3. DIMENSION 'D' DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.15 PER SIDE.
4. DIMENSION 'E1' DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 PER SIDE.
5. DIMENSION 'b' DOES NOT INCLUDE DAMBER PROTRUSION. ALLOWABLE DAMBER PROTRUSIONS SHALL BE 0.07mm TOTAL IN EXCESS OF THE 'b' DIMENSION AT MAXIMUM MATERIAL CONDITION. DAMBER CANNOT BE LOCATED ON THE LOWER RADIUS OF THE FOOT. MINIMUM SPACE BETWEEN PROTRUSION AND ADJACENT LEAD SHOULD BE 0.08mm FOR 0.65mm PITCH, 0.08mm FOR 0.50mm PITCH AND 0.07mm FOR 0.40mm PITCH PACKAGES.
6. 'N' IS THE MAXIMUM NUMBER OF TERMINAL POSITIONS FOR THE SPECIFIED PACKAGE LENGTH.
7. TERMINAL NUMBERS ARE SHOWN FOR REFERENCE ONLY.
8. DATUMS A AND B TO BE DETERMINED AT DATUM PLANE H.
9. DIMENSIONS 'D' AND 'E1' TO BE DETERMINED AT DATUM PLANE H.
10. THIS DIMENSION APPLIES ONLY TO VARIATIONS WITH AN EVEN NUMBER OF LEADS PER SIDE FOR VARIATION WITH AN ODD NUMBER OF LEADS PER SIDE, THE "CENTER" LEAD MUST BE COINCIDENT WITH THE PACKAGE CENTERLINE, DATUM A.
11. CROSS SECTION B-B' TO BE DETERMINED AT 0.10 TO 0.25MM FROM THE LEAD TIP.
12. DIMENSIONS "D1" AND "E2" ARE THERMALLY ENHANCED VARIATIONS. END USER SHOULD VERIFY AVAILABLE SIZE OF EXPOSED PER FOR SPECIFIC DEVICE APPLICATION "D1" AND "E2" DIMENSIONS DO NOT INCLUDE MOLD FLASH.
13. A1 IS DEFINED AS THE VERTICAL CLEARANCE FROM THE SEATING PLANE TO THE LOWEST POINT ON THE PACKAGE BODY.

PACKAGE OUTLINE, 16 LEAD ETSSOP  
SEC016

002-10769 Rev. \*\*

## 15. 主要变更内容

Spansion Publication Number: S6BP203A\_DS405-00031

| 页码              | 章节              | 变更结果                                                                 |
|-----------------|-----------------|----------------------------------------------------------------------|
| Preliminary 0.1 |                 |                                                                      |
| —               | —               | 初版                                                                   |
| Preliminary 0.2 |                 |                                                                      |
| 9               | 8. 推荐工作条件       | 修改了“警告”中的句子                                                          |
| 14              | 11. 应用电路示例・元件列表 | 更改了下面的句子<br>“D <sub>SBD</sub> 漏电流的假负载” → “D <sub>SBD</sub> 漏电流相当的负载” |

注意事项: 请参考「文档修订记录页」。

## 文档修订记录页

文档标题: S6BP203A ASSP 42V, 2.4A 同步整流升降压 DC/DC 转换器 IC

文档编号: 002-08536

| 修订版 | ECN     | 变更方  | 提交日期       | 变更说明                        |
|-----|---------|------|------------|-----------------------------|
| **  | —       | HIXT | 09/04/2015 | New Spec.                   |
| *A  | 5056155 | HIXT | 12/18/2015 | 本文档译自英文版 002-08534 Rev. *A。 |
| *B  | 5164350 | HIXT | 03/08/2016 | 本文档译自英文版 002-08534 Rev. *B。 |
| *C  | 5843009 | MASG | 08/03/2017 | Adapted Cypress new logo.   |
| *D  | 5969951 | HIXT | 11/20/2017 | 本文档译自英文版 002-08534 Rev. *D。 |

## 销售、解决方案以及法律信息

### 全球销售和設計支持

赛普拉斯公司拥有一个由办事处、解决方案中心、原厂代表和经销商组成的全球性网络。如欲查找离您最近的办事处，请访问 [赛普拉斯所在地](#)。

### 产品

|                   |                                                                    |
|-------------------|--------------------------------------------------------------------|
| ARM® Cortex® 微控制器 | <a href="http://cypress.com/arm">cypress.com/arm</a>               |
| 汽车级产品             | <a href="http://cypress.com/automotive">cypress.com/automotive</a> |
| 时钟与缓冲器            | <a href="http://cypress.com/clocks">cypress.com/clocks</a>         |
| 接口                | <a href="http://cypress.com/interface">cypress.com/interface</a>   |
| 物联网               | <a href="http://cypress.com/iot">cypress.com/iot</a>               |
| 存储器               | <a href="http://cypress.com/memory">cypress.com/memory</a>         |
| 微控制器              | <a href="http://cypress.com/mcu">cypress.com/mcu</a>               |
| PSoC              | <a href="http://cypress.com/psoc">cypress.com/psoc</a>             |
| 电源管理 IC           | <a href="http://cypress.com/pmic">cypress.com/pmic</a>             |
| 触摸感应              | <a href="http://cypress.com/touch">cypress.com/touch</a>           |
| USB 控制器           | <a href="http://cypress.com/usb">cypress.com/usb</a>               |
| 无线连接              | <a href="http://cypress.com/wireless">cypress.com/wireless</a>     |

### PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6](#)

### 赛普拉斯开发者社区

[论坛](#) | [WICED IoT 论坛](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

### 技术支持

[cypress.com/support](http://cypress.com/support)

Arm and Cortex are registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

© 赛普拉斯半导体公司，2015-2017 年。本文件是赛普拉斯半导体公司及其子公司，包括 Spansion LLC（“赛普拉斯”）的财产。本文件，包括其包含或引用的任何软件或固件（“软件”），根据全球范围内的知识产权法律以及美国与其他国家签署条约由赛普拉斯所有。除非在本款中另有明确规定，赛普拉斯保留在该等法律和条约下的所有权利，且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与赛普拉斯签署关于使用软件的书面协议，赛普拉斯特此授予贵方属人性质的、非独家且不可转让的如下许可（无再许可权）（1）在赛普拉斯特软件著作权项下的下列许可权（一）对以源代码形式提供的软件，仅出于在赛普拉斯硬件产品上使用之目的且仅在贵方集团内部修改和复制软件，和（二）仅限于在有关赛普拉斯硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供（无论直接提供或通过经销商和分销商间接提供），和（2）在被软件（由赛普拉斯公司提供，且未经修改）侵犯的赛普拉斯专利的权利主张项下，仅出于在赛普拉斯硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内，赛普拉斯未对本文件或任何软件作出任何明示或暗示的担保，包括但不限于关于适销性和特定用途的默示保证。赛普拉斯保留更改本文件的权利，届时将不另行通知。在适用法律允许的限度内，赛普拉斯不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件，包括任何样本设计信息或程序代码信息，仅为供参考之目的提供。文件使用人应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。赛普拉斯产品不应被设计为、设定为或授权用作武器操作、武器系统、核设施、生命支持设备或系统、其他医疗设备或系统（包括急救设备和手术植入物）、污染控制或有害物质管理系统中的关键部件，或产品植入之设备或系统故障可能导致人身伤害、死亡或财产损失其他用途（“非预期用途”）。关键部件指，若该部件发生故障，经合理预期会导致设备或系统故障或会影响设备或系统安全性和有效性的部件。针对由赛普拉斯产品非预期用途产生或相关的任何主张、费用、损失和其他责任，赛普拉斯不承担全部或部分责任且贵方不应追究赛普拉斯之责任。贵方应赔偿赛普拉斯因赛普拉斯产品任何非预期用途产生或相关的所有索赔、费用、损失和其他责任，包括因人身伤害或死亡引起的主张，并使之免受损失。

赛普拉斯、赛普拉斯徽标、Spansion、Spansion 徽标，及上述项目的组合，WICED，及 PsoC, CapSense, EZ-USB, F-RAM 和 Traveo 应视为赛普拉斯在美国和其他国家的商标或注册商标。请访问 [cypress.com](http://cypress.com) 获取赛普拉斯商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。