

EiceDRIVER™ 1EDNx550 高侧和低侧栅极驱动器

应用示例和布局指南

关于本文档

范围和目的

本文档提供具有真差分输入 (TDI) 的 **EiceDRIVER™ 1EDNx550** 系列非隔离栅极驱动器的应用和设计指南。TDI 输入级具有出色的共模鲁棒性 (CMR)，消除了误触发的风险。因此，EiceDRIVER™ 1EDNx550 适用于：

- 升压 PFC 中的 4 引脚带开尔文源极 MOSFET
- 高 PCB 寄生电感场景中的低侧驱动（例如，控制系统和电源系统位于不同 PCB）
- 无隔离要求半桥的高侧和低侧驱动
- 驱动超结和 SiC MOSFET、GaN HEMT

第 1 章介绍 EiceDRIVER™ 1EDNx550，以及选择合适的输入电阻值、容差和外形尺寸以配置 CMR 的指南。第 2 章介绍 EiceDRIVER™ 1EDNx550 的目标应用，并提供一些实际使用示例。第 3 章说明 PCB 布局对 CMR 的影响，并提供可实现最佳性能的参考布局。

目标受众

本文档适用于希望使用 EiceDRIVER™ 1EDNx550 来评估 SMPS 性能的设计工程师、应用工程师和组件验证工程师。本应用说明旨在提供布局指南和应用示例。

目录

目录

关于本文档	1
目录 2	
1 简介	3
1.1 输入电阻器尺寸	5
2 典型应用	6
2.1 在升压 PFC 中驱动 4 引脚带开尔文源极 MOSFET	6
2.2 驱动具有高 PCB 寄生电感的 MOSFET	8
2.3 驱动半桥或高侧开关	9
3 PCB 布局注意事项和指南	11
3.1 PCB 寄生参数对 TDI 输入级的影响	11
3.1.1 EiceDRIVER™ 1EDNx550 的典型配置	11
3.1.2 完整的 TDI 输入级电路模型，包括 PCB 寄生参数	11
3.1.3 输入 PCB 寄生电容 C_{P+} 和 C_{P-} 的影响	13
3.2 EiceDRIVER™ 1EDNx550 的常见布局问题	16
3.3 布局指南	16
4 缩略语表	19
5 参考文献	20
修订记录	21

1 简介

栅极驱动器 IC 的输出状态取决于 PWM 输入电压 V_{IN} 与其输入逻辑阈值的相对值。例如，对于具有 TTL 输入的传统栅极驱动器 IC，输入逻辑阈值为：

- $V_{IN_LH} = 2\text{ V} \rightarrow \text{TTL 导通状态, } V_{IN} \geq V_{IN_LH}$
- $V_{IN_HL} = 0.8\text{ V} \rightarrow \text{TTL 关断状态, } V_{IN} \leq V_{IN_HL}$

其中，控制 PWM 信号 V_{IN} 为单端并参考系统地，如图 1 所示。

如果接地回路中存在高 di/dt 瞬态和相对较高的寄生串联电感（例如，长 PCB 走线），则单端 PWM 输入信号会影响驱动器的正常运行。事实上，即使驱动器和控制器的接地电位理论上相同（即 PCB 上的相同网络），地回路寄生电感的 di/dt 瞬态也会在驱动器与控制器的接地引脚之间产生电压漂移。这会影响接地参考电位，从而影响输入阈值和对 V_{IN} 输入信号的解析，导致不可预测的输出动作，影响整个系统可靠性。

EiceDRIVER™ 1EDNx550 栅极驱动器 IC 旨在解决此问题（参见图 1），因为真差分输入 (TDI) 级由输入引脚 $IN+$ 与 $IN-$ 之间的差分 PWM 信号 ΔV_{Rin} 驱动，与接地电位无关。输入状态检测独立于驱动器地，因此输出状态不受驱动器与控制器接地引脚之间的任何电压漂移的影响。使用 EiceDRIVER™ 1EDNx550，可承受高达 $\pm 200\text{ V DC}$ 和 $\pm 400\text{ V AC}$ 的接地漂移。

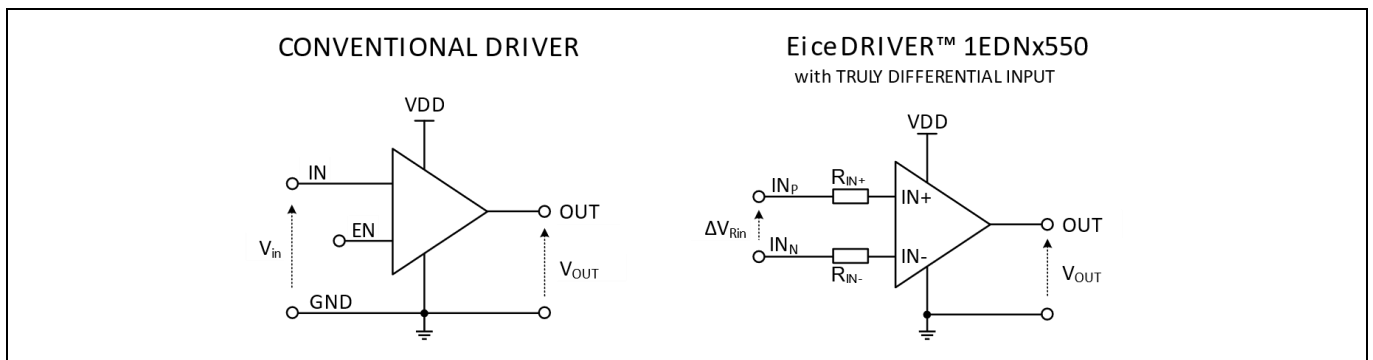


图 1 传统非隔离栅极驱动器 IC 与具有 TDI 输入级的 EiceDRIVER™ 1EDNx550

图 2 所示为典型连接，其中，引脚 $IN-$ 经输入电阻器 R_{IN-} 连接至控制器 GND（网络 IN_N ），而引脚 $IN+$ 则经输入电阻器 R_{IN+} 连接至控制器 PWM 输出（网络 IN_P ）

两个输入电阻器 R_{IN+} 和 R_{IN-} 为 EiceDRIVER™ 1EDNx550 正常运行所必需，因其可抑制共模电压并调节 PWM 电压，如图 3 所示。

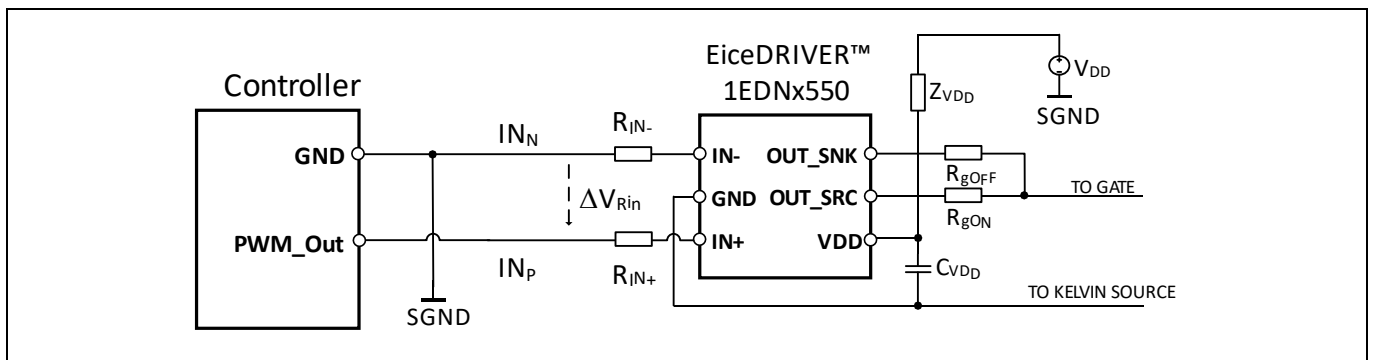


图 2 EiceDRIVER™ 1EDNx550 的原理图示例

输入电阻器 R_{IN+} 和 R_{IN-} 的选择可参考第 1.1 节。

EiceDRIVER™ 1EDNx550 高侧和低侧栅极驱动器

应用示例和布局指南

简介

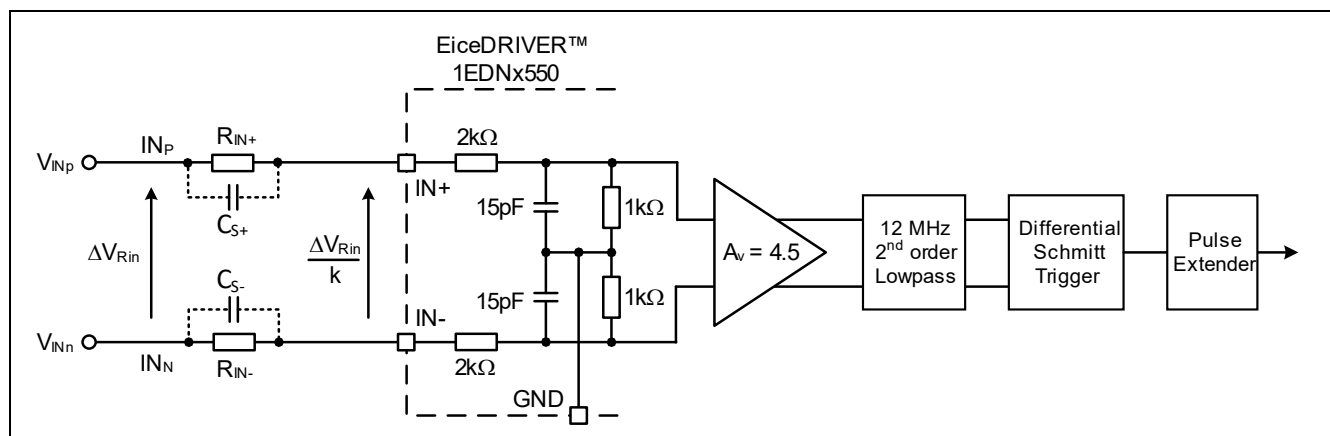


图3 EiceDRIVER™ 1EDNx550 栅极驱动器 IC 的 TDI 输入级

EiceDRIVER™ 1EDNx550 为网络 IN_P 与 IN_N 之间的输入电压 ΔV_{Rin} 提供 0.2 V 的滞回窗口，TDI 驱动器的工作输入阈值为：

- $\Delta V_{Rin_LH} = 1.7\text{ V}$ → TDI 导通状态， $\Delta V_{Rin} \geq \Delta V_{Rin_LH}$
- $\Delta V_{Rin_HL} = 1.5\text{ V}$ → TDI 关断状态， $\Delta V_{Rin} \leq \Delta V_{Rin_HL}$

EiceDRIVER™ 1EDNx550 承受交流接地漂移的能力如图 4 所示。可产生高达 108 V 交流接地漂移的英飞凌评估板已用于测试驱动器。

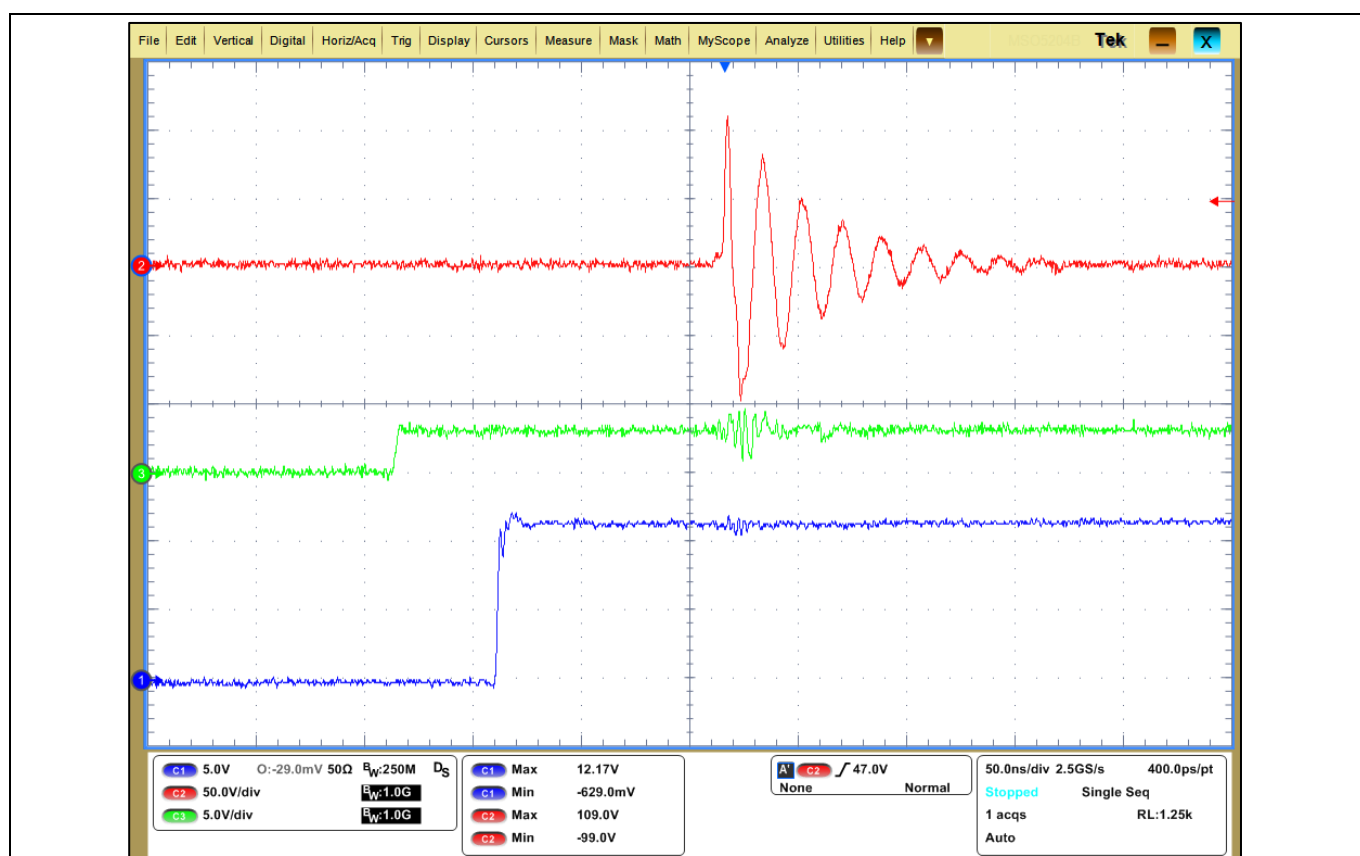


图4 显示 EiceDRIVER™ 1EDNx550 交流接地漂移鲁棒性的波形；

红色：驱动器地与控制地之间的交流电压漂移

绿色：PWM 输入信号 ΔV_{Rin}

蓝色：栅极驱动器输出信号

简介

1.1 输入电阻器尺寸

应根据表 1 配置共模鲁棒性 (CMR)。根据控制器 PWM 电压 V_{Rin} 和所需的接地漂移鲁棒性，必须为 R_{IN+} 和 R_{IN-} 确定以下三个参数：

- 电阻值
- 容差
- 外形尺寸

首先确定高电平状态的 PWM 电压（通常等于控制器电源电压 V_{DD} 或 I/O 口电源参考电压），然后估计应用中预期的最高静态和动态共模漂移，最终可为 R_{IN+} 和 R_{IN-} 确定上述三个参数。

表 1 输入电阻器配置速查表

控制器 PWM 输出电压	R_{IN+} 和 R_{IN-} 配置			接地漂移鲁棒性	
	值	容差	外形尺寸**	CMR 静态*	CMR 动态
2.5 V	24 k Ω	1%	≥ 0402	-30 V / +30 V	± 150 V
		0.1%	≥ 0603	-54 V / +63 V	± 150 V
3.3 V	33 k Ω	1%	≥ 0402	-40 V / +40 V	± 150 V
		0.1%	≥ 0603	-72 V / +84 V	± 150 V
5 V	51 k Ω	1%	≥ 0603	-60 V / +60 V	± 150 V
		0.1%	≥ 0805	-108 V / +126 V	± 200 V
12 V	127 k Ω	1%	≥ 0805	-140 V / +140 V	± 200 V
		1%	≥ 1206	-140 V / +140 V	± 400 V
		0.1%	≥ 1206	-200 V / +200 V	± 400 V
15 V	160 k Ω	1%	≥ 0805	-150 V / +150 V	± 200 V
		1%	≥ 1206	-175 V / +175 V	± 400 V
		0.1%	≥ 1206	-200 V / +200 V	± 400 V

* 驱动器接地至系统接地

** 请检查 PWM 信号占空比和电阻器额定功率

典型应用

2 典型应用

2.1 在升压 PFC 中驱动 4 引脚带开尔文源极 MOSFET

在典型 TO-220/247 封装中，寄生源电感 ≈ 10 nH。这种寄生电感与栅极回路串联，因增加导通开关损耗并导致 MOSFET 源端振铃而对性能产生负面影响。因此，在追求最佳能效的电源中，采用 4 引脚 CoolMOS™ 器件最小化栅极驱动回路中的寄生源电感。4 引脚 CoolMOS™ 器件具有额外的开尔文源极，其特点是寄生串联电感低，可用于驱动电路的参考点。

驱动 4 引脚 CoolMOS™ 器件所需的电路应能处理开尔文源极电位与控制器地电压之间的漂移。当图 5 中的源极寄生电感经历漏极电流突变时，发生电压漂移。然后，系统接地电压谐振，在驱动器接地上产生交流漂移，从而影响输入 PWM 信号。

为解决这类接地漂移问题并驱动 4 引脚 CoolMOS™ 器件，常常使用隔离栅极驱动器 IC。图 5 所示为该配置：GND1 是 PWM 参考电压（控制器的 GND），GND2 连接至开尔文源极电位。输入信号由驱动器初级侧处理，通过将初级地 GND1 连接至控制器地来确保驱动器正常运行。

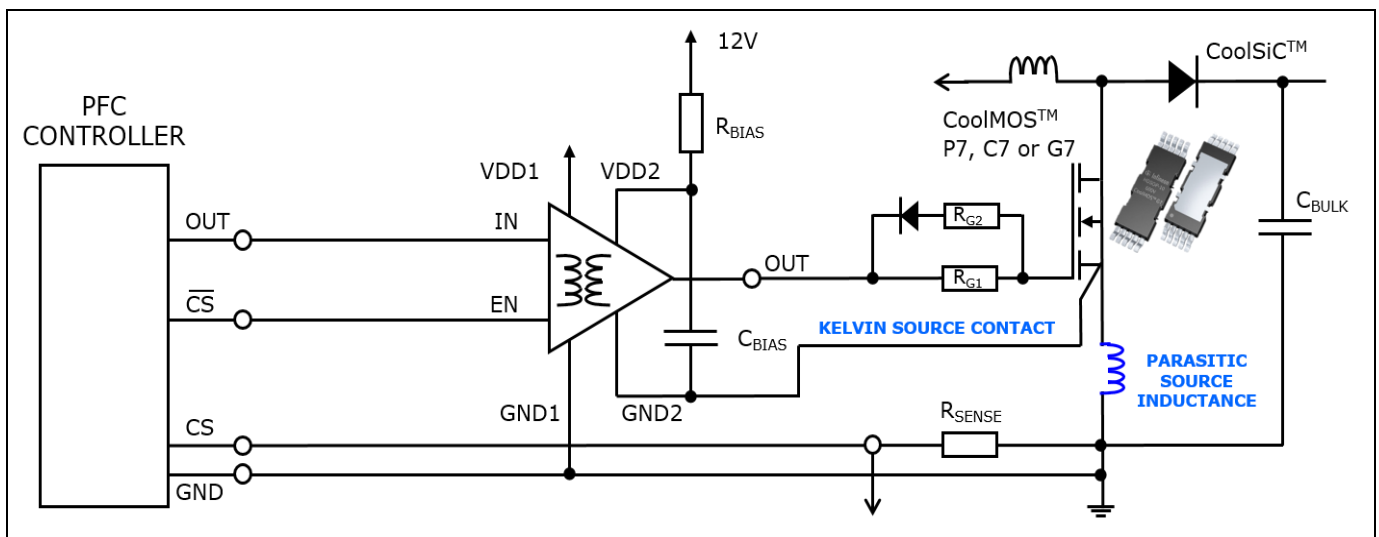


图 5 驱动 4 引脚 CoolMOS™ 的隔离栅极驱动器 IC

然而，对于驱动 4 引脚 CoolMOS™ 器件而言，隔离栅极驱动器 IC 是过设计的解决方案，因为其集成电隔离具有承受数百甚至数千伏电压的能力。EiceDRIVER™ 1EDNx550 具有驱动 4 引脚 CoolMOS™ 器件的足够共模鲁棒性，因而成为电隔离栅极驱动器 IC 的小巧、廉价替代产品。

用 EiceDRIVER™ 1EDNx550 驱动 4 引脚 MOSFET 的典型配置如图 6 所示。EiceDRIVER™ 1EDNx550 的接地引脚连接至 4 引脚 MOSFET 的开尔文源极，控制器 PWM 信号和地分别通过输入电阻器 R_{IN+} 和 R_{IN-} 连接至驱动器的引脚 IN+ 和 IN-。采用这种连接方式，差分输入级可处理 4 引脚 CoolMOS™ 器件开关所产生的交流接地漂移。这也适用于 CoolSiC™ MOSFET 等其他 4 引脚器件。

EiceDRIVER™ 1EDNx550 高侧和低侧栅极驱动器

应用示例和布局指南

典型应用

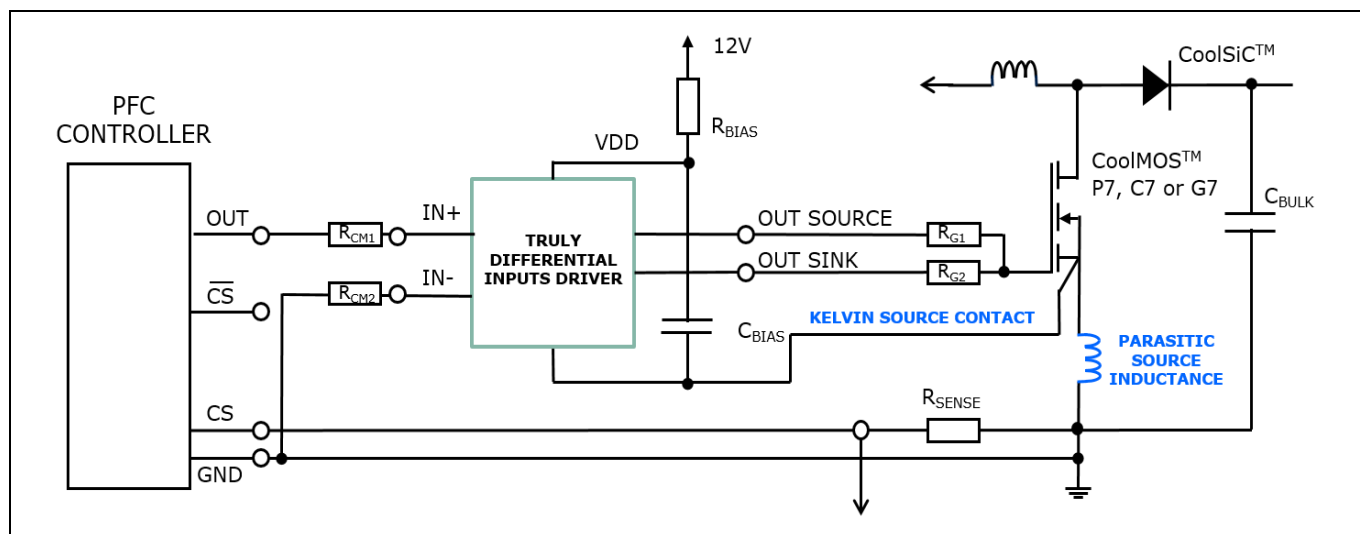


图 6 驱动 4 引脚 CoolMOS™ 的 EiceDRIVER™ 1EDNx550

在采用 4 引脚 MOSFET 的 PFC-升压应用中，与隔离驱动器相比，EiceDRIVER™ 1EDNx550 是成本更低的驱动解决方案：通过单管芯实现功能，与隔离驱动器的 SOIC8 封装（外形尺寸为 5x6 mm）相比，其所用 SOT23-6 封装（外形尺寸为 2.8x2.9 mm）也更小。

已使用英飞凌 2.5 kW PFC-升压评估板 EVAL_2.5KW_CCM_4PIN [3] 对驱动 4 引脚 CoolMOS™ 的 EiceDRIVER™ 1EDNx550 进行测试（图 7）。

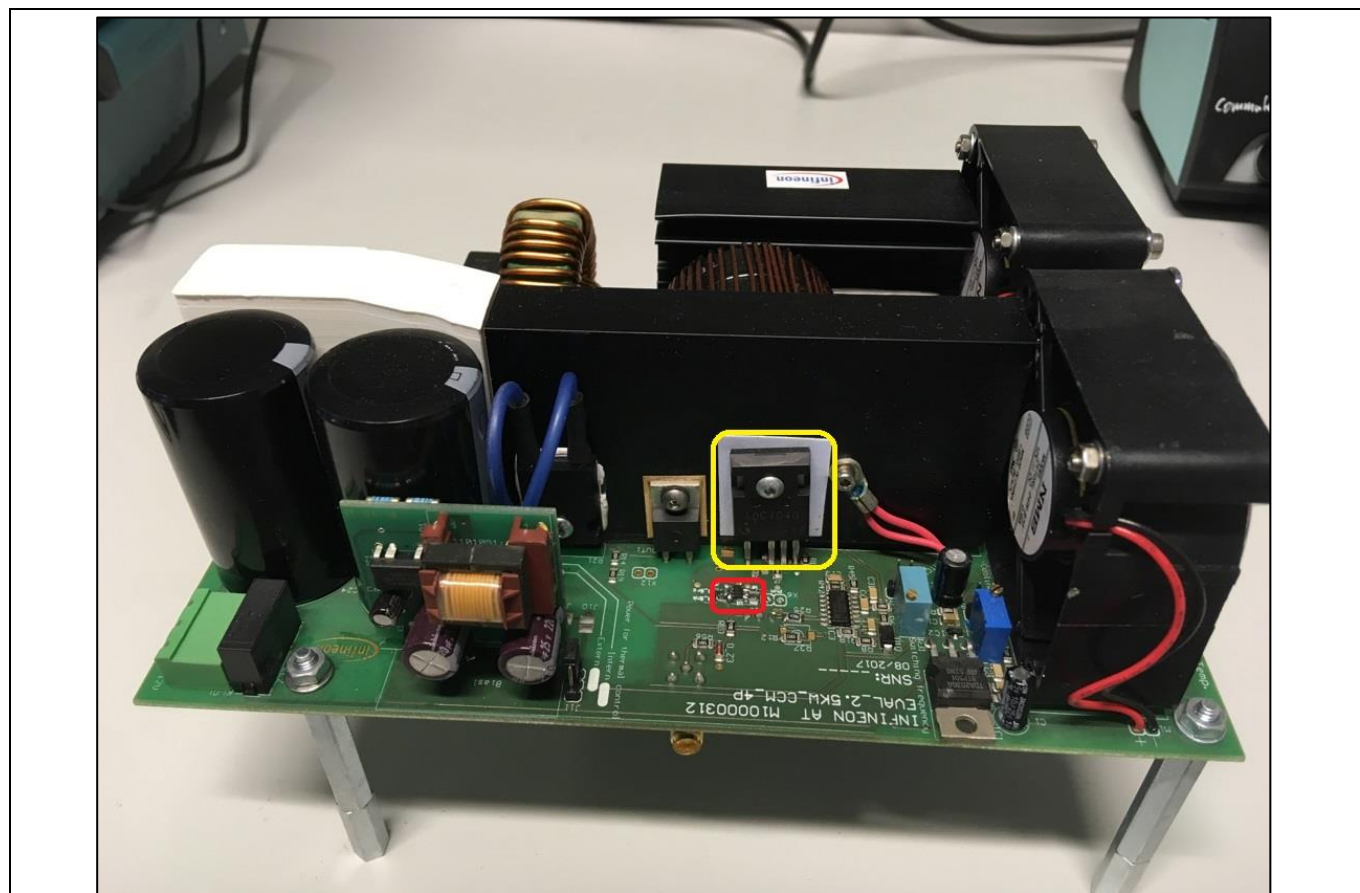


图 7 2.5 kW PFC 评估板 [3] 中用于驱动 4 引脚 CoolMOS™ 的 EiceDRIVER™ 1EDNx550B；黄线突出显示为 4 引脚 CoolMOS™，红线突出显示为 EiceDRIVER™ 1EDNx550B

2.2 驱动具有高 PCB 寄生电感的 MOSFET

接地回路中的串联寄生电感可能源自 MOSFET 的封装（例如，引脚引线）、PCB（例如，走线杂散电感、不同电路板的功率级和控制器等），或两者皆有。在这些情况下，MOSFET 漏极电流或接地回流电流的突然变化都可能因接地寄生电感而引起电压尖峰或振铃（参见图 8）。因此，控制器接地与栅极驱动器接地之间出现交流电压差，这可能影响 PWM 输入信号并导致驱动器误触发。

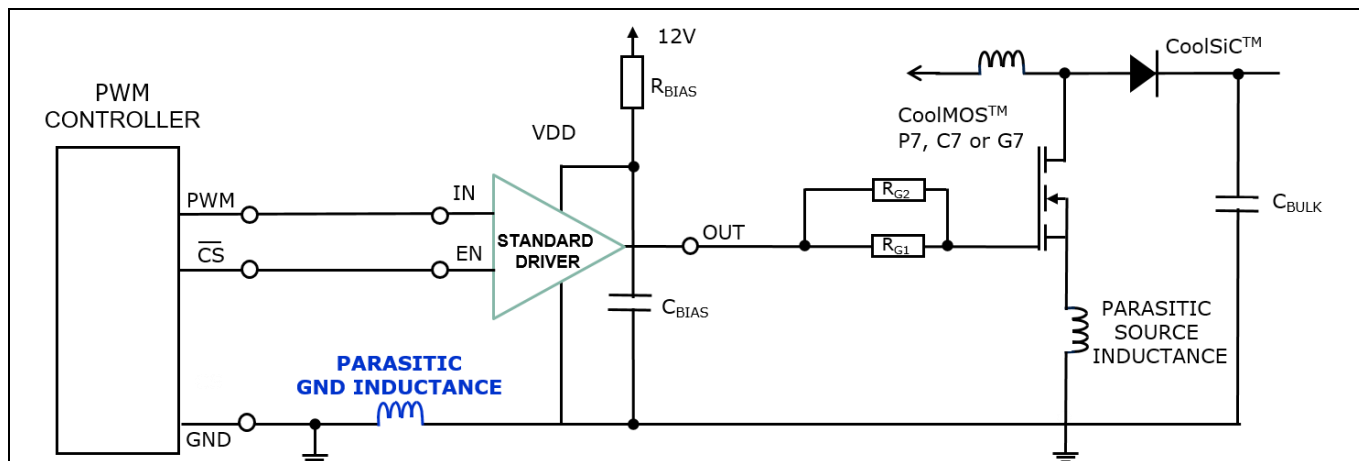


图 8 升压级中的传统非隔离栅极驱动器 IC

对于接地回路中具有高杂散电感的应用，EiceDRIVER™ 1EDNx550 提供了稳健的解决方案。图 9 所示为如何连接该栅极驱动器以处理接地漂移并正确驱动 MOSFET。

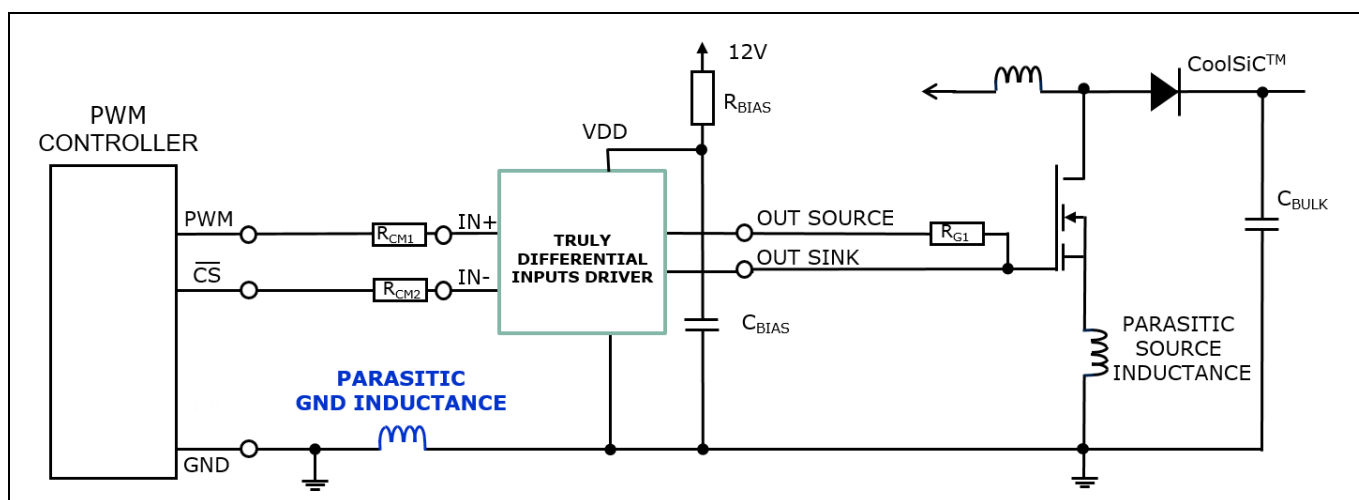


图 9 在升压级具有高杂散电感的 PCB 中实现驱动功能的 EiceDRIVER™ 1EDNx550

因此，建议在 PCB 上具有高杂散电感的电路中使用 EiceDRIVER™ 1EDNx550，例如：

1. 从控制器至驱动器 IC 的长 PWM 信号走线
2. 控制 IC 和驱动器位于不同 PCB
3. 单层 PCB
4. 未优化或复杂的 PCB 走线
5. 具有长引线的 TO-220 和 TO-247 电源开关器件

典型应用

2.3 驱动半桥或高侧开关

EiceDRIVER™ 1EDNx550 的直流接地漂移能力也可用于驱动高侧开关。考虑到通用高侧驱动电路，如果高侧驱动器接地与相应 PWM 输入电压之间的电压差不超过表 1 所示 CMR 极限，则 EiceDRIVER™ 1EDNx550 可驱动高侧开关。

半桥使用示例如图 10 所示。在这种情况下，高侧驱动器接地（即开关节点）与控制器 PWM 和接地信号之间发生了等于 V_{BULK} 的直流偏移。只要 V_{BULK} 电压低于所配置 CMR 静态值，就可用 EiceDRIVER™ 1EDNx550 驱动高侧开关。

根据表 1，借助 3.3V PWM 输入信号可实现高达 84 V 的浮动驱动器接地。对于不同的 PWM 输入电压电平，直流或交流噪声接地漂移鲁棒性、输入电阻器 R_{IN+} 和 R_{IN-} 都应根据第 1.1 节和表 1 进行选择（例如，5 V PWM 信号时的最大母线电压可达 126 V；12 V 或 15 V PWM 信号时的最大母线电压可达 200 V）。

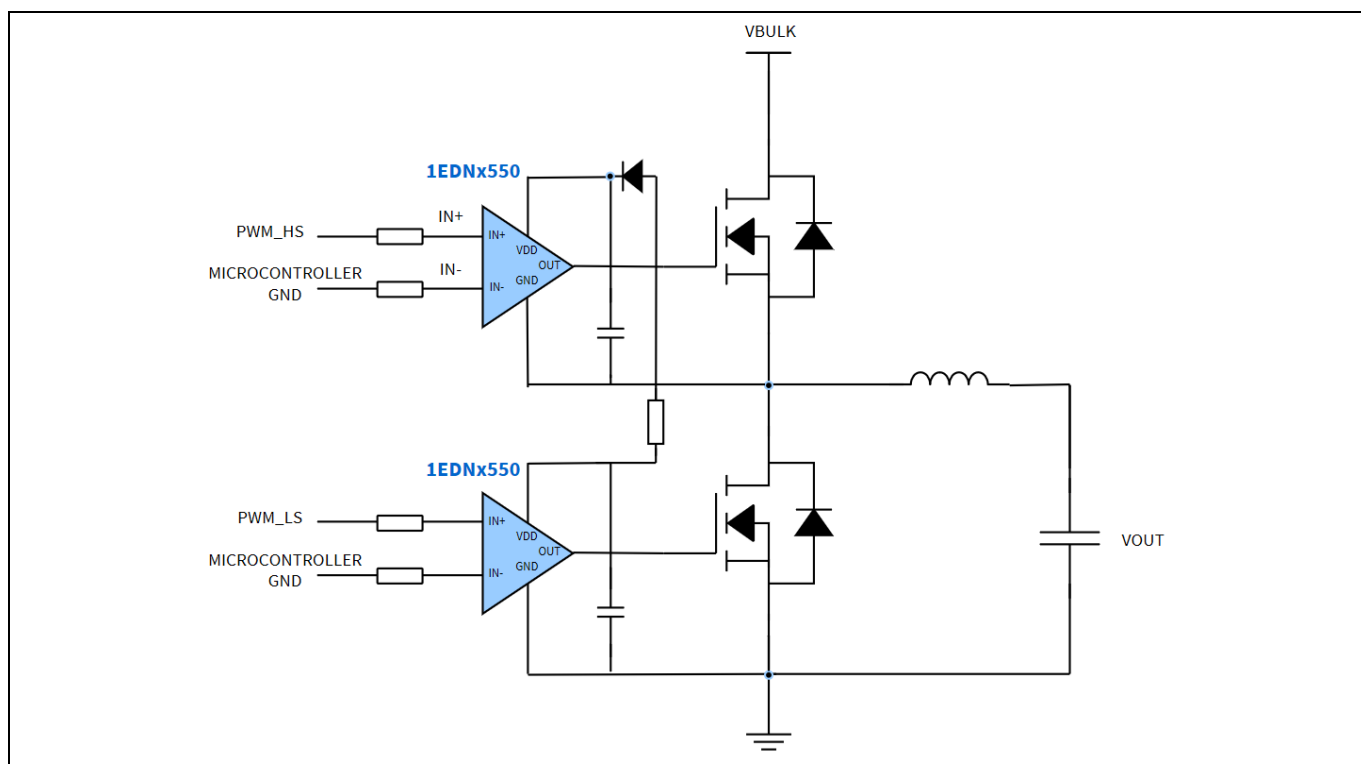


图 10 基于 EiceDRIVER™ 1EDNx550，在半桥转换器中驱动高侧 MOSFET

可能使用 EiceDRIVER™ 1EDNx550 进行高侧驱动的其他应用示例包括：同步降压转换器、全桥转换器、开关电容拓扑中的高侧开关。

在任何情况下，最大接地漂移均不应超过表 1 所示 CMR 静态值。

输入为 48 V 的半桥降压转换器评估板 EVAL_HB_BC_1EDN8550B [4] 已针对 EiceDRIVER™ 1EDNx550 作为高侧驱动器的功能进行了测试，如图 11 所示。该评估板可测试 EiceDRIVER™ 1EDNx550 在直流接地漂移和不同交流接地漂移场景的共模鲁棒性。

EiceDRIVER™ 1EDN8550 高侧和低侧栅极驱动器

应用示例和布局指南

典型应用

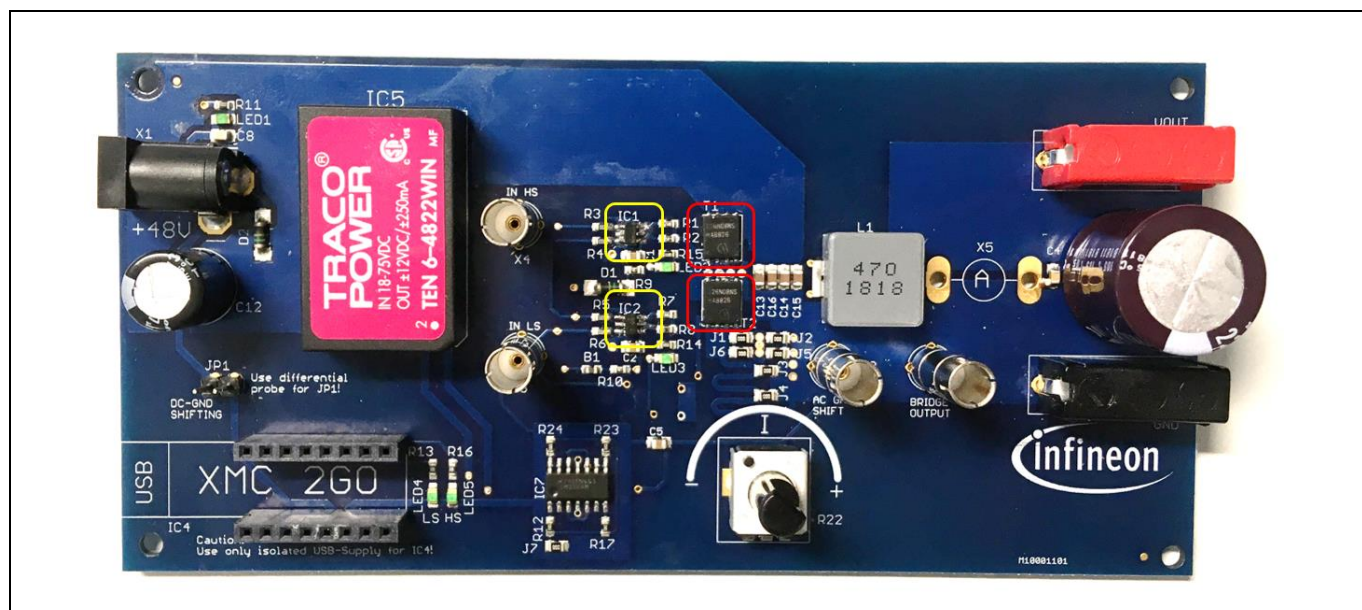


图 11 EVAL_HB_BC_1EDN8550B 降压转换器评估板 [4] 的俯视图；黄线突出显示为用于驱动半桥的 EiceDRIVER™ 1EDN8550B，红线突出显示为低侧和高侧 MOSFET

EiceDRIVER™ 1EDN8550 的高侧驱动能力如图 12 中半桥波形所示。

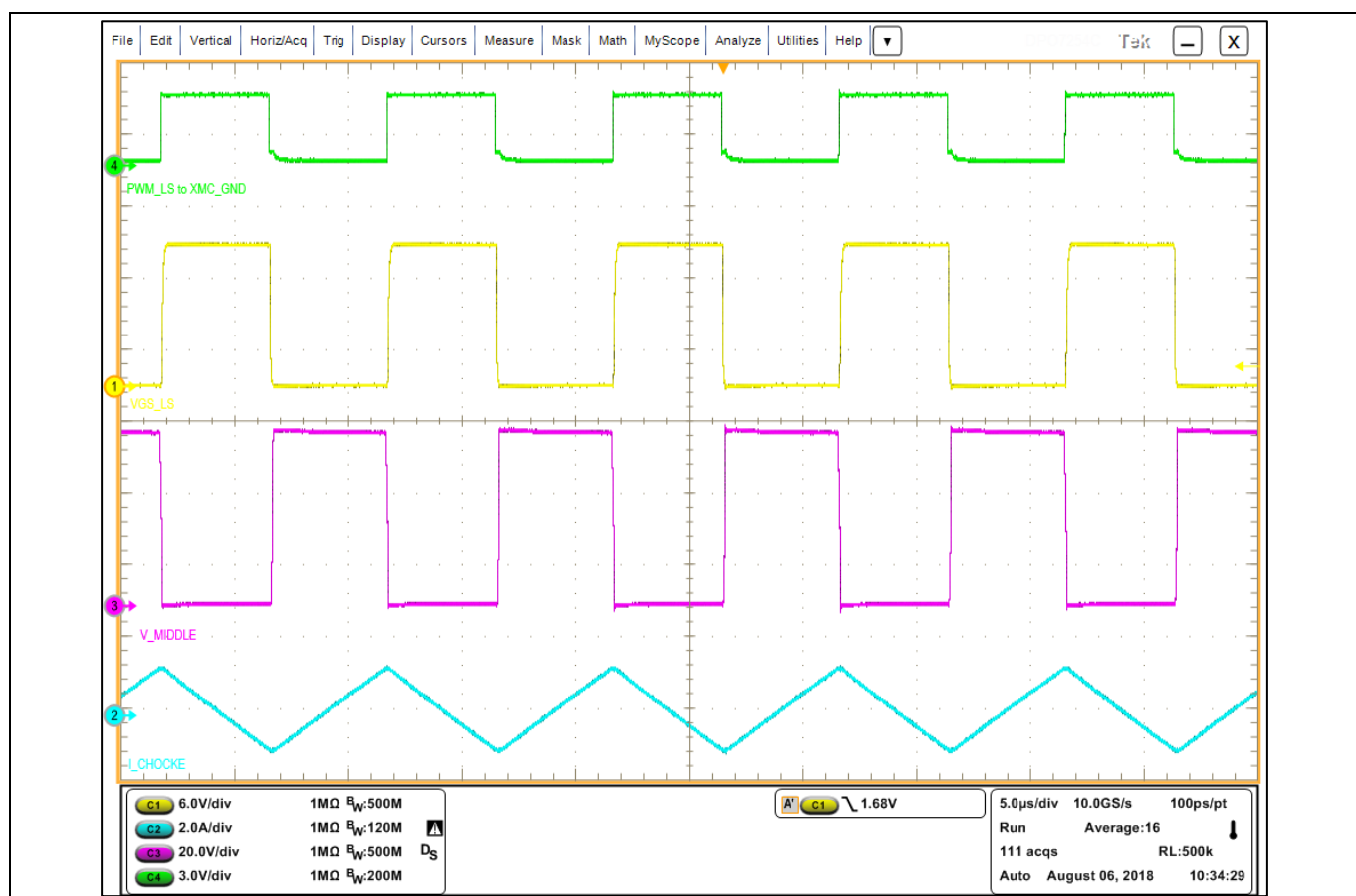


图 12 EVAL_HB_BC_1EDN8550B 评估板 [4] 中 EiceDRIVER™ 1EDN8550 驱动器的直流接地漂移鲁棒性。
绿色：低侧 PWM 信号；黄色：低侧 Vgs 电压
洋红色：半桥开关节点电压；青色：电感电流

3 PCB 布局注意事项和指南

快速开关电源系统的布局对整体性能影响甚大，其设计至关重要。具有 TDI 的 EiceDRIVER™ 1EDNx550 是克服接地回路中寄生参数影响的最佳解决方案；但是，为输入信号布线时需特别小心。

本章全面概述了 PCB 非理想性对 EiceDRIVER™ 1EDNx550 输入级的影响，以及实现优化和抗噪布局的指南。

3.1 PCB 寄生参数对 TDI 输入级的影响

3.1.1 EiceDRIVER™ 1EDNx550 的典型配置

图 13 所示为 EiceDRIVER™ 1EDNx550 驱动低侧 MOSFET 的典型使用示例。假设控制器节点 IN_P 和 IN_N 从控制器至栅极驱动器 IC 为差分对走线。如果 PWM 差分对 IN_P/IN_N 的布线是最佳的，则施加到差分对的任何噪声源都会是共模噪声。从而在理论上使 PWM 差分信号不受任何耦合噪声源或地弹的影响。

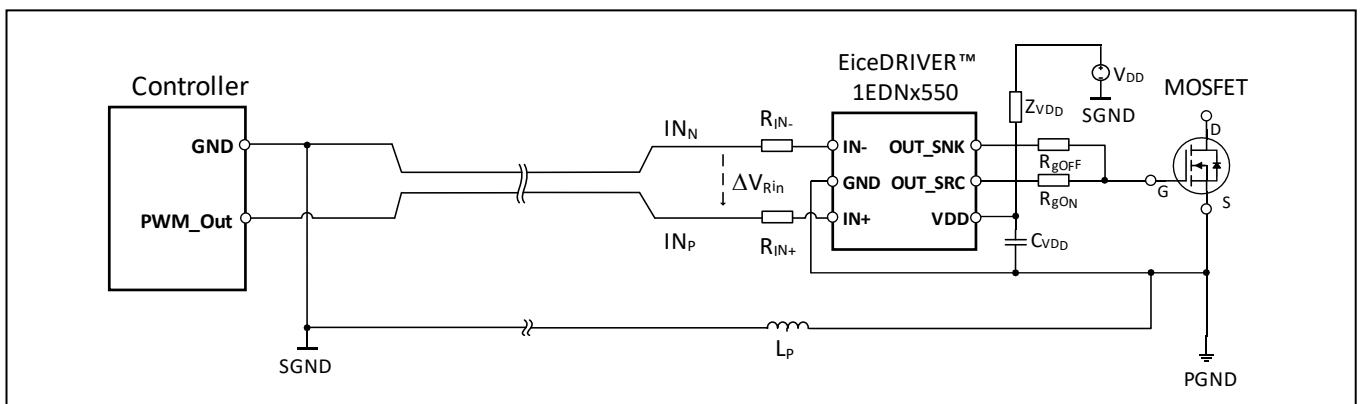


图 13 EiceDRIVER™ 1EDNx550 典型配置，具有长 PWM 导线，用于驱动 MOSFET

但是，如果 EiceDriver™ 1EDNx550 的输入信号 IN_P 和 IN_N 不是理想布线，则可能导致 CMR 性能下降或误触发问题。为解决这些常见问题，使用 EiceDRIVER™ 1EDNx550 进行设计时应牢记两个关键点：

- 1) 输入电阻器 R_{IN-} 和 R_{IN+} 是 TDI 栅极驱动器 IC 正常运行所必需的；
- 2) 输入电阻器 R_{IN-} 和 R_{IN+} 的不对称或不合适走线可能会导致 PCB 寄生电容失控，从而导致输入引脚与噪声源耦合，降低输入信号的整体 SNR。

注意关键点 1) 和 2)，遵循表 1 和数据表所提供的布局，即可获得最佳性能。本章中的理论分析是对布局指南的补充，提供完整的输入电路模型，以更好地理解布局对整体性能的影响。

3.1.2 完整的 TDI 输入级电路模型，包括 PCB 寄生参数

第 3.1.1 节中提到的两个关键点可借助图 14 所示的完整等效电路进行定量分析，该电路将 PCB 寄生电容 C_{P+} 和 C_{P-} 加入已在图 3 中展示模型。

EiceDRIVER™ 1EDNx550 高侧和低侧栅极驱动器

应用示例和布局指南

PCB 布局注意事项和指南

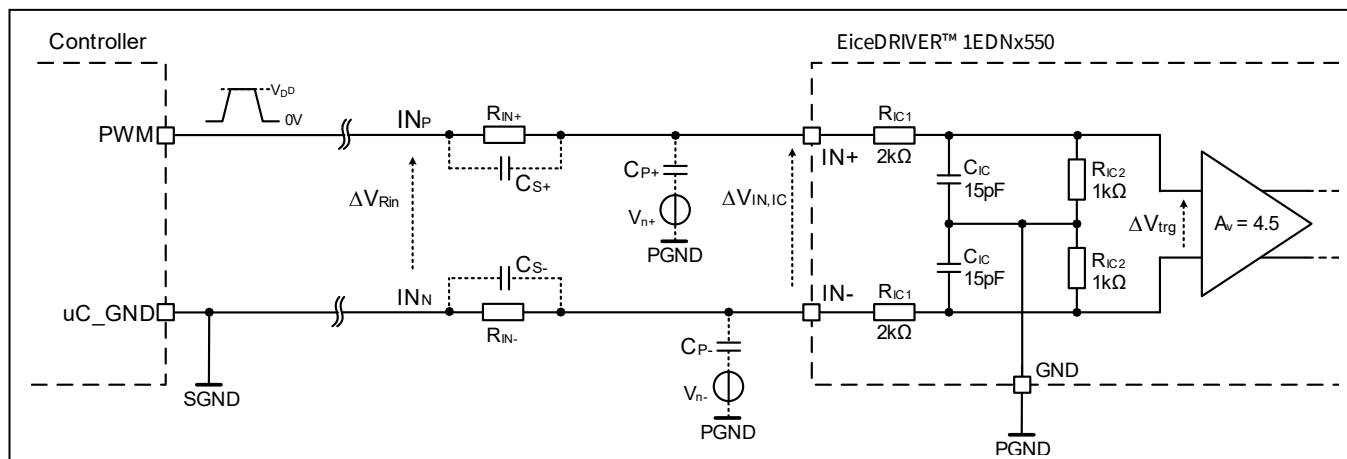


图 14 EiceDRIVER™ 1EDNx550: 输入信号的等效电路模型

在图 14 中，控制器生成幅度为 V_{DD} 的单端 PWM 信号，并布线为从控制器到输入电阻器 R_{IN+} 和 R_{IN-} 的差分对 IN_P/IN_N （即走线靠近）。两个输入电阻器应尽可能靠近栅极驱动器 IC。

此时， R_{IN-} 和 R_{IN+} 以及 TDI 级内阻 R_{IC1} 和 R_{IC2} 充当电阻分压器，并按系数 k 缩小 ΔV_{Rin} 电压，以满足引脚 $IN+$ 和 $IN-$ 的 IC 输入规格。

$$\Delta V_{IN,IC} = \frac{\Delta V_{Rin}}{k} = \Delta V_{Rin} \cdot \frac{2R_{IC2}}{2R_{IC1} + 2R_{IC2} + R_{IN+} + R_{IN-}} \quad [1]$$

进一步缩小之后，模拟链路产生的信号 ΔV_{trg} 施加至 Schmitt 触发器。¹表 2 所述为模型中各元件。

表 2 图 14 所示等效电路模型中各元件的说明

元件	说明
R_{IC1} 、 R_{IC2} 和 C_{IC}	栅极驱动器 IC 内的片上修整无源元件
R_{IN+} 和 R_{IN-}	必需 SMD 输入电阻器。应尽可能靠近栅极驱动器 IC
C_{S+} 和 C_{S-} (范围为 50 fF 至 100 fF)	SMD 电阻器 R_{IN+} 和 R_{IN-} 各自的寄生电容
C_{P+} (范围为 100 fF 至 10 pF)	寄生电容，用于模拟连接到 $IN+$ 的输入网络与通用相邻网络 #NetA 之间的 PCB 耦合。 耦合通过等效噪声电压源 V_{n+} 建模
C_{P-} (范围为 100 fF 至 10 pF)	寄生电容，用于模拟连接到 $IN-$ 的输入网络与通用相邻网络 #NetB 之间的 PCB 耦合。 耦合通过等效噪声电压源 V_{n-} 建模

图 15 和图 16 所示为布局中寄生电容 C_{P+} 和 C_{P-} 背后的原因。²

¹ 根据公式 [1] 和图 14，引脚 $IN+$ 与 $IN-$ 之间的峰峰电压 $\Delta V_{IN,IC}$ 为 V_{DD}/k 。
需要注意的是，由于 k 大于 1（例如，对于 $R_{IN-} = R_{IN+} = 33 \text{ k}\Omega$ ， $k = 12$ ），信号 $\Delta V_{IN,IC}$ 对噪声最敏感。
因此，已建议将 R_{IN-} 和 R_{IN+} 尽可能靠近栅极驱动器 IC。

² 计算 C_{P+} 和 C_{P-} 时，必须考虑所有 PCB 层的影响。在该具体应用中： $C_{P+} = C_{P1+} + C_{P2+}$ ， $C_{P-} = C_{P1-} + C_{P2-}$ 。

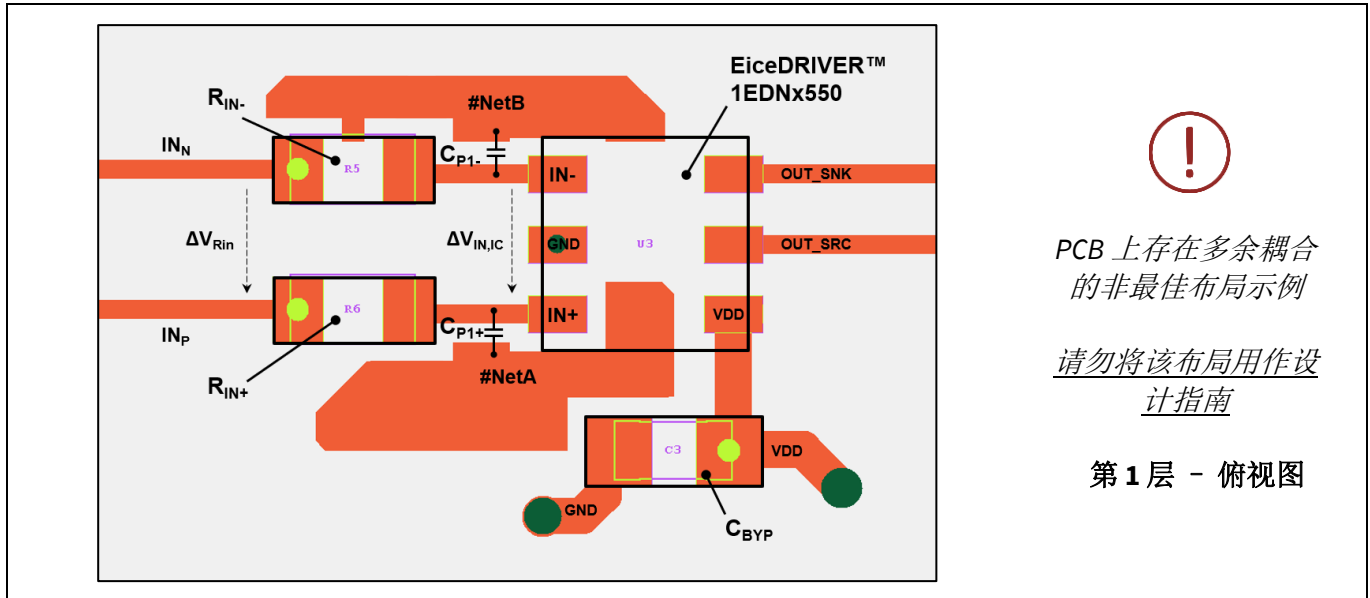


图 15 PCB 上存在多余耦合的非最佳布局示例（仅显示第 1 层的影响）；IN+ 耦合至通用相邻网络 #NetA，IN- 耦合至通用相邻网络 #NetB

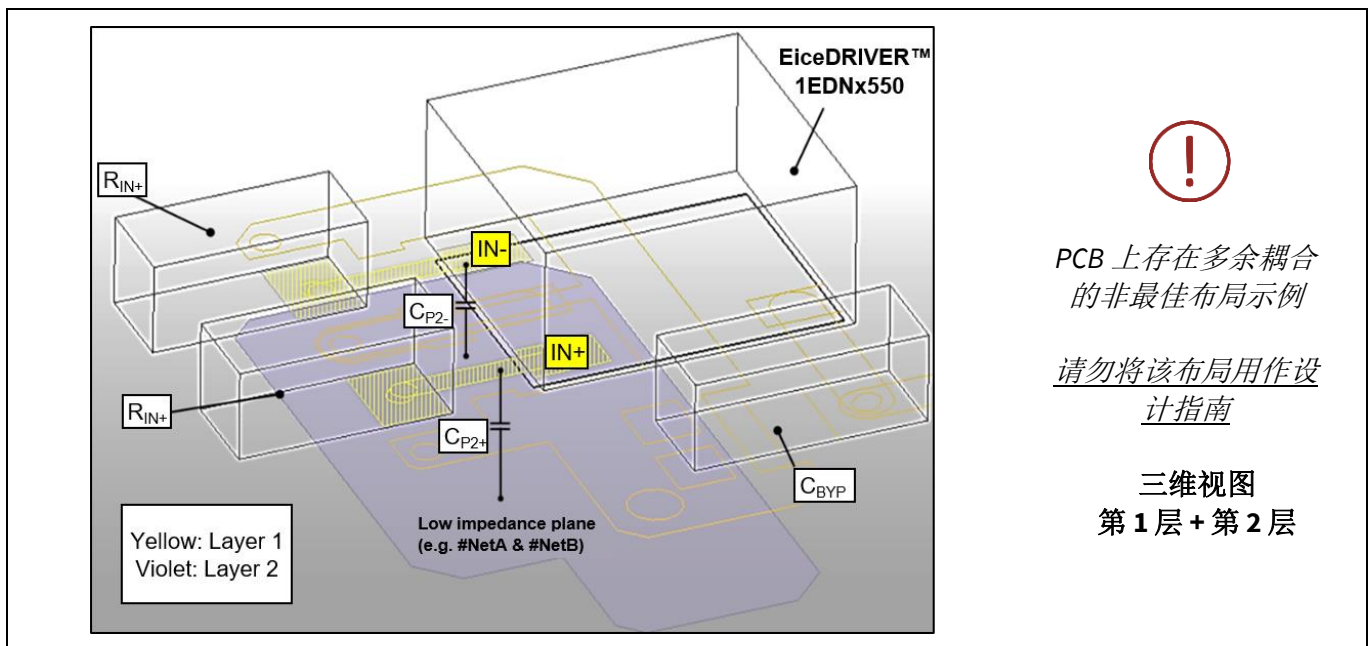


图 16 PCB 上存在多余耦合的非最佳布局示例（仅显示第 1 层对第 2 层的影响）；第 1 层的 IN+ 和 IN- 耦合至第 2 层的通用相邻网络

根据图 14 所示模型，从噪声角度来看， $\Delta V_{IN,IC}$ 电压以及相关 IN+ 和 IN- 网络最为关键。这证实了在布线期间必须控制布局对称性以及 PCB 寄生 C_{P+} 和 C_{P-} ：确保 IN+ 和 IN- 输入走线的对称性，并避免电容耦合至任何开关或噪声网络，是实现最佳性能和表 1 所列 CMR 水平的基础。

3.1.3 输入 PCB 寄生电容 C_{P+} 和 C_{P-} 的影响

由于电压缩放 $\Delta V_{IN,IC} = \Delta V_{Rin}/k$ （参见第 3.1.2 节），图 17 中绿色突出显示的两个网络 IN+ 和 IN- 对噪声最敏感，因为与原始 PWM 信号相比，这两者的信号幅度更低。例如，对于 $R_{IN-} = R_{IN+} = 33 \text{ k}\Omega$ ，PWM 信号幅度 V_{DD} 的减小系数为 $k = 12$ 。此外，布局中与 IN+ 和 IN- 相关的任何不对称都会导致 $C_{P+}/C_{P-} \neq 1$ ，共模噪声或干扰最终转化为影响驱动器输入 $\Delta V_{IN,IC}$ 的差模噪声或干扰。

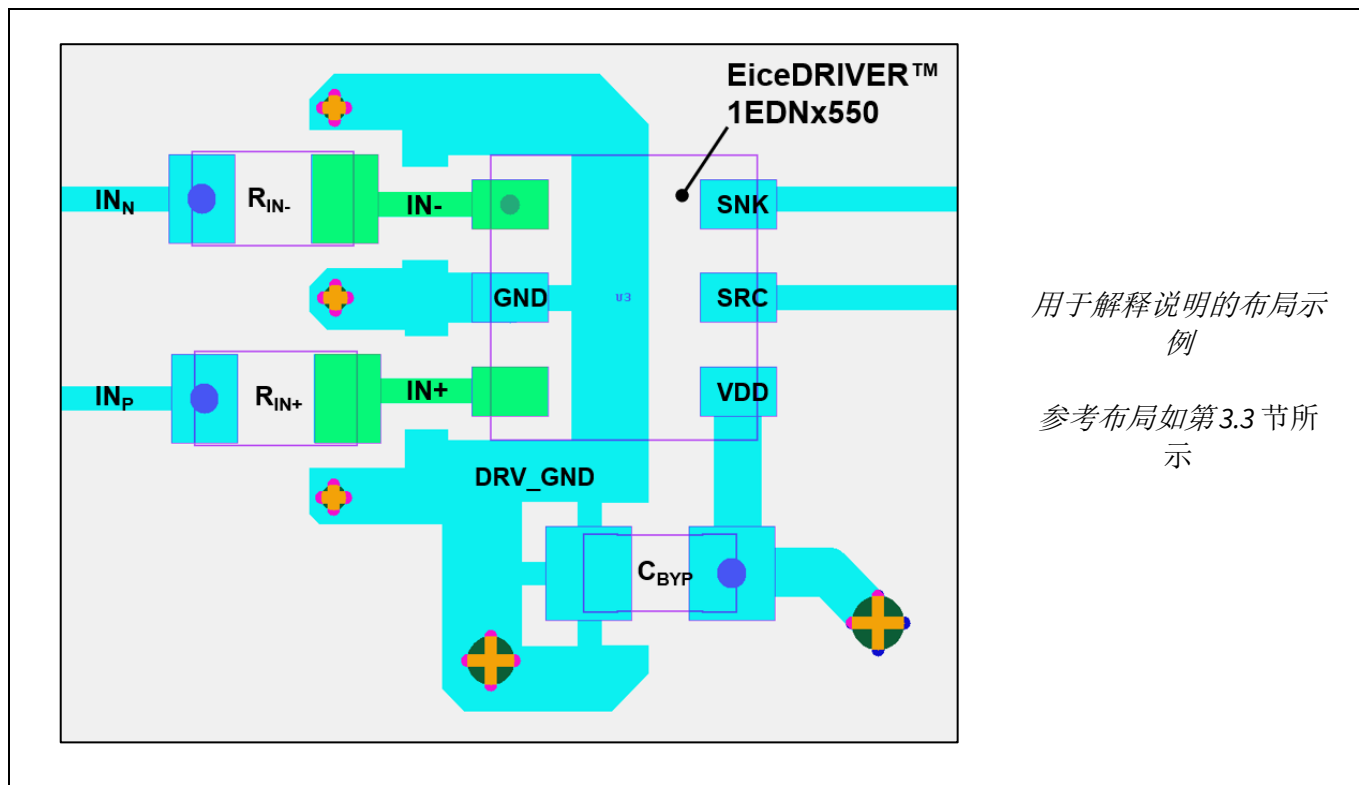


图 17 第 1 层布局示例；绿色突出显示为 IN+ 和 IN- 噪声敏感网络

因此，就布局来看，重要的是确保网络 IN+ 和 IN-：

- 1) 对称布局（即 $C_{P+}/C_{P-} = 1$ ，布局对称标准参见图 18 和图 19）
- 2) 确保开关或噪声网络远离 IN+ 和 IN-，因为如果耦合至 IN- 或 IN+，则会直接影响差分 PWM 信号
- 3) 通过尽可能靠近栅极驱动器 IC 布置电阻器 R_{IN+} 和 R_{IN-} ，最大程度减小 C_{P+} 和 C_{P-} 。 C_{P+} 和 C_{P-} 越小， V_{n+} 和 V_{n-} （参见图 14）对输入信号的影响就越小

EiceDRIVER™ 1EDNx550 常见问题和优化性能设计指南见第 3.2 节。

EiceDRIVER™ 1EDNx550 高侧和低侧栅极驱动器

应用示例和布局指南

PCB 布局注意事项和指南

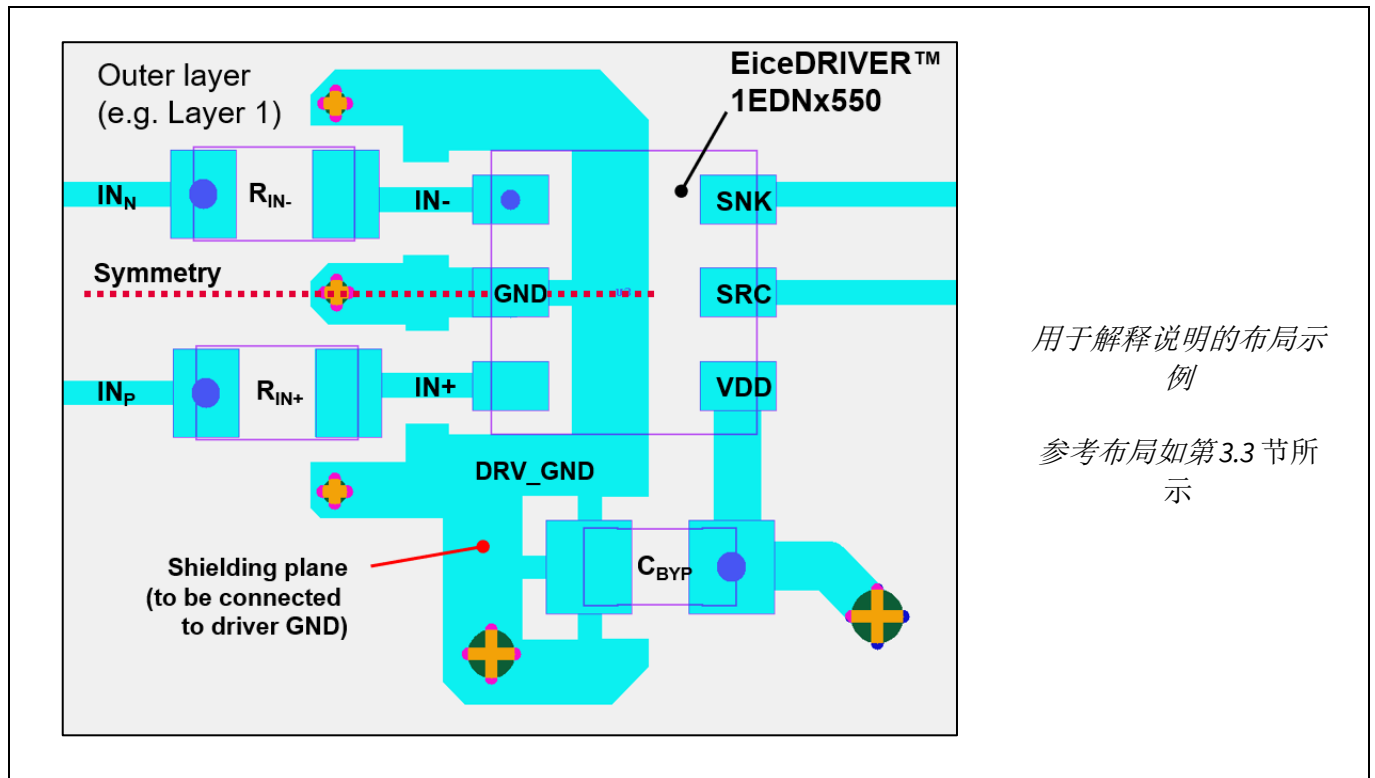


图 18 对称 IN+、IN- 和参考平面位于外层（例如第 1 层）的示例；以轮廓表示的元素视为在同一层

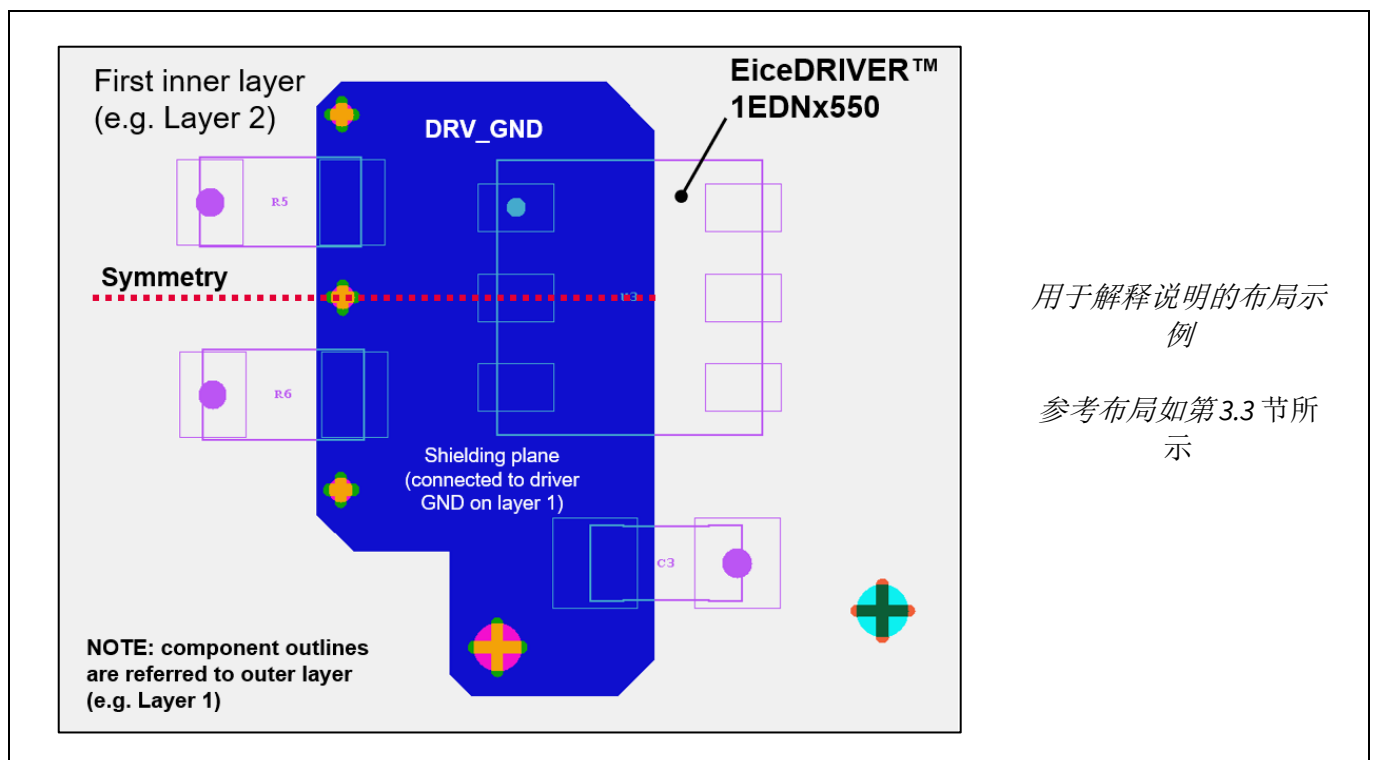


图 19 对称 IN+、IN- 和位于第一内层参考平面（例如第 2 层）的示例；以轮廓表示的元素视为在外部层（例如第 1 层）

3.2 EiceDRIVER™ 1EDNx550 的常见布局问题

如第 3.1 节所述，为避免 EiceDRIVER™ 1EDNx550 运行不当，应确保以下条件：

- 1) 对称布局（即 $C_{P+}/C_{P-} = 1$ ，参见图 18 和图 19 中的示例）。
- 2) 确保开关或噪声网络远离 IN+ 和 IN-，因为如果耦合至 IN- 或 IN+，则会直接影响差分 PWM 信号。
- 3) 通过尽可能靠近栅极驱动器 IC 布置电阻器 R_{IN+} 和 R_{IN-} ，最大程度减小 C_{P+} 和 C_{P-} 。 C_{P+} 和 C_{P-} 越小， V_{n+} 和 V_{n-} （参见图 14）对输入信号的影响就越小。

表 3 解决了使用 EiceDRIVER™ 1EDNx550 进行设计时的常见布局问题，并提供相应潜在解决方案的链接。

表 3 使用 EiceDriver™ 1EDNx550 进行设计时的常见布局问题及相应解决方案

问题/影响	可能的布局原因	解决方案
CMR 性能欠佳	电阻器错误或位置错误 电阻器类型错误（阻值、容差或外形尺寸）或电阻器位置错误	检查是否根据表 1 选择电阻器的阻值、容差和外形尺寸。根据第 3.3 节中的设计指南，确保两个电阻器均靠近栅极驱动器 IC。
	不对称布局 IN+ 和 IN- 网络不对称或 IN+ 和 IN- 的参考平面（即驱动器接地）不对称	检查 IN+、IN- 和周围网络的布局和布线。用连接至驱动器地的平面屏蔽 IN+ 和 IN- 网络。始终确保 IN+、IN- 和屏蔽平面的对称性。在图 18 和图 19 所示对称布局示例中，IN+ 和 IN- 也由 EiceDRIVER™ 1EDNx550 的驱动器地屏蔽。
输出重新触发多余	电阻器错误或位置错误 电阻器类型错误（阻值、容差或外形尺寸）或电阻器位置错误	检查是否根据表 1 选择电阻器的阻值、容差和外形尺寸。根据第 3.3 节中的设计指南，确保两个电阻器均靠近栅极驱动器 IC。
	输入引脚交叉耦合 噪声或开关网络通过 PCB 寄生电容耦合至输入引脚 IN+ 和 IN-	检查 IN+、IN- 和周围网络的布局和布线。用连接至驱动器接地的平面屏蔽 IN+ 和 IN- 网络。始终确保 IN+、IN- 和屏蔽平面的对称性。在图 18 和图 19 所示对称布局示例中，IN+ 和 IN- 也由 EiceDRIVER™ 1EDNx550 的驱动器接地屏蔽。
	不对称布局 IN+ 和 IN- 网络不对称或 IN+ 和 IN- 的参考平面（即驱动器接地）不对称	

3.3 布局指南

布局指南仅限于：

EiceDRIVER™ 1EDNx550 高侧和低侧栅极驱动器

应用示例和布局指南

PCB 布局注意事项和指南

- 尽可能靠近驱动器布置输入电阻器 R_{IN+} 和 R_{IN-} ，最好在输入引脚 $IN+$ 和 $IN-$ 前方，以最大程度减小 PCB 寄生电容。
- 输入走线 $IN+$ 和 $IN-$ 相对于 IC 主体对称布线（参见第 3.1.3 节）。
- 用外层和第一内层的驱动器地屏蔽输入走线 $IN+$ 和 $IN-$ （如果适用 - 参见第 3.1.3 节）。
- 使用低-ESR V_{DD} 电源去耦电容，并尽可能靠近驱动器。
- 最大程度减小电源回路电感，由于不可避免电压过冲，这是开关速度的最关键限制。

SOT23-6 封装版本的输入路径布局建议如图 20 所示。

对于采用外形尺寸为 0603 和 0402 的电阻器的 TSNP-6 封装，其布局建议分布如图 21 和图 22 所示。

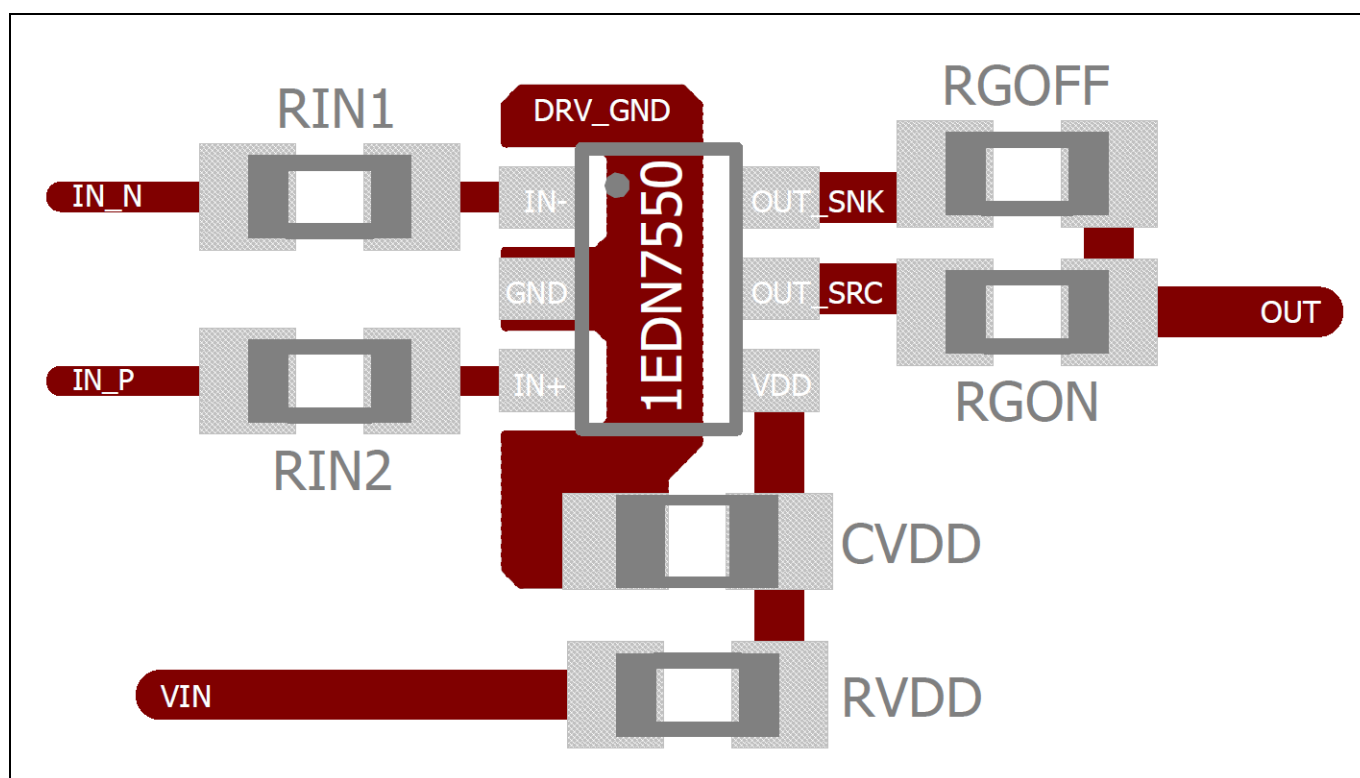


图 20 SOT23-6 封装（元件层）的布局建议；建议尽可能在 $IN+$ 和 $IN-$ 下方的内层采用驱动器接地网络进行屏蔽

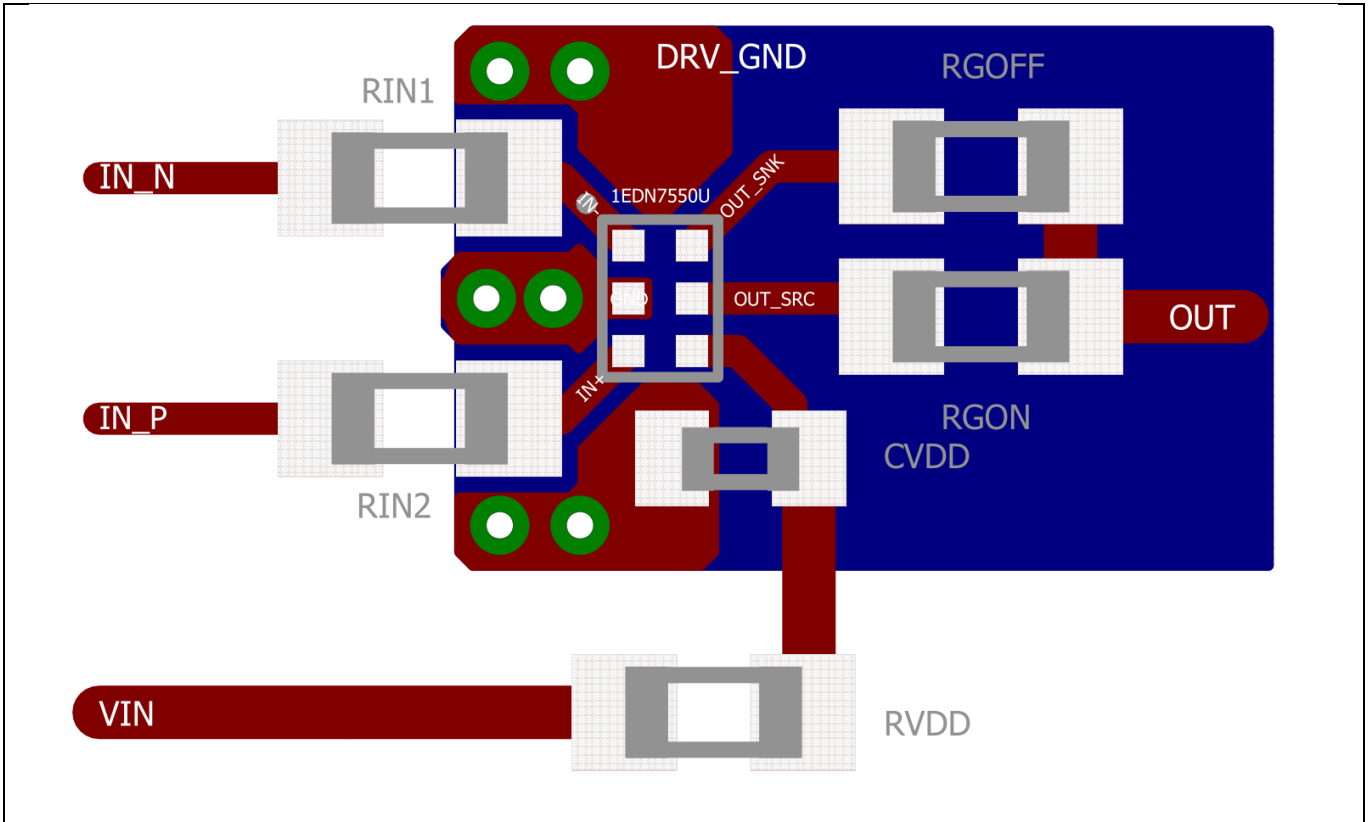


图 21 采用 SMD 电阻器 0603 的 TSNP-6 封装的布局建议

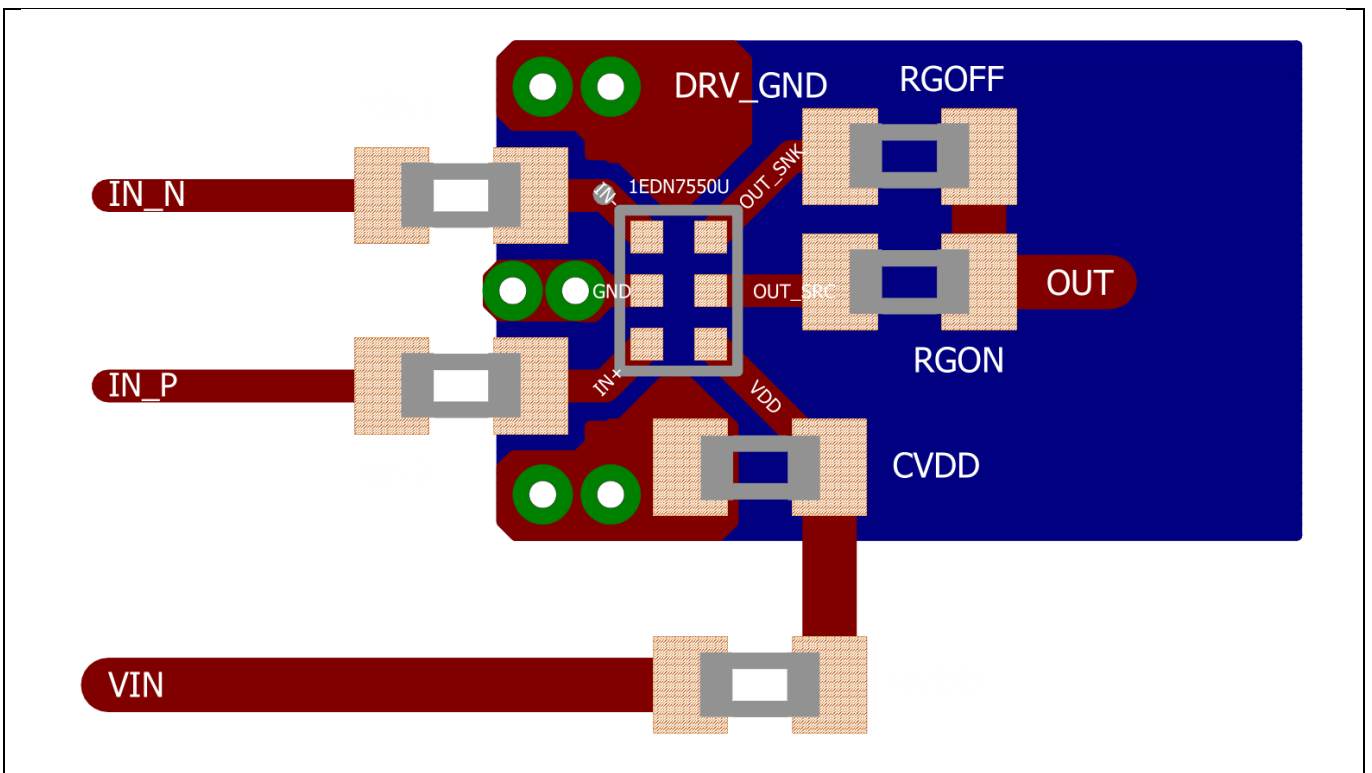


图 22 采用 SMD 电阻器 0402 的 TSNP-6 封装的布局建议

缩略语表

4 缩略语表

表 4 缩略语表

首字母缩写	说明
CMR	共模鲁棒性
CMRR	共模抑制比
ESD	静电放电
ESR	等效串联电容
GND	接地
GaN	氮化镓
LPF	低通滤波器
PCB	印刷电路板
SiC	碳化硅
SOT	小外形晶体管封装
SMD	表面贴装器件
TO	晶体管外形封装
TSNP	薄型分立封装
UVLO	欠压锁定

5 参考文献

- [1] 英飞凌科技股份有限公司 - [EiceDRIVER™ 1EDN-TDI 产品页面](#)
具有真正差分输入的单通道非隔离栅极驱动器 IC 系列
- [2] 英飞凌科技股份有限公司 - [EiceDRIVER™ 1EDNx550 器件数据表](#)
具有高 CMR TDI 输入的单通道高侧和低侧栅极驱动器
- [3] 英飞凌科技股份有限公司 - [应用说明: AN_201408_PL11_027](#) - EVAL_2.5KW_CCM_4PIN
具有 CCM PFC 控制器 ICE3PCS01G 的 2.5 kW PFC 评估板
- [4] 英飞凌科技股份有限公司 - [应用说明: AN_1805_PL52_1805_091441](#) - EVAL_HB_BC_1EDN8550B
采用 EiceDRIVER™ 1EDN TDI（真差分输入）的半桥降压转换器评估板
- [5] 英飞凌科技股份有限公司 - [应用说明: AN_2001_PL52_2003_144828](#)
非隔离双向同步降压转换器 EVAL_BIDI_HB_1EDN7550B
- [6] D. Varajao、T. Ferianz、V. Zhang 和 C. Matriciano - 使用具有真差分输入的单通道非隔离栅极驱动器驱动 GaN HEMT 高压半桥
2020 年 PCIM 欧洲；2020 年国际电力电子、智能运动、可再生能源和能源管理展览会，德国纽伦堡，第 1 - 8 页。
- [7] C. Rainer、R. Rizzolatti 和 D. Varajao - 48 V 数据中心应用中的高密度级联 ZVS 开关电容转换器
2020 年 PCIM 欧洲数字日；2020 年国际电力电子、智能运动、可再生能源和能源管理展览会，第 1 - 8 页。

修订记录

修订记录

文档版本	发布日期	变更说明
版本 1.0	2018/04/25	首次发布
版本 1.1	2019/8/7	更新不同控制器输出电压的速查表
版本 2.0	2022/4/6	• 增加 PCB 布局注意事项和指南章节 • 改进布局和说明的编辑排版 • 将最大 CMR 范围更新为 $\pm 200\text{ V}$ 静态、$\pm 400\text{ V}$ 动态 • 增加参考文献 • 增加缩略语表

商标

所有提及的产品或服务名称和商标均为其各自所有者的财产。

版本 2022-04-06

出版方

英飞凌科技股份有限公司

81726 Munich, Germany

© 2022 英飞凌科技股份有限公司
版权所有。

您对这份文档有问题吗？

电子邮件: erratum@infineon.com

参考资料

AN_1803_PL52_1804_112257

重要声明

本应用说明中给出的信息仅作为产品使用建议，不得被视为就产品特定功能、条件或质量作出的任何说明或保证。在使用产品前，本应用说明的使用者必须在实际应用中验证本文档描述的任何功能和其他技术信息。对于本应用说明中给出的任何及所有信息，英飞凌科技股份有限公司特此声明不作任何及所有保证，亦不承担任何形式的责任（包括但不限于对不侵犯任何第三方知识产权的保证）。

本文档所含数据仅供受过技术培训的人员使用。客户的技术部门应负责评估该产品是否适合目标应用，以及本文档中给出的产品信息就该应用而言是否完整。

若需获得有关我司产品、技术、交付条款和条件、价格的更多信息，请联系距离您最近的英飞凌办事处 (www.infineon.com)。

警告

由于技术需要，我司产品可能包含有害物质。若需了解相关物质的类型，请联系距离您最近的英飞凌办事处。

除非由英飞凌科技授权代表签署的书面文件中另有明确批准，否则不得将我司产品用于任何产品失效或产品使用据合理预计可能导致人身伤害的应用。