

请注意赛普拉斯已正式并入英飞凌科技公司。

此封面页之后的文件标注有“赛普拉斯”的文件即该产品为此公司最初开发的。请注意作为英飞凌产品组合的部分,英飞凌将继续为新的及现有客户提供该产品。

文件内容的连续性

事实是英飞凌提供如下产品作为英飞凌产品组合的部分不会带来对于此文件的任何变更。未来的变更将在恰当的时候发生,且任何变更将在历史页面记录。

订购零件编号的连续性

英飞凌继续支持现有零件编号的使用。下单时请继续使用数据表中的订购零件编号。

概述

PSoC™ 4 是一种基于 Arm™ Cortex™-M0 内核，可扩展、可重配置的混合信号程序可编程嵌入式系统控制器平台。通过灵活自动布线资源，它将可编程及可重新配置的模拟模块与数字模块相结合。PSoC™ 4200 产品系列基于该平台开发，结合了微控制器、数字可编程逻辑与高性能的模拟 - 数字转换、带比较模式的比较放大器，以及标准的通信和时序外设。PSoC™ 4200 系列产品与 PSoC™ 4 平台系列产品向上兼容，满足新的应用和设计需求。可编程的模拟和数字子系统支持灵活的现场微调设计。

特性

32 位 MCU 子系统

- 带有单周期乘法指令的 48-MHz Arm® Cortex®-M0 中央处理单元
- 带有读取加速器闪存的容量为 32 KB
- SRAM 空间为 8 KB

可编程的模拟资源

- 两个运算放大器支持可重新配置的外部强驱动、高带宽内部驱动、比较器模式和 ADC 输入缓冲功能。
- 12 位分辨率、1 Msps 采样率的 SAR ADC 包括差分、单端模式和具有信号求平均功能的通道序列发生器
- 可用在任何引脚上的两个电流 DAC (IDAC)，用于通用目的或电容式感应应用场合
- 两个低功耗比较器，支持深度睡眠模式

可编程数字资源

- 四个可编程逻辑模块，称为通用数字块 (UDBs)，每个模块由 8 个宏单元和数据通道构成
- 英飞凌提供的外设器件库、用户定义的状态机和 Verilog 输入

低功耗操作的电压范围：1.71V 至 5.5V

- 带有 GPIO 引脚唤醒功能的 20-nA 停止模式
- 休眠和深度睡眠模式支持权衡配置唤醒时间与电源消耗。

电容式感应

- 英飞凌 CapSense Sigma-Delta (CSD) 技术提供行业最佳的信噪比 (>5: 1) 和优异的防水性。
- 通过英飞凌提供的软件组件，让可以电容式感应设计的实现更加容易
- 自动硬件调节 (SmartSense™)

段式 LCD 驱动

- 所有引脚均支持 LCD 驱动功能 (公共引脚或段引脚)
- 设备在深度睡眠模式下操作，每个引脚配有 4 位存储空间

串行通信

- 两个独立的、运行时可重新配置的串行通讯模块 (SCB)，可根据需要变更 I²C、SPI 或 UART 功能的配置

定时和脉冲宽度调制器

- 八个 16 位定时器 / 计数器 / 脉冲宽度调制器 (TCPWM) 模块
- 支持中心对齐模式、边缘模式和伪随机模式
- 基于比较器触发的 “Kill” 信号，适用于马达驱动和其它高可靠性数字逻辑的应用

多达 36 个可编程 GPIO

- 任何 GPIO 引脚可用作 CapSense、LCD、模拟或数字引脚
- 可编程驱动模式、强度和转换速率

五种不同封装

- 封装类型 48 脚 TQFP、44 脚 TQFP、40 脚 QFN、35 球形焊盘脚 WLCSP 和 28 脚 SSOP
- 采用 35 球形焊盘脚 WLCSP 封装的闪存预置了 I²C 引导程序

扩展的工业工作温度范围

- -40 °C 到 + 105 °C 的工作温度

PSoC™ Creator 设计环境

- 集成开发环境 (IDE) 提供了原理图设计输入和编译 (包括模拟和数字自动布线)
- 应用编程接口 (API) 组件可用于所有固定功能和可编程的外设

工业级标准工具兼容性

- 输入原理图后，可以使用基于 Arm® 行业标准的开发工具进行开发

更多信息

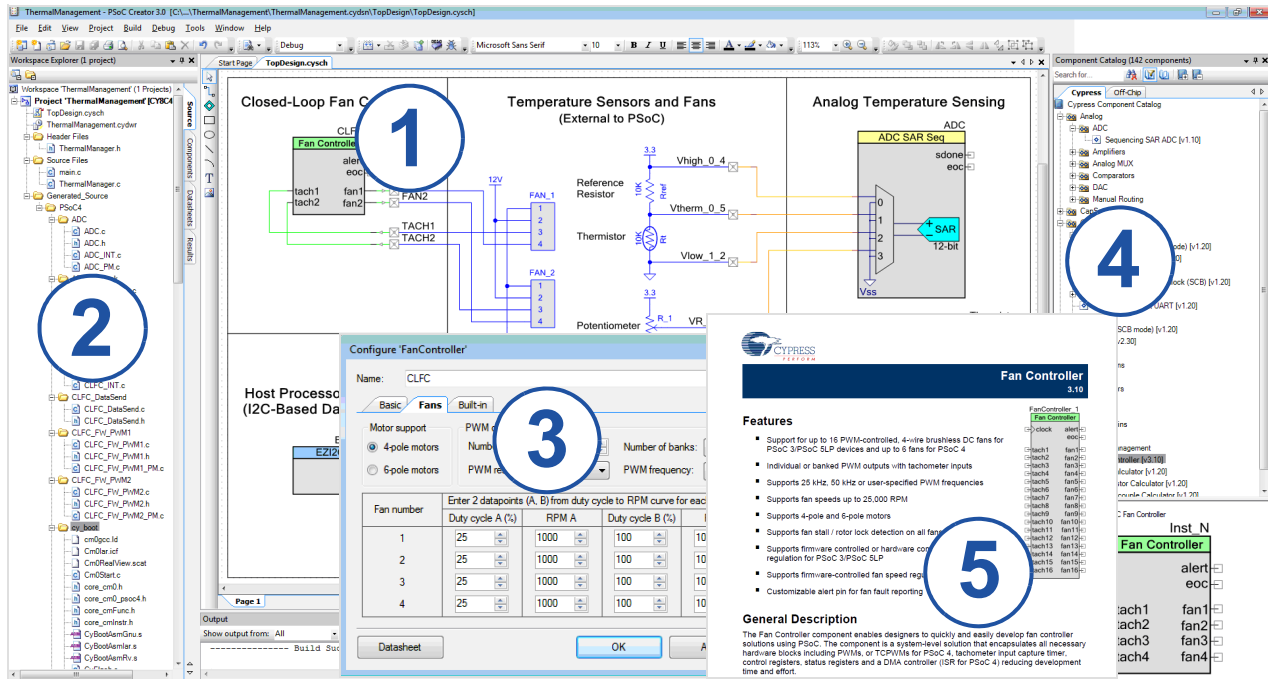
英飞凌的官网 <https://www.infineon.com/cms/cn/> 有大量数据，为您的设计提供正确的器件选择指南，帮助您快速有效地在设计中完成器件集成。有关完整的资源列表，请参阅知识库文章 [KBA86521](#)，如何设计 PSoC™ 3、PSoC™ 4、PSoC™ 5LP 以及 PSoC™ 模拟协处理器。PSoC™ 4 MCU 的简要资源列表如下：

- 概述：PSoC™ 产品组合，PSoC™ 路线图
 - 产品选择指南：PSoC™ 1，PSoC™ 3，PSoC™ 4，PSoC™ 5LP 此外，PSoC™ Creator 还配有产品选择工具。
 - 应用笔记：英飞凌提供大量的 PSoC™ 应用笔记，涵盖从基本到高级的各种话题。建议通过学习以下手册快速入门 PSoC™ 4：
 - [AN79953](#)：PSoC 4 入门
 - [AN88619](#)：PSoC™ 4 硬件设计的注意事项
 - [AN86439](#)：使用 PSoC® 4 GPIO 引脚
 - [AN57821](#)：PSoC® 3、PSoC 4 和 PSoC 5LP 混合信号的电路板布局注意事项
 - [AN81623](#)：数字设计最佳实践
 - [AN73854](#) PSoC® 3、PSoC 4 和 PSoC 5LP 中 Bootloader 的简介
 - [AN89610](#)：Arm Cortex 代码优化
 - 两本技术参考手册（TRM）：
 - [架构 TRM](#) 详细介绍每款 PSoC 4 的功能模块。
 - [寄存器 TRM](#) 介绍每款 PSoC 4 的寄存器。
 - PSoC™ 4 MCU 编程规范：提供对 PSoC™ 4 MCU 非易失性存储器进行编程的必要信息。
 - 开发套件：
 - [CY8CKIT-042](#) PSoC™ 4 先锋套件是一款易于使用且价格低廉的开发平台。该套件包含与 Arduino™ 兼容的扩展板和 Digilent® Pmod™ 子卡。
 - [CY8CKIT-049](#) 是一款极低成本的原型设计平台，为体验 PSoC 4 设备提供了低成本选择方案。
 - [CY8CKIT-001](#) 是一款通用开发平台，兼容 PSoC 1、PSoC 3、PSoC 4 或 PSoC 5LP 系列的各种设备。
 - [MiniProg3](#) 器件提供用于闪存编程和调试的接口。
- 培训视频：配有各种主题的培训视频，其中包括 PSoC™ 4 MCU 101 系列。
- PSoC™ 4 MCU CAD 库：提供与封装和原理图相关的常用工具，包含 IBIS 模型。

PSoC™ Creator

PSoC™ Creator 是基于 Windows 的免费集成设计环境（IDE），支持 PSoC™ 3、PSoC™ 4 和 PSoC™ 5LP 基础系统硬件与固件的并行设计。通过使用经典熟悉的原理图捕获功能来创建设计。该功能得到了超过 100 个经预验证以及即用 PSoC™ 组件的支持。有关组件列表，请参阅 [相关的组件数据表](#)。您可通过 PSoC™ Creator 进行以下操作：

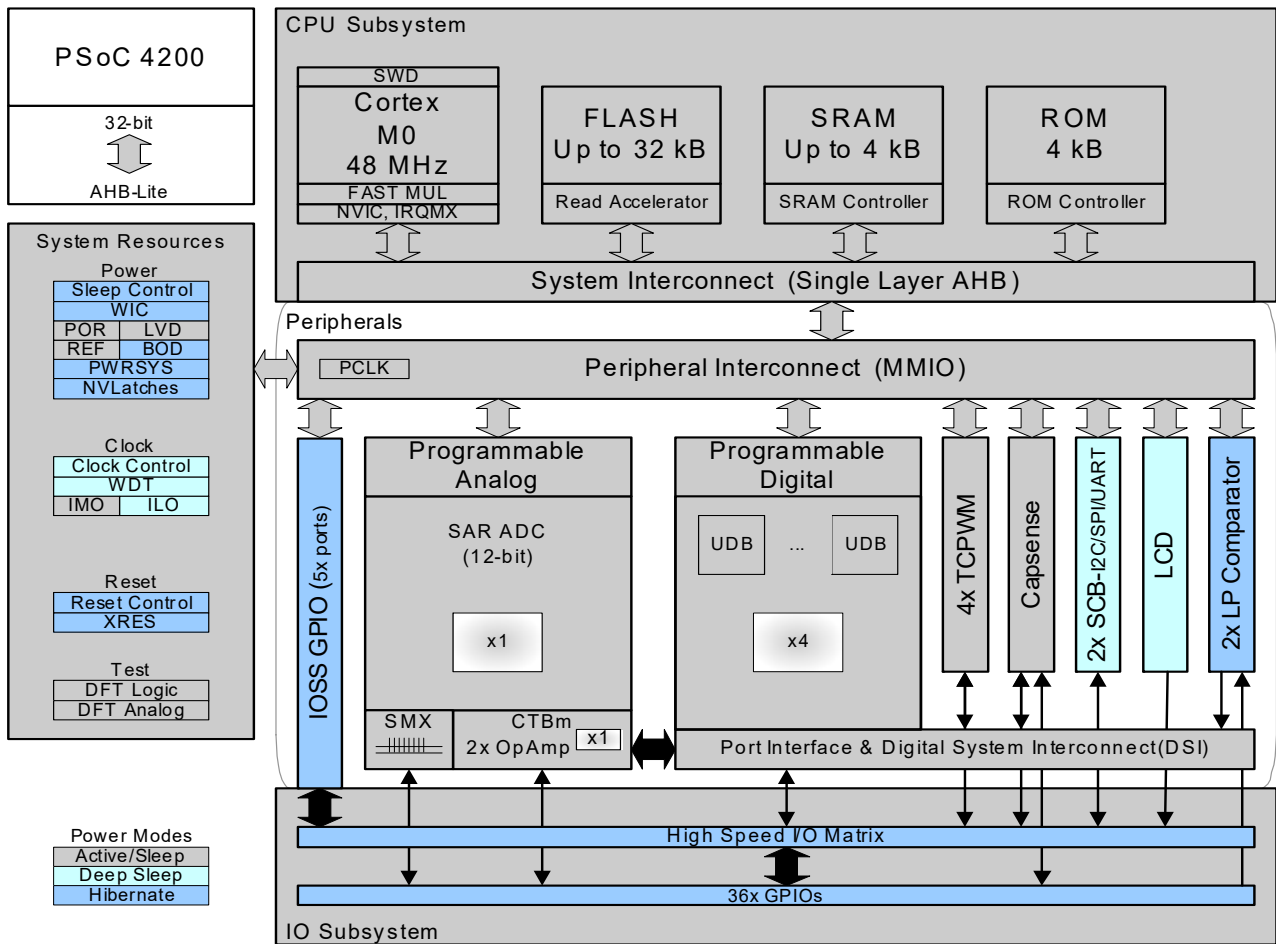
1. 在主设计工作区中拖放组件图标，以构建硬件系统设计
2. 通过 PSoC™ 硬件，使用 PSoC™ Creator 集成开发环境（IDE）中的 C 语言编译器设计您的应用程序固件
3. 使用配置工具对组件进行配置
4. 浏览库中超过 100 个组件
5. 审校组件数据表

图 1. PSoc Creator 的多传感器示例工程


目录

概述	1	电源	17
特性	1	无外部稳压供电	17
32 位 MCU 子系统	1	外部稳压供电	18
可编程的模拟资源	1	开发支持	19
可编程数字资源	1	文档	19
低功耗操作的电压范围: 1.71-V 至 5.5-V	1	在线支持	19
电容式感应	1	工具	19
段式 LCD 驱动	1	电气规范	20
串行通信	1	最大绝对额定值	20
定时和脉冲宽度调制器	1	器件级规范	20
多达 36 个可编程 GPIO	1	模拟外设	24
五种不同封装	1	数字外设	28
扩展的工业工作温度范围	1	存储器	30
PSoC™ Creator 设计环境	1	系统资源	31
工业级标准工具兼容性	1	订购信息	35
更多信息	2	器件编号惯例	36
PSoC™ Creator	2	封装	37
目录	4	缩略语	41
功能定义	6	文档惯例	43
CPU 和存储器子系统	6	测量单位	43
系统资源	6	文档修订记录	44
模拟模块	7	销售、解决方案和法律信息	45
可编程数字资源	8	全球销售和 design 支持	45
固定功能数字模块	8	产品	45
GPIO	9	PSoC® 解决方案	45
特殊功能外设	9	英飞凌开发者社区	45
WLCSP 封装的 Bootloader	10	技术支持	45
引脚分布	11		

图 2. 框图



PSoC 4200 器件全面支持硬件和固件的编程、测试、调试以及追踪功能。

Arm® 串行线调试 (SWD) 接口支持器件的所有编程和调试功能。

借助完善的片上调试 (DoC) 功能，可以使用标准的量产设备在最终系统中进行全面的器件调试。它不需要特殊的接口、调试转接板、模拟器或仿真器。只需要标准的编程连接，即可全面支持调试。

PSoC™ Creator IDE 全面支持对 PSoC 4200 器件进行集成编程和调试。SWD 接口与工业标准的第三方工具全面兼容。PSoC 4200 系列允许禁用调试特性、具备强大的闪存保护能力，可以

在芯片上的可编程块中实施客户专属功能。这些特性共同打造的安全性，是多芯片解决方案或单微控制器所不能比拟的。

调试电路默认开启，可以通过固件禁用。如果调试电路未开启，唯一的开启方式是擦除整个器件、清除闪存保护、通过已开启调试功能的新固件对器件进行重新编程。

此外，对于会通过器件恶意重新编程进行钓鱼攻击来进行欺诈性攻击或试图启动和中断闪存编程序列来击败安全设定的应用，所有器件接口都可以被永久禁用。一旦启用最大设备安全，PSoC 4200 上的所有编程、调试和测试接口都会被禁用，导致 PSoC 4200 无法进行故障分析。这是 PSoC 4200 客户需要权衡的问题点。

功能定义

CPU 和存储器子系统

CPU

PSoC™ 4200 的 32 位 MCU 子系统采用 Cortex-M0 CPU，该 CPU 通过扩展的时钟门控来优化低功耗操作。Cortex-M0 CPU 通常使用 16 位指令，可执行 Thumb-2 指令子集。这确保了代码的向上兼容性，能够完全迁移到更高性能的处理器的（如 Cortex-M3、M4）中。英飞凌实现的硬件乘法器能在一个周期内计算出 32 位结果。它包括一个带有 32 个中断输入的嵌套向量中断控制器 (NVIC) 模块和一个唤醒中断控制器 (WIC)。通过 WIC 将处理器从深度睡眠模式唤醒，从而在芯片处于深度睡眠模式时，可以关闭主处理器的电源。Cortex-M0 CPU 提供了一个不可屏蔽中断 (NMI) 输入，该输入未被系统函数使用时可以提供给用户使用。

该 CPU 还包含了一个调试接口——串行线调试 (SWD) 接口，它是 JTAG 的双线版本。PSoC™ 4200 使用的调试配置包含四个断点（地址）比较器和两个观测点（数据）比较器。

闪存

PSoC™ 4200 器件包含一个闪存模块，该模块的闪存加速器与 CPU 紧密耦合，能够缩短闪存模块的平均访问时间。Flash 模块可在工作频率为 48 MHz 的情况下提供一个等待状态 (WS) 的访问时间，并在工作频率为 24 MHz 的情况下提供零等待状态的访问时间。闪存加速器平均能够达到单周期 SRAM 访问性能的 85%。必要时，闪存模块的部分空间可用于模拟 EEPROM 操作。

PSoC™ 4200 闪存存在内存子系统支持以下闪存保护模式：

- **开启 (Open)：无保护。**产品的出厂默认模式。
- **受保护 (Protected)：**用户可以从无保护模式更改为受保护模式。该模式禁用调试接口访问。在完全擦除闪存内容后，可以从该模式变更回无保护模式。
- **终止 (Kill)：**允无保护模式变更为不可回读及修改模式。该模式全面禁用调试访问。该器件不支持外部擦除，以避免因电源中断导致的部分擦除，以及由此可能产生的功能故障和安全风险。此为不可逆转模式。

此外还支持行级别的读写保护功能，以阻止意外写入操作以及有选择性地阻止读取操作。可通过系统调用内部代码随时对闪存执行读、写、擦除操作。

SRAM

SRAM 存储器在休眠模式 (Hibernate) 下数据保持。

SROM

此外，提供的监控 ROM 还包含引导和配置子程序。

系统资源

电源系统

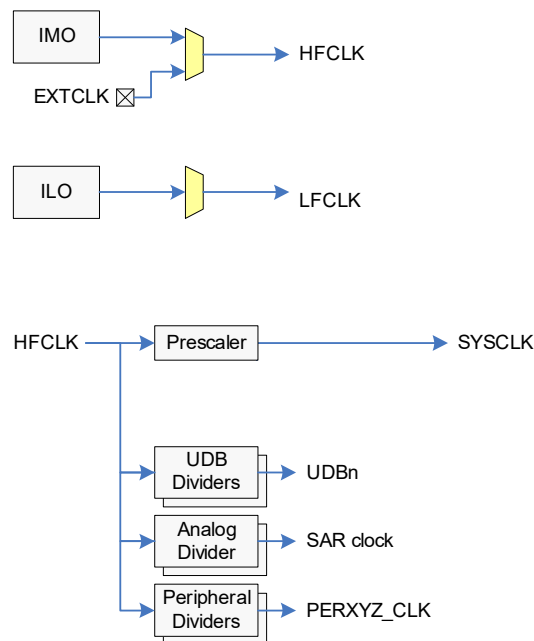
有关电源系统的详细信息，请参考 17 页的电源一节。该系统可确保电压电平符合每个相应模式的要求。在电压电平符合器件正常工作的要求之前、或生成复位（欠压检测 (BOD)）之前、或中断（低压检测 (LVD)）之前，会触发延迟进入模式（例如上电复位 (POR)）。PSoC™ 4200 可通过一个外部电源供电，供电电压范围为 1.71 至 5.5 V，有五种不同的功耗模式，均由电源系统进行模式转换管理。PSoC™ 4200 的功耗模式分别为睡眠 (Sleep)、深度睡眠 (Deep Sleep)、休眠 (Hibernate) 和停止低功耗模式。

时钟系统

PSoC™ 4200 时钟系统为需要时钟的所有子系统提供时钟。通过该时钟系统，各种时钟源之间在切换时不会出现毛刺脉冲。此外，该系统还可阻止亚稳态的发生。

PSoC™ 4200 的时钟系统包括内部主振荡器 (IMO) 和内部低频振荡器 (ILO)，支持接入外部时钟。

图 3. PSoC™ 4200 MCU 时钟架构



通过对 HFCLK 信号进行分频（见 PSoC™ 4200 MCU 时钟架构）可以生成同步时钟，用于 UDB、模拟和数字外设的同步时钟。PSoC™ 4200 共有 12 个时钟分频器，均具备 16 位的分频能力。其中，固定功能块可使用 8 个，UDB 可使用 4 个。先产生模拟时钟，进而产生数字时钟，这样在数字时钟相关噪声生成之前，允许模拟时钟事件发生。PSoC™ Creator 完全支持 16 位的分频能力，能够灵活生成精细的频率值。在使用由 UDB 生成的脉冲中断功能时，SYSCLK 必须与 HFCLK 保持一致。

IMO 时钟源

在 PSoC™ 4200 中，IMO 是主要内部时钟源。在生产过程中对该时钟源进行调整，使之满足所需的准确度。校准值被保存在非易失性锁存器 (NVL) 中。存储在闪存中的额外校准设置可在 IMO 频率变化时进行补偿。在出厂测试过程中，该时钟源会被校准以达到指定的精度。IMO 的默认频率为 24 MHz，并且能以 1 MHz 的步进从 3 MHz 递增到 48 MHz。英飞凌提供的 IMO 校准容差为 ±2%。

ILO 时钟源

ILO 是超低功耗振荡器，主要用于在为需要深度睡眠模式下工作的外设操作提供时钟。利用 IMO 校准 ILO 驱动计数器可以提高精度。英飞凌提供了一个用于时钟校准的软件组件。

看门狗定时器

看门狗定时器安置于时钟模块中，由内部低功耗振荡器 (ILO) 提供时钟信号。该设计逻辑可实现在深度睡眠模式下继续执行看门狗功能，并且在超时之前、未对看门狗进行操作的情况下触发

看门狗复位。看门狗复位原因被记录于复位原因寄存器（Reset Cause register）内。

复位

可以通过各种源（包括软件复位）对 PSoC™ 4200 进行复位。复位事件是异步的，用于确保将器件及时恢复到一个已知的状态。复位原因被记录在寄存器内，该寄存器的内容在复位过程中保持不变，允许用户通过软件确定复位原因。芯片为外部复位提供了一个 XRES 引脚，从而可以避免在上电或重新配置期间对配置和多个引脚造成任何负向影响。XRES 引脚有一个内部上拉电阻（永远使能）。

参考电压

PSoC™ 4200 参考系统生成芯片所需要的所有内部参考。12 位 ADC 配置了 1% 精度的电压参考值。为了获得更好的信噪比和更高的绝对精度，可以通过 GPIO 引脚将内部参考旁路到特定引脚上，或使用 12 位 SAR ADC 的外部参考源。

模拟模块

12 位 SAR ADC

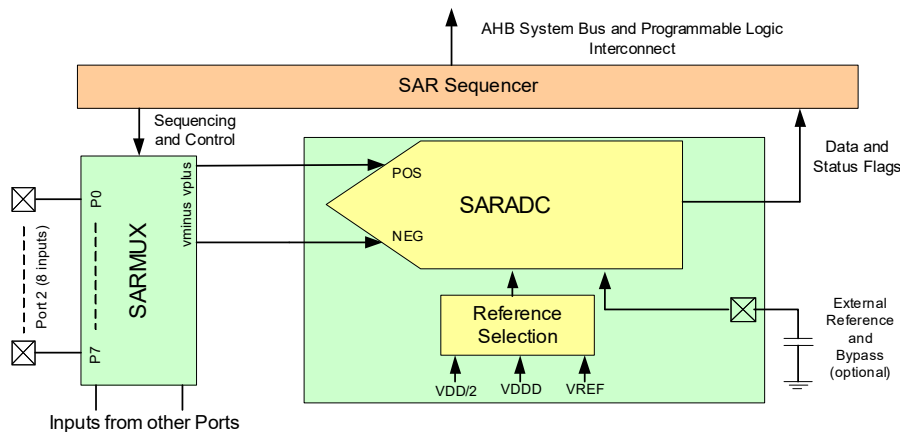
12 位分辨率和 1-Msps 采样率的 SAR ADC 可在最大为 18 MHz 的时钟速率下运行。在该频率下进行 12 位数据转换至少需要 18 个时钟周期。

通过添加一个可调至 $\pm 1\%$ 的参考缓冲器对块功能进行了增强，并且（在使用 PSoC -4200 的情况下）提供了三种内部电压参考的选项： V_{DD} 、 $V_{DD}/2$ 和 V_{REF} （标称电压为 1.024 V），还可以通过 GPIO 引脚接入外部参考电压。采样和保持 (S/H) 时间是可编程的，能够降低对驱动 SAR 输入的放大器（它决定了 SAR 的建立时间）的增益带宽的要求。在使用合适的参考电压且系统噪声水平可控的情况下，系统性能将达到 65 dB，从真正意义上实现了 12 位精确度。可以在固定的引脚位置为内部参考电压放大器提供一个外部旁路电容。

SAR ADC 通过一个 8 线输入的序列发生器与一些固定引脚相连。序列发生器对选中的通道进行自动扫描（序列发生器扫描），而不需要任何软件开销（即无论是在单通道的还是分布在多通道上，总采样带宽一直等于 1 Msps）。序列发生器的切换通过一个状态机或固件驱动实现。序列发生器可通过缓冲每个通道来减轻 CPU 中断处理的要求。为了适应各种源阻抗和频率的信号，每个通道可以编程不同的采样时间。另外，SAR ADC 支持硬件的转换结果溢出检测机制。转换结果的上下范围可以指定并保存在寄存器里，当 ADC 转换结果上/下溢出时，可以触发中断。这样节省了序列发生器扫描操作和 CPU 软件检测转换结果溢出与否的时间。

它可以量化板上温度感应器的输出，以进行校准和实现与温度有关的其它功能。因为 SAR 需要使用高速时钟（高达 18 MHz），所以不可在深度睡眠模式下运行。SAR 的工作电压范围为 1.71 V 到 5.5 V。

图 4. SAR ADC 系统框图



双运算放大器 (CTBm 功能块)

PSoC™ 4200 有两个可作为比较器使用的运算放大器，这样能够在片上执行最常见的模拟功能，而无需外部组件：PGA、电压缓冲器、滤波器、互阻放大器和其他功能（有时候需要使用外部无源器件），从而节省电源、成本和空间。片上运算放大器有足够的带宽来驱动 ADC 的采样和保持电路，而不必使用外部缓冲。

温度传感器

PSoC™ 4200 配有片上温度感应器。该感应器包含一个二极管，该二极管的偏置电流由一个电源（可被禁用以便节省功耗）提供。温度传感器接入 ADC，ADC 将读数转换为数字信号，并利用英飞凌提供的软件（校准和线性化）来输出温度值。

低功耗比较器

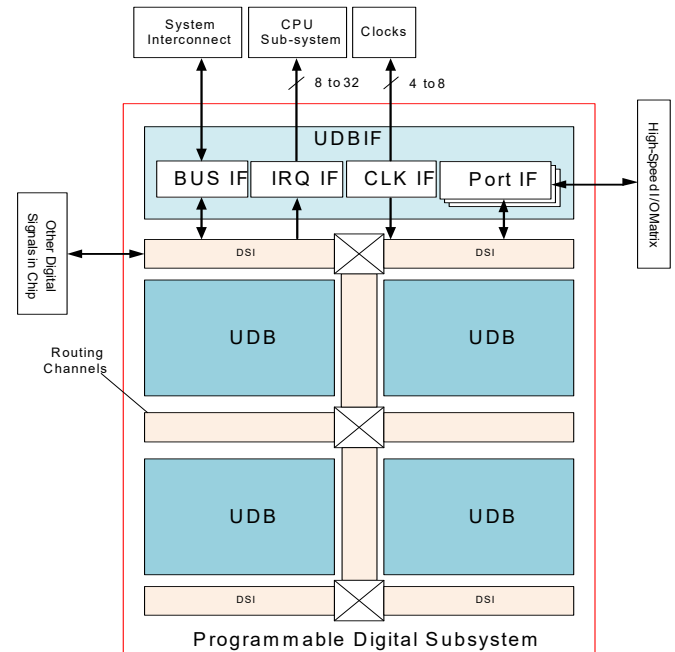
PSoC™ 4200 有一对低功耗比较器。比较器能在深度睡眠及休眠模式下工作。因此，当模拟系统模块被禁用时，仍可以在低功耗模式下监控外部电压电平。在异步功耗模式（休眠）下，比较器电压变动事件可以激活系统唤醒电路。若不处于异步功耗模式下，为避免亚稳态，比较器输出通常需要进行同步化。

可编程数字资源

通用数字块 (UDB) 和端口接口

PSoC™ 4200 配备了四个 UDB，其 UDB 阵列还提供了交换式数字系统互连 (DSI) 结构，方便外设和端口的信号路由到 UDB，并通过 UDB 实现通信和控制。UDB 阵列如下图所示。

图 5. UDB 阵列

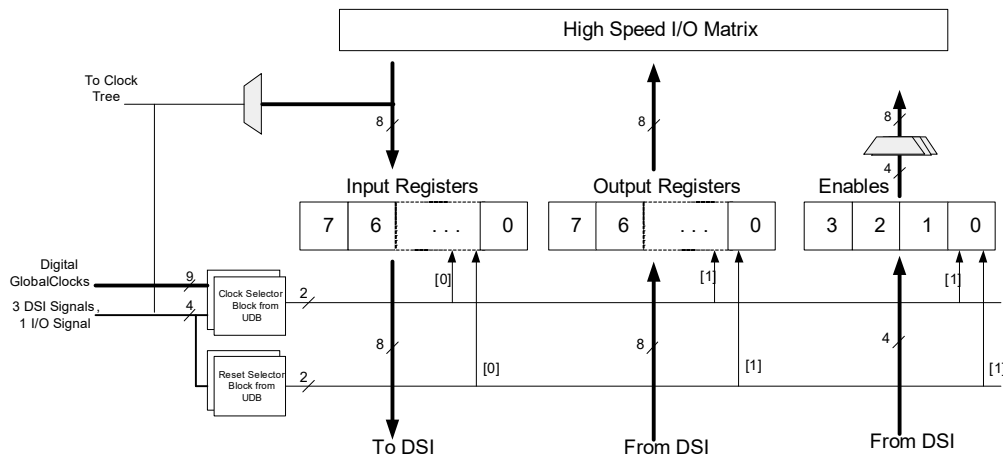


UDB 可以通过时钟分频器、端口接口（SPI 类外设必备）以及直接或经过同步的 DSI 网络来进行时钟驱动。

定义一个端口接口，用作寄存器使用，该接口能够与 UDB 阵列内部的 PLD 使用相同的时钟源进行时钟驱动。由于输入和输出信号可以在紧邻 I/O 引脚的端口接口和阵列边缘部分进行寄存，因此可以加快操作速度。端口接口的寄存器可以通过同一端口中的一个 I/O 来进行时钟驱动，以此消除端口输入通过 DSI 路由以及用于寄存其他输入信号的延迟，从而实现了 SPI 等接口能够在高时钟速度下运行（见图 6）。

UDB 可以向中断控制器发送中断（每次仅限一个 UDB）。UDB 保留了该项功能：通过 DSI 连接到芯片上的任意引脚。

图 6. 引脚接口



固定功能数字模块

定时器 / 计数器 / 脉宽调制器模块 (TCPWM)

TCPWM 块由四个 16 位计数器组成，周期长度可由用户编程设定。另外，还有一个捕获寄存器，用于记录事件发生（可能是 I/O 事件）时的计数值；一个周期寄存器，用于停止或自动重新

加载计数器（如果计数值与周期寄存器的值相等）和一个比较寄存器，用于生成比较值信号，以作为 PWM 占空比输出使用。该模块还提供了正向输出和反向输出间的可编程偏移，这些输出可以作为可编程死区的互补 PWM 输出使用。它还提供一个停止（Kill）输入信号，用于强制进入预定义状态；例如，在马达驱动系统中，当出现过电流状态时，需要立即使用它来关闭驱动 FET 的 PWM 而不能等待软件干预。

串行通信模块（SCB）

PSoC™ 4200 有四个 SCB，每个 SCB 都可实现 I²C、UART、或 SPI 接口。

I²C 模式：硬件 I²C 模块可执行整个多主设备和从设备接口（具有多主设备仲裁功能）。该模块的工作速度可达 1 Mbps（增强型快速模式），另外它还提供各种灵活的缓冲选项，以降低 CPU 的中断开销和延迟。所有通道都可以使用 FIFO 模式，并且在没有 DMA 的情况下该模式非常有用。

I²C 外设与 NXP I²C 总线规范和用户手册（UM10204）中定义的 I²C 标准模式、快速模式和增强型快速模式等器件兼容。GPIO 可以在开漏模式下来实现 I²C 总线 I/O。I²C 总线为时钟和数据使用开漏驱动器和上拉电阻，总线上的时钟和数据与所有节点相连。根据 VDD、总线电容和电阻公差，使用适当的上拉电阻值可保证不同 I²C 速度所需的开通上升时间和关断下降时间。有关如何为您的设计计算最佳上拉电阻值的详细信息，请参阅 UM10204 I²C 总线规范和用户手册中的内容（可以在 www.nxp.com 网站上获得最新版本）。

PSoC™ 4200 在以下几方面不完全符合 I²C 规范：

- GPIO 单元没有过压容差功能，因此不能热插拔或独立于其它 I²C 系统来上电。
- 增强型快速模式在 V_{OL} 为 0.4 V 下有 20 mA 的 I_{OL} 规范。但是 GPIO 单元只能在最大 0.6 V 的 V_{OL} 下支持最大 8 mA 的 I_{OL} 灌电流。
- 快速模式与增强快速模式指定了不符合 GPIO 单元的最小下降时间。根据总线负载，慢速强驱动模式能够满足该要求。
- 若将 SCB 作为 I²C 设置为主设备，SCB 会在 NACK 和重复启动（Repeated Start）信号之间设置一个 IDLE 状态。I²C 规范规定，在触发停止（Stop）条件后，总线为自由状态，此时其他的有源主设备（Active Masters）不会介入，但是刚被激活的主设备可能会发起仲裁（Arbitration）周期。
- 若将 SCB 设置为 I²C 从模式，当启用了外部时钟（External Clock）地址匹配（Address Match）功能（EC_AM = 1）并同时处于内部时钟模式（EC_OP = 0）时，SCB 的 I²C 地址必须设为偶数。

UART 模式：这是一个运行速度高达 1 Mbps 的全功能 UART。它支持汽车单线接口（LIN）、红外接口（IrDA）和智能卡（ISO7816）协议，这些全部都是基本 UART 协议的衍生协议。此外，它还支持 9 位多处理器模式，此模式允许寻址连接到通用 RX 和 TX 线的外设。支持通用 UART 功能，如奇偶校验错误、中断检测以及帧错误。一个 8 字节深度的 FIFO 容许更长的 CPU 服务延迟。注：由于硬件握手并不常用，因此不支持。如需使用，可以在系统中通过基于 UDB 的 UART 实现。

SPI 模式：SPI 模式完全支持 Motorola SPI、TI SSP（添加了一个用于同步 SPI 编解码的启动脉冲）和 National Microwire（SPI 的半双工形式）。该 SPI 模块可以使用 FIFO。

GPIO

PSoC 4200 有 36 个 GPIO。GPIO 模块实现以下功能：

- 八种驱动强度模式：

- 模拟输入模式（输入和输出缓冲区禁用）
- 仅输入模式
- 弱上拉和强下拉
- 强上拉和弱下拉
- 开漏和强下拉
- 开漏和强上拉
- 强上拉和强下拉
- 弱上拉和弱下拉

■ 输入阈值选择（CMOS 或 LVTTTL）

- 除了各种驱动强度模式外，还允许启用 / 禁用输入和输出缓冲区的单独控制

- 保持模式，用于锁存先前状态（即保持 I/O 状态处于深度睡眠和休眠模式）

- dV/dt 相关噪声控制的可选转换速率，用以降低 EMI

引脚被分组为逻辑单元（又称端口），其宽度为 8 位。在上电和复位期间，各模块被强制为禁用状态，以防止给任何输入供电和 / 或造成引脚启用时的过电流现象。一个高速 I/O 矩阵的复用网络用于复用连接多个信号至一个 I/O 引脚。为了降低内部多路复用的复杂性，固定功能外设的引脚位置也是固定不变的（这些信号不经过 DSI 网络）。DSI 信号不受此影响，任何引脚都可以通过 DSI 网络路由到任何 UDB。

数据输出寄存器和引脚状态寄存器分别用于存储输出到引脚上的数据和引脚状态。

当启用中断时，每一个 I/O 均可以生成一个中断，并且每个 I/O 端口都有一个相关的中断请求（IRQ）和中断服务子程序（ISR）向量（PSoC™ 4200 有 4.5 个端口，因此数量为 5）。

特殊功能外设

LCD Segment 驱动

PSoC™ 4200 有一个 LCD 控制器，可驱动多达四个 common 和 32 个 segment。该控制器使用全数字方法驱动 LCD segment，不需要生成内部 LCD 电压。这两种方法被称为数字关联和 PWM。

数字关联通过调制 common 和 segment 信号的频率和电平来生成最高 RMS 电压跨过一个 segment，用于点亮或保持 RMS 信号为零。这种方法对 STN 显示屏很有用，但可能会降低 TN（较便宜）显示屏的对比度。

PWM 方法是使用 PWM 信号驱动显示面板，有效地利用面板的电容来提供经过调制的脉冲宽度，从而生成所需的 LCD 电压。这种方法要求更高的功耗，但驱动 TN 显示屏时可以带来更好的效果。

CAPSENSE™

在 PSoC™ 4200 中，所有引脚都支持 CAPSENSE™ 功能，这是通过 CAPSENSE™ Sigma-Delta（CSD）模块实现的，该模块可通过模拟多路复用器总线连接到任意引脚，并且任何 GPIO 引脚都可以通过模拟开关连接到总线。因此，在软件控制的系统中，任何引脚或引脚组都可以提供 CAPSENSE™ 功能。CAPSENSE™ 模块配有组件，便于用户使用。

通过将屏蔽电压驱动到另一个多路复用器总线可以提供防水功能。通过对屏蔽电极和感应电极进行同步的驱动，可以提供防水功能，从而避免屏蔽电容衰减感应输入。

CAPSENSE™ 模块有两个 IDAC，均可用作通用 IDAC。在 CAPSENSE™ 未被占用时，两个 IDAC 均可用作通用 IDAC；若 CAPSENSE™ 被占用但未启动防水功能，仅一个 IDAC 可用。

WLCSP 封装的 Bootloader

WLCSP 封装的闪存预置了 I²C Bootloader。Bootloader 与 PSoC Creator 的可引导项目文件兼容，并默认采用以下设置：

- I²C 的 SCL 和 SDA 分别接到 P4.0 和 P4.1 端口引脚（需外接上拉电阻）。
- I²C 从（Slave）模式，地址 8，数据传输率 = 100 kbps
- 单应用
- 等待两秒钟以获取引导加载指令
- 其余的引导加载器选项遵循 PSoC Creator 引导加载程序组件的默认配置
- 占用闪存底部 4.5 KB 的空间

如需进一步了解 Bootloader，请参阅以下英飞凌应用笔记：

[AN73854 - Bootloader 简介](#)

请注意，必须将 PSoC™ Creator 的可引导项目关联到配置了目标设备的引导加载器项目的 *.hex* 和 *.elf* 文件。点击 [CE221653 – PSoC 4 Bootloader and Bootloadable](#)，下载 *.hex*、*.elf* 文件。出厂预装的 bootloader 可以通过 JTAG 或 SWD 编程方式进行覆写。

引脚分布

PSoC™ 4200 的引脚列表如下（44-TQFP、40-QFN、28-SSOP、and 48-TQFP）。端口 2 支持对 SAR 复用器进行高速模拟输入。P1.7 可作为 SAR 参考电压的外部输入或旁路选项。端口 3 和端口 4 为数字通信通道。所有引脚均可连接 CSD CAPSENSE™ 和模拟复用器总线。

44-TQFP		40-QFN		28-SSOP		48-TQFP		引脚替换功能					引脚说明
引脚	名称	引脚	名称	引脚	名称	引脚	名称	模拟	Alt 1	Alt 2	Alt 3	Alt 4	
1	VSS	–	–	–	–	–	–	–	–	–	–	–	接地
2	P2.0	1	P2.0	–	–	2	P2.0	sarmux.0	–	–	–	–	端口 2, 引脚 0: gpio、lcd、csd、sarmux
3	P2.1	2	P2.1	–	–	3	P2.1	sarmux.1	–	–	–	–	端口 2, 引脚 1: gpio、lcd、csd、sarmux
4	P2.2	3	P2.2	5	P2.2	4	P2.2	sarmux.2	–	–	–	–	端口 2, 引脚 2: gpio、lcd、csd、sarmux
5	P2.3	4	P2.3	6	P2.3	5	P2.3	sarmux.3	–	–	–	–	端口 2, 引脚 3: gpio、lcd、csd、sarmux
6	P2.4	5	P2.4	7	P2.4	6	P2.4	sarmux.4	tcpwm0_p[1]	–	–	–	端口 2, 引脚 4: gpio、lcd、csd、sarmux、pwm
7	P2.5	6	P2.5	8	P2.5	7	P2.5	sarmux.5	tcpwm0_n[1]	–	–	–	端口 2, 引脚 5: gpio、lcd、csd、sarmux、pwm
8	P2.6	7	P2.6	9	P2.6	8	P2.6	sarmux.6	tcpwm1_p[1]	–	–	–	端口 2, 引脚 6: gpio、lcd、csd、sarmux、pwm
9	P2.7	8	P2.7	10	P2.7	9	P2.7	sarmux.7	tcpwm1_n[1]	–	–	–	端口 2, 引脚 7: gpio、lcd、csd、sarmux、pwm
10	VSS	9	VSS	–	–	–	–	–	–	–	–	–	接地
–	–	–	–	–	–	10	NC	–	–	–	–	–	无连接
–	–	–	–	–	–	11	NC	–	–	–	–	–	无连接
11	P3.0	10	P3.0	11	P3.0	12	P3.0	–	tcpwm0_p[0]	scb1_uart_rx[0]	scb1_i2c_scl[0]	scb1_spi_mosi[0]	端口 3, 引脚 0: gpio、lcd、csd、pwm、scb1
12	P3.1	11	P3.1	12	P3.1	13	P3.1	–	tcpwm0_n[0]	scb1_uart_tx[0]	scb1_i2c_sda[0]	scb1_spi_miso[0]	端口 3, 引脚 1: gpio、lcd、csd、pwm、scb1
13	P3.2	12	P3.2	13	P3.2	14	P3.2	–	tcpwm1_p[0]	–	swd_io[0]	scb1_spi_clk[0]	端口 3, 引脚 2: gpio、lcd、csd、pwm、scb1、swd
–	–	–	–	–	–	15	VSSD	–	–	–	–	–	接地
14	P3.3	13	P3.3	14	P3.3	16	P3.3	–	tcpwm1_n[0]	–	swd_clk	scb1_spi_ssel_0[0]	端口 3, 引脚 3: gpio、lcd、csd、pwm、scb1、swd
15	P3.4	14	P3.4	–	–	17	P3.4	–	tcpwm2_p[0]	–	–	scb1_spi_ssel_1	端口 3, 引脚 4: gpio、lcd、csd、pwm、scb1
16	P3.5	15	P3.5	–	–	18	P3.5	–	tcpwm2_n[0]	–	–	scb1_spi_ssel_2	端口 3, 引脚 5: gpio、lcd、csd、pwm、scb1
17	P3.6	16	P3.6	–	–	19	P3.6	–	tcpwm3_p[0]	–	–	scb1_spi_ssel_3	端口 3, 引脚 6: gpio、lcd、csd、pwm、scb1
18	P3.7	17	P3.7	–	–	20	P3.7	–	tcpwm3_n[0]	–	–	–	端口 3, 引脚 7: gpio、lcd、csd、pwm
19	VDDD	–	–	–	–	21	VDDD	–	–	–	–	–	数字供电, 1.8 - 5.5V
20	P4.0	18	P4.0	15	P4.0	22	P4.0	–	–	scb0_uart_rx	scb0_i2c_scl	scb0_spi_mosi	端口 4, 引脚 0: gpio、lcd、csd、scb
21	P4.1	19	P4.1	16	P4.1	23	P4.1	–	–	scb0_uart_tx	scb0_i2c_sda	scb0_spi_miso	端口 4, 引脚 1: gpio、lcd、csd、scb0
22	P4.2	20	P4.2	17	P4.2	24	P4.2	csd_c_mod	–	–	–	scb0_spi_clk	端口 4, 引脚 2: gpio、lcd、csd、scb0

44-TQFP		40-QFN		28-SSOP		48-TQFP		引脚替换功能					引脚说明
引脚	名称	引脚	名称	引脚	名称	引脚	名称	模拟	Alt 1	Alt 2	Alt 3	Alt 4	
23	P4.3	21	P4.3	18	P4.3	25	P4.3	csd_c_sh_tank	—	—	—	scb0_spi_ssel_0	端口 4, 引脚 3: gpio、lcd、csd、scb0
—	—	—	—	—	—	26	NC	—	—	—	—	—	无连接
—	—	—	—	—	—	27	NC	—	—	—	—	—	无连接
24	P0.0	22	P0.0	19	P0.0	28	P0.0	comp1_inp	—	—	—	scb0_spi_ssel_1	端口 0, 引脚 0: gpio、lcd、csd、scb0、comp
25	P0.1	23	P0.1	20	P0.1	29	P0.1	comp1_inn	—	—	—	scb0_spi_ssel_2	端口 0, 引脚 1: gpio、lcd、csd、scb0、comp
26	P0.2	24	P0.2	21	P0.2	30	P0.2	comp2_inp	—	—	—	scb0_spi_ssel_3	端口 0, 引脚 2: gpio、lcd、csd、scb0、comp
27	P0.3	25	P0.3	22	P0.3	31	P0.3	comp2_inn	—	—	—	—	端口 0, 引脚 3: gpio、lcd、csd、comp
28	P0.4	26	P0.4	—	—	32	P0.4	—	—	scb1_uart_rx[1]	scb1_i2c_scl[1]	scb1_spi_mosi[1]	端口 0, 引脚 4: gpio、lcd、csd、scb1
29	P0.5	27	P0.5	—	—	33	P0.5	—	—	scb1_uart_tx[1]	scb1_i2c_sda[1]	scb1_spi_miso[1]	端口 0, 引脚 5: gpio、lcd、csd、scb1
30	P0.6	28	P0.6	23	P0.6	34	P0.6	—	ext_clk	—	—	scb1_spi_clk[1]	端口 0, 引脚 6: gpio、lcd、csd、scb1、ext_clk
31	P0.7	29	P0.7	24	P0.7	35	P0.7	—	—	—	WAKEUP (唤醒)	scb1_spi_ssel_0[1]	端口 0, 引脚 7: gpio、lcd、csd、scb1、wakeUp
32	XRES	30	XRES	25	XRES	36	XRES	—	—	—	—	—	芯片复位, 低电平有效
33	VCCD	31	VCCD	26	VCCD	37	VCCD	—	—	—	—	—	稳压供电, 连接至 1μF 电容或 1.8V
—	—	—	—	—	—	38	VSSD	—	—	—	—	—	数字地
34	VDDD	32	VDDD	27	VDD	39	VDDD	—	—	—	—	—	数字供电, 1.8 - 5.5V
35	VDDA	33	VDDA	27	VDD	40	VDDA	—	—	—	—	—	模拟供电, 1.8 - 5.5V, 等于 VDDD
36	VSSA	34	VSSA	28	VSS	41	VSSA	—	—	—	—	—	模拟接地
37	P1.0	35	P1.0	1	P1.0	42	P1.0	ctb.oa0.inp	tcpwm2_p[1]	—	—	—	端口 1, 引脚 0: gpio、lcd、csd、ctb、pwm
38	P1.1	36	P1.1	2	P1.1	43	P1.1	ctb.oa0.inm	tcpwm2_n[1]	—	—	—	端口 1, 引脚 1: gpio、lcd、csd、ctb、pwm
39	P1.2	37	P1.2	3	P1.2	44	P1.2	ctb.oa0.out	tcpwm3_p[1]	—	—	—	端口 1, 引脚 2: gpio、lcd、csd、ctb、pwm
40	P1.3	38	P1.3	—	—	45	P1.3	ctb.oa1.out	tcpwm3_n[1]	—	—	—	端口 1, 引脚 3: gpio、lcd、csd、ctb、pwm
41	P1.4	39	P1.4	—	—	46	P1.4	ctb.oa1.inm	—	—	—	—	端口 1, 引脚 4: gpio、lcd、csd、ctb
42	P1.5	—	—	—	—	47	P1.5	ctb.oa1.inp	—	—	—	—	端口 1, 引脚 5: gpio、lcd、csd、ctb
43	P1.6	—	—	—	—	48	P1.6	ctb.oa0.inp_alt	—	—	—	—	端口 1, 引脚 6: gpio、lcd、csd
44	P1.7/VREF	40	P1.7/VREF	4	P1.7/VREF	1	P1.7/VREF	ctb.oa1.inp_ext_vref	—	—	—	—	端口 1, 引脚 7: gpio、lcd、csd、ext_ref

注:

1. tcpwm_p 和 tcpwm_n 分别指 tcpwm 的正向 (非反转) 输出和反向 (反转) 输出。
2. P3.2 和 P3.3 是启动 (复位) 后的 SWD 引脚。

以下为 PSoC 4200 (35-WLCSP 封装) 的引脚列表。

35 锡球 CSP		引脚替换功能					引脚说明
引脚	名称	模拟	Alt 1	Alt 2	Alt 3	Alt 4	
D3	P2.2	sarmux.2	–	–	–	–	端口 2, 引脚 2: gpio、lcd、csd、sarmux
E4	P2.3	sarmux.3	–	–	–	–	端口 2, 引脚 3: gpio、lcd、csd、sarmux
E5	P2.4	sarmux.4	tcpwm0_p[1]	–	–	–	端口 2, 引脚 4: gpio、lcd、csd、sarmux、pwm
E6	P2.5	sarmux.5	tcpwm0_n[1]	–	–	–	端口 2, 引脚 5: gpio、lcd、csd、sarmux、pwm
E3	P2.6	sarmux.6	tcpwm1_p[1]	–	–	–	端口 2, 引脚 6: gpio、lcd、csd、sarmux、pwm
E2	P2.7	sarmux.7	tcpwm1_n[1]	–	–	–	端口 2, 引脚 7: gpio、lcd、csd、sarmux、pwm
E1	P3.0	–	tcpwm0_p[0]	scb1_uart_rx[0]	scb1_i2c_scl[0]	scb1_spi_mosi[0]	端口 3, 引脚 0: gpio、lcd、csd、pwm、scb1
D2	P3.1	–	tcpwm0_n[0]	scb1_uart_tx[0]	scb1_i2c_sda[0]	scb1_spi_miso[0]	端口 3, 引脚 1: gpio、lcd、csd、pwm、scb1
D1	P3.2	–	tcpwm1_p[0]	–	swd_io[0]	scb1_spi_clk[0]	端口 3, 引脚 2: gpio、lcd、csd、pwm、scb1、swd
B7	VSS	–	–	–	–	–	接地
C1	P3.3	–	tcpwm1_n[0]	–	swd_clk	scb1_spi_ssel_0[0]	端口 3, 引脚 3: gpio、lcd、csd、pwm、scb1、swd
C2	P3.4	–	tcpwm2_p[0]	–	–	scb1_spi_ssel_1	端口 3, 引脚 4: gpio、lcd、csd、pwm、scb1
B1	P4.0	–	–	scb0_uart_rx	scb0_i2c_scl	scb0_spi_mosi	端口 4, 引脚 0: gpio、lcd、csd、scb0
B2	P4.1	–	–	scb0_uart_tx	scb0_i2c_sda	scb0_spi_miso	端口 4, 引脚 1: gpio、lcd、csd、scb0
A2	P4.2	csd_c_mod	–	–	–	scb0_spi_clk	端口 4, 引脚 2: gpio、lcd、csd、scb0
A1	P4.3	csd_c_sh_tank	–	–	–	scb0_spi_ssel_0	端口 4, 引脚 3: gpio、lcd、csd、scb0
C3	P0.0	comp1_inp	–	–	–	scb0_spi_ssel_1	端口 0, 引脚 0: gpio、lcd、csd、scb0、comp
A5	P0.1	comp1_inn	–	–	–	scb0_spi_ssel_2	端口 0, 引脚 1: gpio、lcd、csd、scb0、comp
A4	P0.2	comp2_inp	–	–	–	scb0_spi_ssel_3	端口 0, 引脚 2: gpio、lcd、csd、scb0、comp
A3	P0.3	comp2_inn	–	–	–	–	端口 0, 引脚 3: gpio、lcd、csd、comp
B3	P0.4	–	–	scb1_uart_rx[1]	scb1_i2c_scl[1]	scb1_spi_mosi[1]	端口 0, 引脚 4: gpio、lcd、csd、scb1
A6	P0.5	–	–	scb1_uart_tx[1]	scb1_i2c_sda[1]	scb1_spi_miso[1]	端口 0, 引脚 5: gpio、lcd、csd、scb1
B4	P0.6	–	ext_clk	–	–	scb1_spi_clk[1]	端口 0, 引脚 6: gpio、lcd、csd、scb1、ext_clk
B5	P0.7	–	–	–	WAKEUP (唤醒)	scb1_spi_ssel_0[1]	端口 0, 引脚 7: gpio、lcd、csd、scb1、wakeUp
B6	XRES	–	–	–	–	–	芯片复位, 低电平有效
A7	VCCD	–	–	–	–	–	稳压供电, 连接至 1μF 电容 或 1.8V
C7	VDD	–	–	–	–	–	供电, 1.8 - 5.5V
C4	P1.0	ctb.oa0.inp	tcpwm2_p[1]	–	–	–	端口 1, 引脚 0: gpio、lcd、csd、ctb、pwm
C5	P1.1	ctb.oa0.inm	tcpwm2_n[1]	–	–	–	端口 1, 引脚 1: gpio、lcd、csd、ctb、pwm
C6	P1.2	ctb.oa0.out	tcpwm3_p[1]	–	–	–	端口 1, 引脚 2: gpio、lcd、csd、ctb、pwm

35 锡球 CSP		引脚替换功能					引脚说明
引脚	名称	模拟	Alt 1	Alt 2	Alt 3	Alt 4	
D7	P1.3	ctb.oa1.out	tcpwm3_n[1]	—	—	—	端口 1, 引脚 3: gpio、lcd、csd、ctb、pwm
D4	P1.4	ctb.oa1.inm	—	—	—	—	端口 1, 引脚 4: gpio、lcd、csd、ctb
D5	P1.5	ctb.oa1.inp	—	—	—	—	端口 1, 引脚 5: gpio、lcd、csd、ctb
D6	P1.6	ctb.oa0.inp_alt	—	—	—	—	端口 1, 引脚 6: gpio、lcd、csd
E7	P1.7/VR EF	ctb.oa1.inp_alt ext_vref	—	—	—	—	端口 1, 引脚 7: gpio、lcd、csd、ext_ref

各种电源引脚的功能如下说明：

VDDD: 同时为模拟和数字部分提供电源（适用于没有 V_{DDA} 引脚的情况）。

VDDA: 如果封装引脚允许，将作为模拟 V_{DD} 引脚使用，否则短接到数字电源 V_{DDD} 。

VSSA: 如果封装引脚允许，将作为模拟接地引脚，否则短接到 VSS

VSS: 接地引脚。

VCCD: 稳压数字电源（ $1.8\text{ V} \pm 5\%$ ）。

可以将所有端口引脚作为 LCD 公共端或段驱动器使用；也可以将 CSD 检测和防护引脚连接至 AMUXBUS A 或 B；还可以将 CSD 检测和防护引脚均用作 GPIO 引脚，并通过固件或 DSI 信号进行控制。

支持以下封装：封装类型：48 引脚 TQFP、44 引脚 TQFP、40 引脚 QFN、28 引脚 SSOP。

图 7. 48 引脚 TQFP 的引脚分布

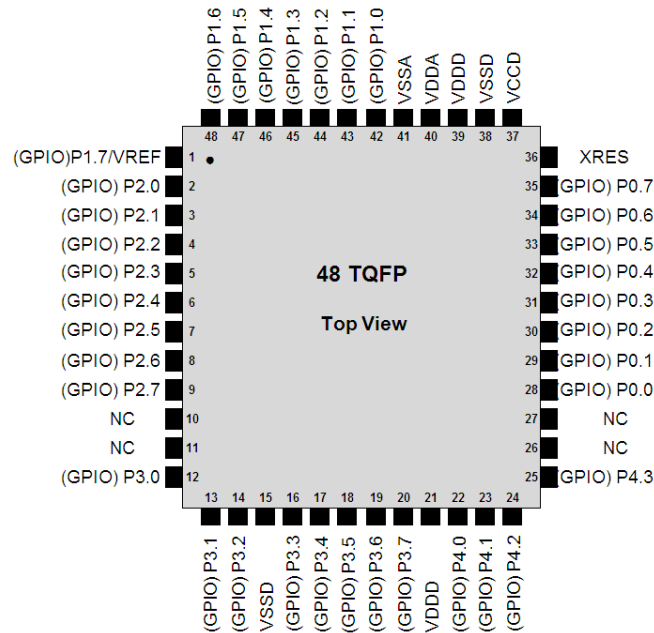


图 8. 44 引脚 TQFP 的引脚分布

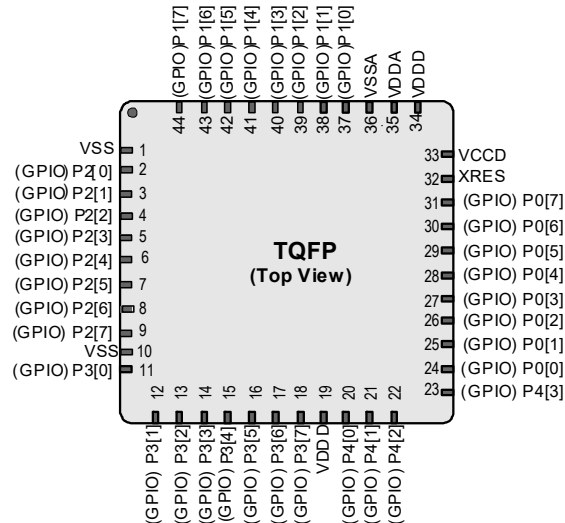


图 9. 40 引脚 QFN 的引脚分布

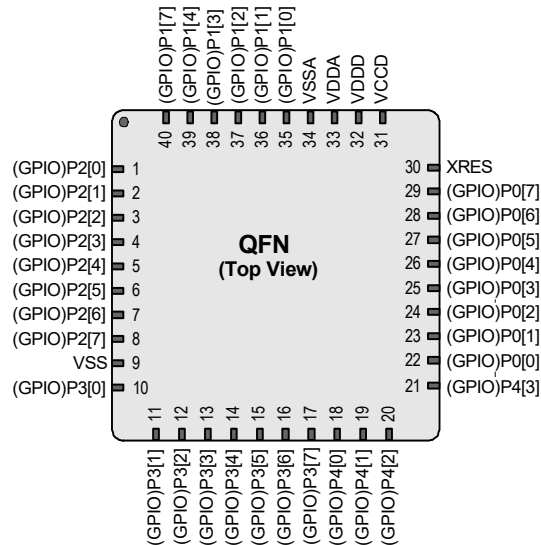


图 10. 35 球形焊盘 WLCSP

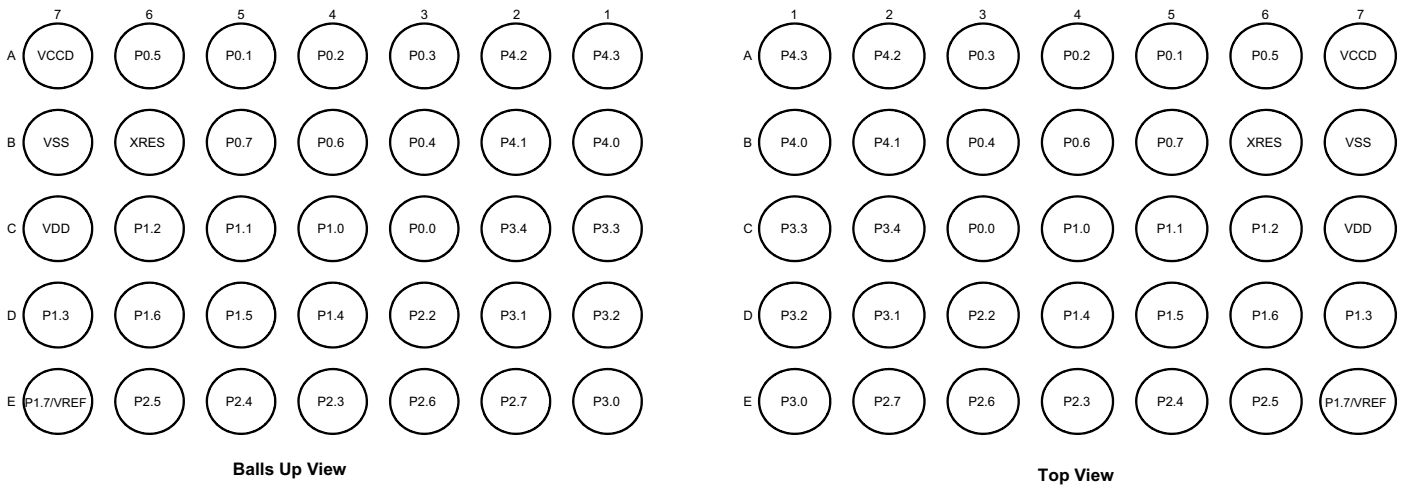
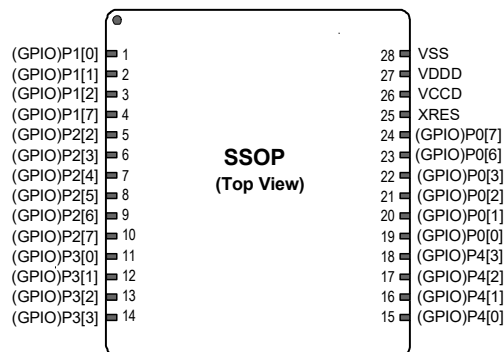


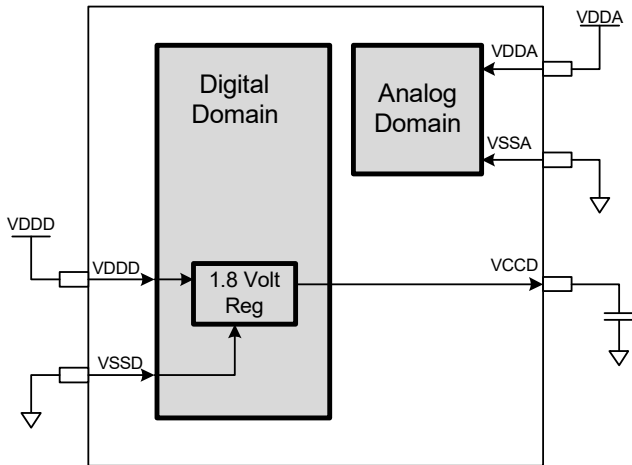
图 11. 28 引脚 SSOP 的引脚分布



电源

以下电源系统框图显示了 PSoC™ 4200 的最小供电引脚集。该系统具有一个处于主动模式的稳压器，供给数字电路使用。系统没有模拟稳压器；模拟电路直接由 V_{DDA} 输入供电。深度睡眠模式和休眠模式（功耗降低和状态保持）有独立的电压调节器。带隙电压有一个专用的低噪声电压调节器。工作电压范围为 1.71 至 5.5 V，所有的功能和电路都能在这个范围内正常运行。

图 12. PSoC™ 4 电源



PSoC™ 4200 支持两种独有的电源运行模式：无外部稳压模式和外部稳压模式。

无外部稳压供电

在该模式下，PSoC™ 4200 由外部电源供电，支持 1.8 V 到 5.5 V 范围内的电源电压。此电压范围也适用于电池供电的操作条件，例如从初始电压为 3.5 V 的电池系统供电，并在电压下降至 1.8 V 时继续工作；PSoC™ 4200 的内部稳压器为其内部逻辑供电，其 V_{CCD} 输出端必须通过一个外部电容器（容值在 1 μF 到 1.6 μF 之间；选用 X5R 级别或更高级别的陶瓷电容）旁路至地走线。

V_{DDA} 和 V_{DDD} 必须短路在一起；地走线、 V_{SSA} 和 V_{SS} 也必须短路在一起。旁路电容器必须从 V_{DDD} 接地。对于在此频率范围内工作的系统，通常选用一个 1 μF 的电容，与一个较小的电容（如 0.1 μF ）并行放置。请注意，这只是简单的经验法则。对于重要的应用，PCB 布局、走线间的电感和旁路寄生电容需要通过仿真设计以获得最佳的旁路。

图 13. 48-TQFP 封装示例

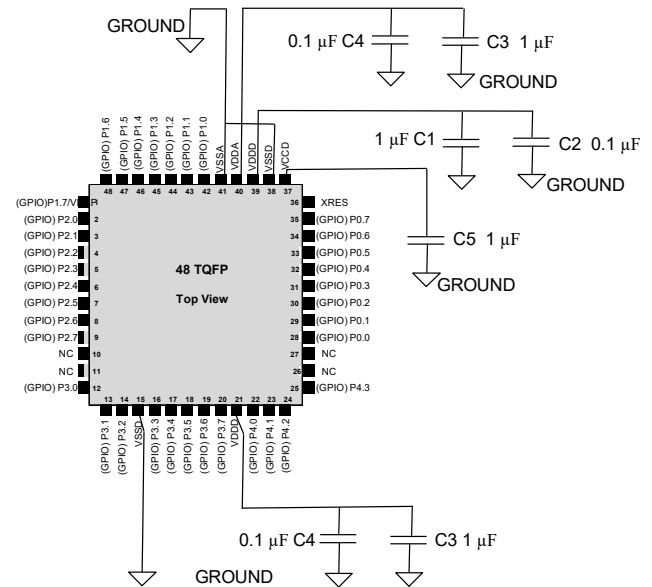
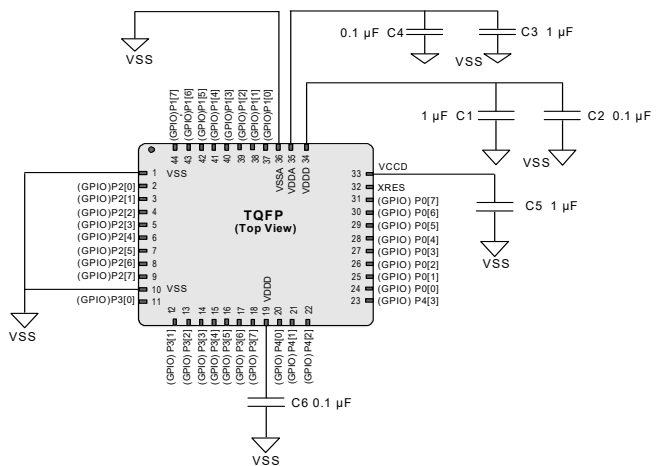


图 14. 44-TQFP 封装示例



电源	旁路电容器
$V_{DDD}-V_{SS}$	在每个引脚上（C2、C6）连接 0.1 μF 的陶瓷电容，外加一个 1 μF 至 10 μF （C1）的大容量电容器。总电容可能超过 10 μF 。
$V_{DDA}-V_{SSA}$	在引脚（C4）上连接 0.1- μF 的陶瓷电容。外加一个 1 μF 到 10 μF 的（C3）大容量电容器。总电容可能超过 10 μF 。
$V_{CCD}-V_{SS}$	VCCD 引脚（C5）1- μF 的陶瓷电容器
$V_{REF}-V_{SSA}$ （可选）	内部带隙电路可以通过一个 1- μF 到 10- μF 的电容器进行旁路。总电容可能超过 10 μF 。

注：建议您查询您所使用旁路电容器的数据表，特别是工作电压和直流偏置的特性。在一些电容器中，如果 DC 偏置电压（ V_{DDA} 、 V_{DDD} 或 V_{CCD} ）在额定工作电压中占较大比例，其实

际电容值可能会大幅下降。上电时，VDDA 供电必须大于等于 VDDD 供电。

图 15. 40 引脚 QFN 示例

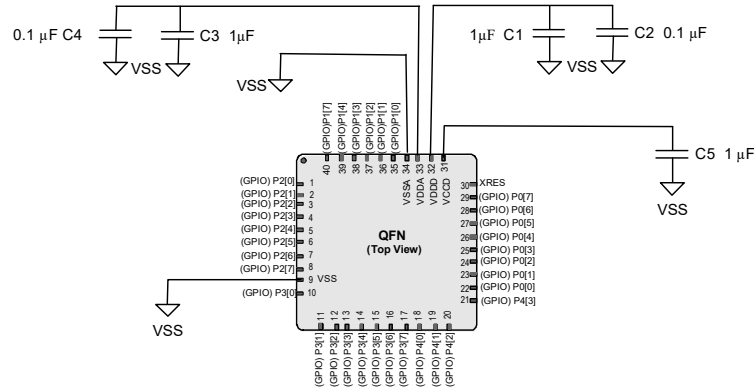
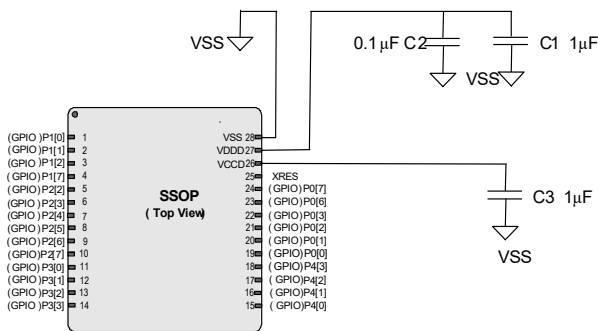


图 16. 28-SSOP 示例



外部稳压供电

在该模式下，PSoC™ 4200 由一个电压范围为 1.71 V 到 1.89 V 的外部电源供电。请注意，此范围必须包括电源纹波。在该模式下，V_{CCD}、V_{DDA} 和 V_{DDD} 引脚短接相连并被旁路。内部稳压器可通过固件禁用。

开发支持

PSoC™ 4200 系列配有丰富的文档、开发工具和在线资源，在开发过程为您提供帮助。更多有关信息，请访问 <https://www.infineon.com/cms/en/product/microcontroller/32-bit-psoc-arm-cortex-microcontroller/psoc-4-32-bit-arm-cortex-m0-mcu/>。

文档

我们提供了一整套详尽的 PSoC™ 4200 系列产品文档，以确保您能迅速找到问题答案。本节列出了一些关键文档。

软件用户指南：一本指导使用 PSoC™ Creator 的逐步指南。该指南详细说明了 PSoC™ Creator 的构建流程、如何将源控件与 PSoC™ Creator 结合使用等信息。

组件数据表：PSoC™ 非常灵活，在投入生产很长时间后依然支持创建新的外设（组件）。组件数据表提供了选择和使用特定组件所需的全部信息，其中包括功能说明、API 文档、示例代码以及交流 / 直流规范。

应用笔记：PSoC™ 应用笔记深入探讨了 PSoC™ 的特殊应用，例如无刷 DC 电机控制和片上滤波。除笔记文件外，应用笔记通常还包含示例项目。

技术参考手册：技术参考手册（TRM）包含使用 PSoC™ 器件所需的全部技术细节，其中包括关于所有 PSoC™ 寄存器的完整说明。可以在 <https://www.infineon.com/cms/en/product/microcontroller/32-bit-psoc-arm-cortex-microcontroller/psoc-4-32-bit-arm-cortex-m0-mcu/> 网站上的文档部分中找到技术参考手册（TRM）。

在线支持

除了查阅印刷文档之外，您还可以随时通过英飞凌 PSoC™ 论坛，联系世界各地的 PSoC™ 用户和专家。

工具

PSoC™ 4200 系列具备工业标准的内核、编程和调试接口，是开发工具体系的一部分。有关易于使用的创新型 PSoC™ Creator IDE、所支持的第三方编译器、编程器、调试器和开发工具包的最新信息，请访问 <https://www.infineon.com/cms/en/design-support/tools/sdk/psoc-software/psoc-creator/>。

电气规范

最大绝对额定值

表 1. 最大绝对额定值^[1]

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID1	V _{DDD_ABS}	相对于 V _{SSD} 的数字供电电压	-0.5	—	6	V	绝对最大值
SID2	V _{CCD_ABS}	相对于 V _{SSD} 的直流数字内核输入电压	-0.5	—	1.95	V	绝对最大值
SID3	V _{GPIO_ABS}	GPIO 电压	-0.5	—	V _{DD} +0.5	V	绝对最大值
SID4	I _{GPIO_ABS}	每个 GPIO 上的最大电流	-25	—	25	—	绝对最大值
SID5	I _{GPIO_injection}	GPIO 注入电流, V _{IH} > V _{DDD} 时, 该值最大; V _{IL} < V _{SS} 时, 该值最小	-0.5	—	0.5	—	最大绝对值, 每个引脚的注入电流
BID44	ESD_HBM	静电放电 — 人体模型	2200	—	—	V	
BID45	ESD_CDM	静电放电 — 充电器件模型	500	—	—	V	
BID46	LU	引脚的栓锁电流	-200	—	200	mA	

器件级规范

除非另有说明, 否则规范的适用温度范围为 -40 °C ≤ TA ≤ 105 °C 和 TJ ≤ 125 °C。除非另有说明, 否则规范的适用电压范围为 1.71 V 至 5.5 V。

表 2. DC 规范 (1/2)

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID53	V _{DD}	电源输入电压 (V _{DDA} = V _{DDD} = V _{DD})	1.8	—	5.5	V	开启调节器
SID255	V _{DDD}	电源输入电压	1.71	1.8	1.89	V	内部未稳压电源
SID54	V _{CCD}	输出电压 (供给内核逻辑)	—	1.8	—	V	
SID55	C _{efc}	外部稳压器电压旁路	1	1.3	1.6	μF	X5R 瓷电容或性能更好的电容
SID56	C _{EXC}	电源旁路电容	—	1	—	μF	X5R 瓷电容或性能更好的电容
活动模式, V _{DD} = 1.71 V 至 5.5 V。典型值的测量条件为: V _{DD} = 3.3 V							
SID9	IDD4	从闪存执行; CPU 的运行速度为 6 MHz	—	—	2.8	mA	
SID10	IDD5	从闪存执行; CPU 的运行速度为 6 MHz	—	2.2	—	mA	T = 25 °C
SID12	IDD7	从闪存执行; CPU 的运行速度为 12 MHz	—	—	4.2	mA	
SID13	IDD8	从闪存执行; CPU 的运行速度为 12 MHz	—	3.7	—	mA	T = 25 °C
SID16	IDD11	从闪存执行; CPU 的运行速度为 24 MHz	—	6.7	—	mA	T = 25 °C
SID17	IDD12	从闪存执行; CPU 的运行速度为 24 MHz	—	—	7.2	mA	
SID19	IDD14	从闪存执行; CPU 的运行速度为 48 MHz	—	12.8	—	mA	T = 25 °C
SID20	IDD15	从闪存执行; CPU 的运行速度为 48 MHz	—	—	13.8	mA	
睡眠模式, V _{DD} = 1.7 V 至 5.5 V							
SID25	IDD20	I ² C 唤醒、WDT 和比较器都被启用 6 MHz。	—	1.3	1.8	mA	V _{DD} = 1.71 至 5.5 V
SID25A	IDD20A	I ² C 唤醒、WDT 和比较器都被启用 12 MHz	—	1.7	2.2	mA	V _{DD} = 1.71 至 5.5 V
在深度睡眠模式下, V _{DD} = 1.8 V ~ 3.6 V (使能稳压器)							
SID31	IDD26	I ² C 唤醒和 WDT 被启用。	—	1.3	—	μA	T = 25 °C
SID32	IDD27	I ² C 唤醒和 WDT 被启用。	—	—	45	μA	T = 85 °C
深度睡眠模式, V _{DD} = 3.6 V 至 5.5 V							
SID34	IDD29	I ² C 唤醒和 WDT 被启用	—	1.5	15	μA	典型值 25 °C。最大值 85 °C。
深度睡眠模式, V _{DD} = 1.71 V 至 1.89 V (使能稳压器)							
SID37	IDD32	I ² C 唤醒和 WDT 被启用。	—	1.7	—	μA	T = 25 °C

注释

- 在高于表 1 中所列出的最大绝对值条件下运行器件可能会对器件造成永久性的损害。长期使用在最大绝对额定值下可能会影响器件的可靠性。最高存放温度是 150 °C, 符合 JEDEC 标准 JESD22-A103 — 高温存放使用寿命标准。如果器件在低于最大绝对值但高于正常值的条件下运行, 则可能导致器件工作异常。

表 2. DC 规范 (2/2)

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID38	IDD33	I ² C 唤醒和 WDT 被启用	—	—	60	μA	T = 85 °C
深度睡眠模式, +105 °C							
SID33Q	IDD28Q	I ² C 唤醒和 WDT 被启用。关闭调节器。	—	—	135	μA	V _{DD} = 1.71 至 1.89V。
SID34Q	IDD29Q	I ² C 唤醒和 WDT 被启用。	—	—	180	μA	V _{DD} = 1.8 至 3.6
SID35Q	IDD30Q	I ² C 唤醒和 WDT 被启用。	—	—	140	μA	V _{DD} = 3.6 至 5.5
睡眠模式, V_{DD} = 1.8 V 至 3.6 V (使能稳压器)							
SID40	IDD35	激活 GPIO 和复位功能	—	150	—	nA	T = 25 °C
SID41	IDD36	激活 GPIO 和复位功能	—	—	1000	nA	T = 85 °C
休眠模式, V_{DD} = 3.6 V 至 5.5 V							
SID43	IDD38	激活 GPIO 和复位功能	—	150	—	nA	T = 25 °C
休眠模式, V_{DD} = 1.71 V 至 1.89 V (旁路稳压器)							
SID46	IDD41	激活 GPIO 和复位功能	—	150	—	nA	T = 25 °C
SID47	IDD42	激活 GPIO 和复位功能	—	—	1000	nA	T = 85 °C
休眠模式, +105 °C							
SID42Q	IDD37Q	关闭调节器	—	—	19.4	μA	V _{DD} = 1.71 至 1.89
SID43Q	IDD38Q		—	—	17	μA	V _{DD} = 1.8 至 3.6
SID44Q	IDD39Q		—	—	16	μA	V _{DD} = 3.6 至 5.5
停止 (Stop) 模式							
SID304	IDD43A	停止模式电流; V _{DD} = 3.3 V	—	20	80	nA	典型值 25 °C。最大值 85 °C。
停止模式, +105 °C							
SID304Q	IDD43AQ	停止模式电流; V _{DD} = 3.6 V	—	—	5645	nA	
XRES 电流							
SID307	IDD_XR	XRES 有效时的供电电流	—	2	5	mA	

表 3. AC 规范

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID48	F _{CPU}	CPU 频率	直流电 流	—	48	MHz	1.71 ≤ V _{DD} ≤ 5.5
SID49	T _{SLEEP}	从睡眠模式唤醒的时间	—	0	—	μs	特性保证
SID50	T _{DEEPSLEEP}	从深度睡眠模式唤醒的时间	—	—	25	μs	24 MHz IMO。特性保证
SID51	T _{HIBERNATE}	从休眠和停止模式唤醒	—	—	2	ms	特性保证
SID52	T _{RESETWIDTH}	外部复位脉冲宽度	1	—	—	μs	特性保证

GPIO
表 4. GPIO DC 规范

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID57	$V_{IH}^{[2]}$	输入高电平阈值	$0.7 \times V_{DDD}$	—	—	V	CMOS 输入
SID58	V_{IL}	输入低电平阈值	—	—	$0.3 \times V_{DDD}$	V	CMOS 输入
SID241	$V_{IH}^{[2]}$	LVTTL 输入, $V_{DDD} < 2.7\text{ V}$	$0.7 \times V_{DDD}$	—	—	V	
SID242	V_{IL}	LVTTL 输入, $V_{DDD} < 2.7\text{ V}$	—	—	$0.3 \times V_{DDD}$	V	
SID243	$V_{IH}^{[2]}$	LVTTL 输入, $V_{DDD} \geq 2.7\text{ V}$	2.0	—	—	V	
SID244	V_{IL}	LVTTL 输入, $V_{DDD} \geq 2.7\text{ V}$	—	—	0.8	V	
SID59	V_{OH}	输出高电平电压	$V_{DDD} - 0.6$	—	—	V	V_{DDD} 为 3 V 时, $I_{OH} = 4\text{ mA}$
SID60	V_{OH}	输出高电平电压	$V_{DDD} - 0.5$	—	—	V	$V_{DDIO} = 1.8\text{ V}$ 时, $I_{OH} = 1\text{ mA}$
SID61	V_{OL}	输出低电平电压	—	—	0.4	V	$V_{DDIO} = 1.8\text{ V}$ 时, $I_{OL} = 4\text{ mA}$
SID62	V_{OL}	输出低电平电压	—	—	0.6	V	$V_{DDD} = 3\text{ V}$ 时, $I_{OL} = 8\text{ mA}$
SID62A	V_{OL}	输出低电平电压	—	—	0.4	V	$V_{DDD} = 3\text{ V}$ 时, $I_{OL} = 3\text{ mA}$
SID63	R_{PULLUP}	上拉电阻	3.5	5.6	8.5	k Ω	
SID64	$R_{PULLDOWN}$	下拉电阻	3.5	5.6	8.5	k Ω	
SID65	I_{IL}	输入漏电流 (绝对值)	—	—	2	nA	25 °C, $V_{DDD} = 3.0\text{ V}$
SID65A	I_{IL_CTBM}	CTBM 引脚的输入漏电流 (绝对值)	—	—	4	nA	
SID66	C_{IN}	输入电容	—	—	7	pF	
SID67	V_{HYSTTL}	输入迟滞 LVTTL	25	40	—	mV	$V_{DDD} \geq 2.7\text{ V}$ 特性保证
SID68	$V_{HYSCMOS}$	CMOS 输入迟滞电压	$0.05 \times V_{DDD}$	—	—	mV	特性保证
SID69	I_{DIODE}	经保护二极管流向 V_{DD}/V_{SS} 的电流	—	—	100	μA	特性保证
SID69A	I_{TOT_GPIO}	芯片最大源电流或灌电流总值	—	—	200	mA	特性保证

注释

 2. V_{IH} 不能超过 $V_{DDD} + 0.2\text{ V}$ 。

表 5. GPIO AC 规范

(特性保证)

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID70	T_{RISEF}	快速强驱动模式下的上升时间	2	—	12	ns	3.3-V V_{DDD} , $C_{load} = 25$ pF
SID71	T_{FALLF}	快速强驱动模式下的下降时间	2	—	12	ns	3.3-V V_{DDD} , $C_{load} = 25$ pF
SID72	T_{RISES}	慢速强驱动模式下的上升时间	10	—	60	ns	3.3-V V_{DDD} , $C_{load} = 25$ pF
SID73	T_{FALLS}	慢速强驱动模式下的下降时间	10	—	60	ns	3.3-V V_{DDD} , $C_{load} = 25$ pF
SID74	$F_{GPIOOUT1}$	GPIO F_{out} : $3.3\text{ V} \leq V_{DDD} \leq 5.5\text{ V}$ 。 快速强驱动模式。	—	—	33	MHz	90/10%, $load = 25$ pF, 60/40 占空比
SID75	$F_{GPIOOUT2}$	GPIO F_{out} : $1.7\text{ V} \leq V_{DDD} \leq 3.3\text{ V}$ 。 快速强驱动模式。	—	—	16.7	MHz	90/10%, $load = 25$ pF, 60/40 占空比
SID76	$F_{GPIOOUT3}$	GPIO F_{out} : $3.3\text{ V} \leq V_{DDD} \leq 5.5\text{ V}$ 。 慢速强驱动模式。	—	—	7	MHz	90/10%, $load = 25$ pF, 60/40 占空比
SID245	$F_{GPIOOUT4}$	GPIO F_{out} : $1.7\text{ V} \leq V_{DDD} \leq 3.3\text{ V}$ 。 慢速强驱动模式。	—	—	3.5	MHz	90/10%, $load = 25$ pF, 60/40 占空比
SID246	F_{GPIOIN}	GPIO 输入工作频率; $1.71\text{ V} \leq V_{DDD} \leq 5.5\text{ V}$	—	—	48	MHz	90/10% V_{IO}

XRES
表 6. XRES DC 规范

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID77	V_{IH}	输入高电平阈值	$0.7 \times V_{DDD}$	—	—	V	CMOS 输入
SID78	V_{IL}	输入低电平阈值	—	—	$0.3 \times V_{DDD}$	V	CMOS 输入
SID79	R_{PULLUP}	上拉电阻	3.5	5.6	8.5	k Ω	
SID80	C_{IN}	输入电容	—	3	—	pF	
SID81	$V_{HYSXRES}$	输入电压迟滞	—	100	—	mV	特性保证
SID82	I_{DIODE}	通过保护二极管到达 V_{DDD}/V_{SS} 的电流	—	—	100	μ A	特性保证

表 7. XRES AC 规范

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID83	$T_{RESETWIDTH}$	复位脉冲宽度	1	—	—	μ s	特性保证

模拟外设
运算放大器
表 8. 运算放大器规范

(特性保证) (1/2)

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
	I_{DD}	运算放大器模块电流。无负载。	–	–	–	–	
SID269	I_{DD_HI}	功耗 = 高	–	1100	1850	μA	
SID270	I_{DD_MED}	功耗 = 中	–	550	950	μA	
SID271	I_{DD_LOW}	功耗 = 低	–	150	350	μA	
	GBW	负载 = 20 pF, 0.1 mAV _{DDA} = 2.7 V	–	–	–	–	
SID272	GBW_HI	功耗 = 高	6	–	–	MHz	
SID273	GBW_MED	功耗 = 中	4	–	–	MHz	
SID274	GBW_LO	功耗 = 低	–	1	–	MHz	
	I_{OUT_MAX}	V _{DDA} ≥ 2.7 V, 电源电压 = 500 mV	–	–	–	–	
SID275	$I_{OUT_MAX_HI}$	功耗 = 高	10	–	–	mA	
SID276	$I_{OUT_MAX_MID}$	功耗 = 中	10	–	–	mA	
SID277	$I_{OUT_MAX_LO}$	功耗 = 低	–	5	–	mA	
	I_{OUT}	V _{DDA} = 1.71 V, 电源电压 = 500 mV	–	–	–	–	
SID278	$I_{OUT_MAX_HI}$	功耗 = 高	4	–	–	mA	
SID279	$I_{OUT_MAX_MID}$	功耗 = 中	4	–	–	mA	
SID280	$I_{OUT_MAX_LO}$	功耗 = 低	–	2	–	mA	
SID281	V _{IN}	电荷泵打开, V _{DDA} ≥ 2.7 V	-0.05	–	V _{DDA} – 0.2	V	
SID282	V _{CM}	电荷泵打开, V _{DDA} ≥ 2.7 V	-0.05	–	V _{DDA} – 0.2	V	
	V _{OUT}	V _{DDA} ≥ 2.7 V	–	–	–	–	
SID283	V _{OUT_1}	功耗 = 高, I _{load} =10 mA	0.5	–	V _{DDA} – 0.5	V	
SID284	V _{OUT_2}	功耗 = 高, I _{load} =1 mA	0.2	–	V _{DDA} – 0.2	V	
SID285	V _{OUT_3}	功耗 = 中, I _{load} =1 mA	0.2	–	V _{DDA} – 0.2	V	
SID286	V _{OUT_4}	功耗 = 低, I _{load} =0.1 mA	0.2	–	V _{DDA} – 0.2	V	
SID288	V _{OS_TR}	校准后的偏移电压	1	±0.5	1	mV	高功耗模式
SID288A	V _{OS_TR}	校准后的偏移电压	–	±1	–	mV	中等功耗模式
SID288B	V _{OS_TR}	校准后的偏移电压	–	±2	–	mV	低功耗模式
SID290	V _{OS_DR_TR}	校准后的偏移电压漂移	-10	±3	10	μV/°C	高功耗模式。 TA ≤ 85 °C
SID290Q	V _{OS_DR_TR}	校准后的偏移电压漂移	15	±3	15	μV/°C	高功耗模式。 TA ≤ 105 °C
SID290A	V _{OS_DR_TR}	校准后的偏移电压漂移	–	±10	–	μV/°C	中等功耗模式
SID290B	V _{OS_DR_TR}	校准后的偏移电压漂移	–	±10	–	μV/°C	低功耗模式
SID291	CMRR	直流电流	70	80	–	dB	V _{DDD} = 3.6 V
SID292	PSRR	工作频率为 1 kHz, 纹波电压为 100 mV	70	85	–	dB	V _{DDD} = 3.6 V
	噪声		–	–	–	–	
SID293	V _{N1}	输入端推算, 频率 1 Hz - 1GHz, 功耗 = 高	–	94	–	μVrms	
SID294	V _{N2}	输入端推算, 频率 = 1 kHz, 功耗 = 高	–	72	–	nV/rHz	
SID295	V _{N3}	输入端推算, 频率 = 10 kHz, 功耗 = 高	–	28	–	nV/rHz	
SID296	V _{N4}	输入端推算, 频率 = 100 kHz, 功耗 = 高	–	15	–	nV/rHz	
SID297	Cload	稳定状态下之最大负载。Cload = 50 pF 时的性能规范。	–	–	125	pF	
SID298	SLEW_RATE	Cload = 50 pF, 功耗 = 高, V _{DDA} ≥ 2.7 V	6	–	–	V/μs	

表 8. 运算放大器规范

(特性保证) (2/2)

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID299	T_OP_WAKE	从禁用到使能的时间, 无外部 RC 电路支配	—	300	—	μs	
SID299A	OL_GAIN	开环增益	—	90	—	dB	由设计保证
	Comp_mode	比较器模式; 50mV 驱动, Trise = Tfall (近似值)	—	—	—		
SID300	T _{PD1}	响应时间; 功耗 = 高	—	150	—	ns	
SID301	T _{PD2}	响应时间; 功耗 = 中	—	400	—	ns	
SID302	T _{PD3}	响应时间; 功耗 = 低	—	2000	—	ns	
SID303	Vhyst_op	迟滞	—	10	—	mV	

比较器

表 9. 比较器 DC 规范

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID85	V _{OFFSET2}	输入偏移电压, 共模电压范围为 0 至 V _{DD} -1	—	—	±4	mV	
SID85A	V _{OFFSET3}	输入偏移电压。超低功耗模式 (温度 < 0 °C 时, V _{DD} ≥ 2.2 V; 温度 > 0 °C 时, V _{DD} ≥ 1.8 V)	—	±12	—	mV	
SID86	V _{HYST}	滞回区开启时, 共模电压范围为 0 至 V _{DD} -1。	—	10	35	mV	特性保证
SID87	V _{ICM1}	正常模式下的共模输入电压	0	—	V _{DD} - 0.1	V	模式 1 和模式 2
SID247	V _{ICM2}	低功耗模式下的输入共模电压 (温度 < 0 °C 时, V _{DD} ≥ 2.2 V; 温度 > 0 °C 时, V _{DD} ≥ 1.8 V)	0	—	V _{DD}	V	
SID247A	V _{ICM3}	超低功耗模式下的共模输入电压	0	—	V _{DD} - 1.15	V	
SID88	CMRR	共模抑制比	50	—	—	dB	V _{DD} ≥ 2.7 V。 特性保证
SID88A	CMRR	共模抑制比	42	—	—	dB	V _{DD} < 2.7 V。 特性保证
SID89	I _{CMP1}	正常模式下的模块电流	—	—	400	μA	特性保证
SID248	I _{CMP2}	低功耗模式下的模块电流	—	—	100	μA	特性保证
SID259	I _{CMP3}	超低功耗模式下的模块电流 (温度 < 0 °C 时, V _{DD} ≥ 2.2 V; 温度 > 0 °C 时, V _{DD} ≥ 1.8 V)	—	6	28	μA	特性保证
SID90	Z _{CMP}	比较器的直流输入阻抗	35	—	—	MΩ	特性保证

表 10. 比较器 AC 规范

(特性保证)

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID91	T _{RESP1}	正常运行模式的响应时间	—	—	110	ns	50-mV 超驱动
SID258	T _{RESP2}	低功耗模式的响应时间	—	—	200	ns	50-mV 超驱动
SID92	T _{RESP3}	响应时间, 超低功耗模式 (温度 < 0 °C 时, V _{DD} ≥ 2.2 V; 温度 > 0 °C 时, V _{DD} ≥ 1.8 V)	—	—	15	μs	200-mV 超驱动

温度传感器

表 11. 温度传感器的规范

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID93	T _{SENSACC}	温度传感器准确度	-5	±1	+5	°C	-40 至 +85 °C

SAR ADC
表 12. SAR ADC DC 规范

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID94	A_RES	分辨率	—	—	12	位	
SID95	A_CHNIS_S	单端通道数量	—	—	8		
SID96	A-CHNKS_D	差分通道数量	—	—	4		差分输入需要使用相邻的 I/O
SID97	A-MONO	单调性	—	—	—		支持。基于特性
SID98	A_GAINERR	增益误差	—	—	±0.1	%	使用外部参考电压由特性保证
SID99	A_OFFSET	输入偏移电压	—	—	2	mV	基于 1-V V _{REF} 进行测量。特性保证
SID100	A_ISAR	电流消耗	—	—	1	mA	
SID101	A_VINS	单端输入电压范围	V _{SS}	—	V _{DDA}	V	基于器件特性
SID102	A_VIND	差分输入电压范围	V _{SS}	—	V _{DDA}	V	基于器件特性
SID103	A_INRES	输入电阻	—	—	2.2	KΩ	基于器件特性
SID104	A_INCAP	输入电容	—	—	10	pF	基于器件特性
SID106	A_PSRR	电源抑制比	70	—	—	dB	
SID107	A_CMRR	共模抑制比	66	—	—	dB	在电压为 1 V 的条件下进行测量
SID111	A_INL	积分非线性	-1.7	—	+2	LSB	V _{DD} = 1.71 至 5.5, 1 Msps, V _{ref} = 1 至 5.5。
SID111A	A_INL	积分非线性	-1.5	—	+1.7	LSB	V _{DDD} = 1.71 至 3.6, 1 ksps, V _{REF} = 1.71 至 V _{DDD} 。
SID111B	A_INL	积分非线性	-1.5	—	+1.7	LSB	V _{DDD} = 1.71 至 5.5, 500 ksps, V _{ref} = 1 至 5.5。
SID112	A_DNL	微分非线性	-1	—	+2.2	LSB	V _{DDD} = 1.71 至 5.5, 1 Msps, V _{ref} = 1 至 5.5。
SID112A	A_DNL	微分非线性	-1	—	+2	LSB	V _{DDD} = 1.71 至 3.6, 1 ksps, V _{ref} = 1.71 至 V _{DDD} 。
SID112B	A_DNL	微分非线性	-1	—	+2.2	LSB	V _{DDD} = 1.71 至 5.5, 500 ksps, V _{ref} = 1 至 5.5。

表 13. SAR ADC AC 规范

(特性保证)

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID108	A_SAMP_1	带基准旁路电容的抽样率	—	—	1	Msp	
SID108A	A_SAMP_2	不带旁路电容的抽样率。基准 = V _{DD}	—	—	500	Ksps	
SID108B	A_SAMP_3	不带旁路电容的抽样率。内部基准	—	—	100	Ksps	
SID109	A_SNDR	信噪比和失真比 (SINAD)	65	—	—	dB	F _{IN} = 10 kHz
SID113	A_THD	总谐波失真	—	—	-65	dB	F _{IN} = 10 kHz。

CSD
表 14. CSD 规范

规范 ID#	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.CSD#16	IDAC1IDD	IDAC1 (8 位) 模块电流	–	–	1125	μA	
SID.CSD#17	IDAC2IDD	IDAC2 (7 位) 模块电流	–	–	1125	μA	
SID308	VCSD	工作电压范围	1.71	–	5.5	V	
SID308A	Vcompidac	S0 IDAC 的合规电压范围	0.8	–	VDD-0.8	V	
SID309	IDAC1	8 比特分辨率的 DNL	-1	–	1	LSB	
SID310	IDAC1	8 比特分辨率的 INL	-3	–	3	LSB	
SID311	IDAC2	7 比特分辨率的 DNL	-1	–	1	LSB	
SID312	IDAC2	7 比特分辨率的 INL	-3	–	3	LSB	
SID313	SNR	手指计数与噪声的比率, 灵敏度 = 0.1 pF	5	–	–	Ratio	电容值范围 = 9 至 35 pF, 灵敏度 = 0.1-pF。
SID314	IDAC1_CRT1	在高范围内的 Idac1 (8 位) 输出电流	–	612	–	uA	
SID314A	IDAC1_CRT2	在低范围内的 Idac1 (8 位) 输出电流	–	306	–	uA	
SID315	IDAC2_CRT1	在高范围内的 Idac2 (7 位) 输出电流	–	304.8	–	uA	
SID315A	IDAC2_CRT2	在低范围内的 Idac2 (7 位) 输出电流	–	152.4	–	uA	
SID320	IDACOFFSET	所有输入为零	–	–	±1	LSB	
SID321	IDACGAIN	满量程错误减去偏移	–	–	±10	%	
SID322	IDACMISMATCH	IDAC 之间不匹配	–	–	7	LSB	
SID323	IDACSET8	8 位 IDAC 达到 0.5 LSB 所需的建立时间	–	–	10	μs	满量程跃变。 无外部负载。
SID324	IDACSET7	7 位 IDAC 达到 0.5 LSB 所需的建立时间	–	–	10	μs	满量程跃变。 无外部负载。
SID325	CMOD	外部调制器电容	–	2.2	–	nF	5 V 的额定电压, X7R 或 NP0 电容。

数字外设

下列规范适用于定时器模式下的定时器 / 计数器 / PWM 外设。

定时器 / 计数器 / PWM

表 15. TCPWM 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID.TCPWM.1	ITCPWM1	频率为 3 MHz 时的模块电流消耗	—	—	45	μA	所有模式 (定时器 / 计数器 / PWM)
SID.TCPWM.2	ITCPWM2	频率为 12 MHz 时的模块电流消耗	—	—	155	μA	所有模式 (定时器 / 计数器 / PWM)
SID.TCPWM.2A	ITCPWM3	频率为 48 MHz 时的模块电流消耗	—	—	650	μA	所有模式 (定时器 / 计数器 / PWM)
SID.TCPWM.3	TCPWMFREQ	工作频率	—	—	Fc	MHz	Fc 最大值 = Fcpu。 最大值 = 24 MHz
SID.TCPWM.4	TPWMENEXT	所有触发事件的输入触发脉冲宽度	2/Fc	—	—	ns	根据选择的工作模式，触发事件可以为: Stop、Start、Reload、Count、Capture 或 Kill。
SID.TCPWM.5	TPWMEXT	输出触发脉冲宽度	2/Fc	—	—	ns	上溢、下溢和 CC (计数值等于比较值) 可输出的最小宽度
SID.TCPWM.5A	TCRES	计数器分辨率	1/Fc	—	—	ns	连续计数间的最短时间
SID.TCPWM.5B	PWMRES	PWM 分辨率	1/Fc	—	—	ns	PWM 输出的最小脉宽
SID.TCPWM.5C	QRES	正交输入分辨率	1/Fc	—	—	ns	正交相位输入间的最小脉冲宽度

I²C

表 16. 固定的 I² DC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID149	I _{I2C1}	频率为 100 KHz 时的模块电流消耗	—	—	50	μA	
SID150	I _{I2C2}	频率为 400 kHz 时的模块电流消耗	—	—	135	μA	
SID151	I _{I2C3}	在 1 Mbps 时的模块电流消耗	—	—	310	μA	
SID152	I _{I2C4}	在深度睡眠模式下启用 I ² C	—	—	1.4	μA	

表 17. 固定的 I² AC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID153	F _{I2C1}	比特率	—	—	1	Mbps	

LCD 直接驱动

表 18. LCD 直驱 DC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID154	I _{LCDLOW}	低功耗模式下的工作电流	—	5	—	μA	尺寸为 16 × 4 的小型段式 (Segment) 显示屏; 频率 = 50 Hz
SID155	C _{LCDCAP}	LCD 各个 Segment/Common 的电容	—	500	5000	pF	由设计保证
SID156	LCD _{OFFSET}	长期段偏移	—	20	—	mV	
SID157	I _{LCDOP1}	PWM 模式下的电流。5-V 偏置。 24-MHz IMO。25°C	—	0.6	—	mA	32 × 4 段。50 Hz
SID158	I _{LCDOP2}	PWM 模式下的电流。3.3-V 偏置。 24-MHz IMO。25°C	—	0.5	—	mA	32 × 4 段。50 Hz

表 19. LCD 直驱 AC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID159	F _{LCD}	LCD 帧率	10	50	150	Hz	

表 20. 固定的 UART DC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID160	I _{UART1}	速度为 100 Kbits/ 秒时, 模块的消耗电流	—	—	55	μA	
SID161	I _{UART2}	速度为 1000 Kbits/ 秒时, 模块的消耗电流	—	—	312	μA	

表 21. 固定的 UART AC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位
SID162	F _{UART}	比特率	—	—	1	Mbps

SPI 规范

表 22. 固定的 SPI DC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位
SID163	I _{SPI1}	速度为 1 Mbits/ 秒时, 模块的消耗电流	—	—	360	μA
SID164	I _{SPI2}	速度为 4 Mbits/ 秒时, 模块的消耗电流	—	—	560	μA
SID165	I _{SPI3}	速度为 8 Mbits/ 秒时, 模块的消耗电流	—	—	600	μA

表 23. 固定的 SPI AC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位
SID166	F _{SPI}	SPI 工作频率 (主设备: 6X 过采样)	—	—	8	MHz

表 24. 固定 SPI 主模式 AC 规范 (1/2)

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位
SID167	T _{DMO}	Sclock 驱动沿后的 MOSI 有效时间	—	—	15	ns

表 24. 固定 SPI 主模式 AC 规范 (2/2)

(特性保证)

SID168	T_{DSI}	Sclock 捕获边沿前 MISO 有效的时间全时钟、MISO 延迟采样	20	–	–	ns
SID169	T_{HMO}	从机边缘捕获的上一项 MOSI 数据保持时间	0	–	–	ns

表 25. 固定 SPI 从模式 AC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位
SID170	T_{DMI}	Sclock 捕获边沿前 MOSI 有效的时间	40	–	–	ns
SID171	T_{DSO}	Sclock 驱动沿后的 MISO 有效时间	–	–	$42 + 3 \times T_{scbclk}$	ns
SID171A	T_{DSO_EXT}	Sclock 驱动沿后的 MISO 有效时间时钟模式	–	–	48	ns
SID172	T_{HSO}	前 MISO 数据保持时间	0	–	–	ns
SID172A	T_{SSELCK}	从 SSEL 有效到第一个 SCK 有效边沿的时间	100	–	–	ns

存储器

表 26. 闪存 DC 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID173	V_{PE}	擦除和编程电压	1.71	–	5.5	V	

表 27. 闪存 AC 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID174	$T_{ROWWRITE}^{[3]}$	行 (块) 编写时间 (擦除和编程)	–	–	20	ms	行 (块) = 128 个字节
SID175	$T_{ROWERASE}^{[3]}$	行擦除时间	–	–	13	ms	
SID176	$T_{ROWPROGRAM}^{[3]}$	擦除后的行编程时间	–	–	7	ms	
SID178	$T_{BULKERASE}^{[3]}$	批量擦除时间 (32 KB)	–	–	35	ms	
SID180	$T_{DEVPROG}^{[3]}$	器件总编程时间	–	–	7	秒	特性保证
SID181	F_{END}	闪存擦写次数	100K	–	–	周期	特性保证
SID182	F_{RET}	闪存数据保持时间。 $T_A \leq 55^\circ\text{C}$, 10 万次编程 / 擦除周期	20	–	–	年	特性保证
SID182A		闪存数据保持时间。 $T_A \leq 85^\circ\text{C}$, 一万次编程 / 擦除周期	10	–	–	年	特性保证
SID182B	F_{RETQ}	闪存数据保持时间。 $T_A \leq 105^\circ\text{C}$, 一万次编程 / 擦除周期, $T_A \geq 85^\circ\text{C}$ 时	10	–	20	年	特性保证

注释

- 闪存写入最多需要 20 毫秒。在这段时间内请勿复位器件, 否则会中止闪存操作并且不能保证该操作的完成。复位源包括 XRES 引脚、软件复位、CPU 锁存状态和特权冲突、不合适的电源电平以及看门狗。需要确保这些复位源不会无意被触发。

系统资源

欠压情况下的上电复位 (POR)

表 28. 非精密上电复位 (IPOR)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID185	V _{RISEIPOR}	上升触发电压	0.80	—	1.45	V	特性保证
SID186	V _{FALLIPOR}	下降触发电压	0.75	—	1.4	V	特性保证
SID187	V _{IPORHYST}	迟滞	15	—	200	mV	特性保证

表 29. 精密上电复位 (POR)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID190	V _{FALLPPOR}	主动模式和睡眠模式下的 BOD 触发电压	1.64	—	—	V	1.71 V 至 BOD 触发电压之间的全部功能均由特性保证
SID192	V _{FALLDPSLP}	深度睡眠模式下的 BOD 触发电压	1.4	—	—	V	特性保证
BID55	Svdd	最大供电升降速率	—	—	67	kV/ 秒	

电压监视器

表 30. 电压监视器 DC 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID195	V _{LVI1}	LVI_A/D_SEL[3: 0] = 0000b	1.71	1.75	1.79	V	
SID196	V _{LVI2}	LVI_A/D_SEL[3: 0] = 0001b	1.76	1.80	1.85	V	
SID197	V _{LVI3}	LVI_A/D_SEL[3: 0] = 0010b	1.85	1.90	1.95	V	
SID198	V _{LVI4}	LVI_A/D_SEL[3: 0] = 0011b	1.95	2.00	2.05	V	
SID199	V _{LVI5}	LVI_A/D_SEL[3: 0] = 0100b	2.05	2.10	2.15	V	
SID200	V _{LVI6}	LVI_A/D_SEL[3: 0] = 0101b	2.15	2.20	2.26	V	
SID201	V _{LVI7}	LVI_A/D_SEL[3: 0] = 0110b	2.24	2.30	2.36	V	
SID202	V _{LVI8}	LVI_A/D_SEL[3: 0] = 0111b	2.34	2.40	2.46	V	
SID203	V _{LVI9}	LVI_A/D_SEL[3: 0] = 1000b	2.44	2.50	2.56	V	
SID204	V _{LVI10}	LVI_A/D_SEL[3: 0] = 1001b	2.54	2.60	2.67	V	
SID205	V _{LVI11}	LVI_A/D_SEL[3: 0] = 1010b	2.63	2.70	2.77	V	
SID206	V _{LVI12}	LVI_A/D_SEL[3: 0] = 1011b	2.73	2.80	2.87	V	
SID207	V _{LVI13}	LVI_A/D_SEL[3: 0] = 1100b	2.83	2.90	2.97	V	
SID208	V _{LVI14}	LVI_A/D_SEL[3: 0] = 1101b	2.93	3.00	3.08	V	
SID209	V _{LVI15}	LVI_A/D_SEL[3: 0] = 1110b	3.12	3.20	3.28	V	
SID210	V _{LVI16}	LVI_A/D_SEL[3: 0] = 1111b	4.39	4.50	4.61	V	
SID211	LVI_IDD	模块电流	—	—	100	μA	特性保证

表 31. 电压监视器 AC 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID212	T _{MONTRIP}	电压监视器触发时间	—	—	1	μs	特性保证

SWD 接口

表 32. SWD 接口规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID213	F_SWDCCLK1	$3.3\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	—	—	14	MHz	SWDCLK $\leq$ CPU 时钟频率的 1/3
SID214	F_SWDCCLK2	$1.71\text{ V} \leq V_{DD} \leq 3.3\text{ V}$	—	—	7	MHz	SWDCLK $\leq$ CPU 时钟频率的 1/3
SID215	T_SWDI_SETUP	$T = 1/f_{\text{SWDCLK}}$	$0.25 \cdot T$	—	—	ns	特性保证
SID216	T_SWDI_HOLD	$T = 1/f_{\text{SWDCLK}}$	$0.25 \cdot T$	—	—	ns	特性保证
SID217	T_SWDO_VALID	$T = 1/f_{\text{SWDCLK}}$	—	—	$0.5 \cdot T$	ns	特性保证
SID217A	T_SWDO_HOLD	$T = 1/f_{\text{SWDCLK}}$	1	—	—	ns	特性保证

内部主振荡器

表 33. IMO DC 规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID218	I_IMO1	频率为 48 MHz 时 IMO 的工作电流	—	—	1000	μA	
SID219	I_IMO2	频率为 24 MHz 时 IMO 的工作电流	—	—	325	μA	
SID220	I_IMO3	频率为 12 MHz 时 IMO 的工作电流	—	—	225	μA	
SID221	I_IMO4	频率为 6 MHz 时 IMO 的工作电流	—	—	180	μA	
SID222	I_IMO5	频率为 3 MHz 时 IMO 的工作电流	—	—	150	μA	

表 34. IMO AC 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID223	F_IMOTOL1	频率从 3 到 48 MHz 不等	—	—	±2	%	若 $T_A > 85^\circ\text{C}$ 、IMO 频率 $< 24\text{ MHz}$ ，则为 3%
SID226	T_STARTIMO	IMO 启动时间	—	—	12	μs	
SID227	T_JITRMSIMO1	在 3 MHz 时的均方根抖动时间	—	156	—	ps	
SID228	T_JITRMSIMO2	在 24 MHz 时的均方根抖动时间	—	145	—	ps	
SID229	T_JITRMSIMO3	在 48 MHz 时的均方根抖动时间	—	139	—	ps	

内部低速振荡器

表 35. ILO DC 规范

(由设计保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID231	I_ILO1	频率为 32 kHz 时 ILO 的工作电流	—	0.3	1.05	μA	特性保证
SID233	I_ILOLEAK	ILO 漏电流	—	2	15	nA	(由设计保证)

表 36. ILO AC 规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID234	T_STARTILO1	ILO 启动时间	—	—	2	ms	特性保证
SID236	T_ILODUTY	ILO 占空比	40	50	60	%	特性保证
SID237	F_ILOTRIM1	32 kHz 微调频率	15	32	50	kHz	若 $T_A > 85^\circ\text{C}$ ，ILO 的最大频率为 70 kHz

表 37. 外部时钟规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID305	ExtClkFreq	外部时钟输入频率	0	—	48	MHz	特性保证
SID306	ExtClkDuty	占空比：在 $V_{DD/2}$ 电压下测量	45	—	55	%	特性保证

表 38. UDB AC 规范

(特性保证)

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
数据通路性能							
SID249	$F_{MAX-TIMER}$	一对 UDB 的 16 位定时器最大频率	—	—	48	MHz	
SID250	$F_{MAX-TIMER}$	一对 UDB 的 16 位加法器最大频率	—	—	48	MHz	
SID251	F_{MAX_CRC}	一对 UDB 的 16 位 CRC/PRS 最大频率	—	—	48	MHz	
UDB PLD 的性能							
SID252	F_{MAX_PLD}	一对 UDB 的 2 通 PLD 功能最大频率	—	—	48	MHz	
时钟到输出性能							
SID253	$T_{CLK_OUT_UDB1}$	时钟输入到数据输出的建议延迟，典型值 = 25 °C。	—	15	—	ns	
SID254	$T_{CLK_OUT_UDB2}$	时钟输入到数据输出的建议延迟，最坏情况。	—	25	—	ns	

表 39. 模块规范

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID256*	T_{WS48} *	频率为 48 MHz 时的等待状态数	1	—	—		CPU 从闪存内执行。特性保证
SID257	T_{WS24} *	频率为 24 MHz 时的等待状态数	0	—	—		CPU 从闪存内执行。特性保证
SID260	V_{REFSAR}	校准后的 SAR 内部参考值偏差	-1	—	+1	%	V_{bg} (1.024 V) 比率。特性保证
SID262	$T_{CLKSWITCH}$	在 clk1 阶段, 时钟从 clk1 切换至 clk2	3	—	4	周期	. 由设计保证
* T_{WS48} 和 T_{WS24} 由设计保证							

表 40. UDB 端口适配器规范

(基于 LPC 组件规范, 由特性保证特性保证。特性: -10-pF 负载, V_{DDIO} 3-V 和 V_{DDD})

规范 ID	参数	描述	最小值	典型值	最大值	单位	详细说明 / 条件
SID263	T_{LCLKDO}	从 LCLK 到输出的延迟	—	—	18	ns	
SID264	$T_{DINLCLK}$	到 LCLK 上升沿的输入开通上升时间	—	—	7	ns	
SID265	$T_{DINLCLKHLD}$	从 LCLK 上升沿开始的输入保持时间	5	—	—	ns	
SID266	$T_{LCLKHIZ}$	从 LCLK 至三态输出	—	—	28	ns	
SID267	f_{LCLK}	LCLK 频率	—	—	33	MHz	
SID268	$T_{LCLKDUTY}$	LCLK 占空比 (高百分比)	40	—	60	%	

订购信息

PSoC™ 4200 器件编号和特性如下表所示。

表 41. PSoC™ 4200 系列的订购信息

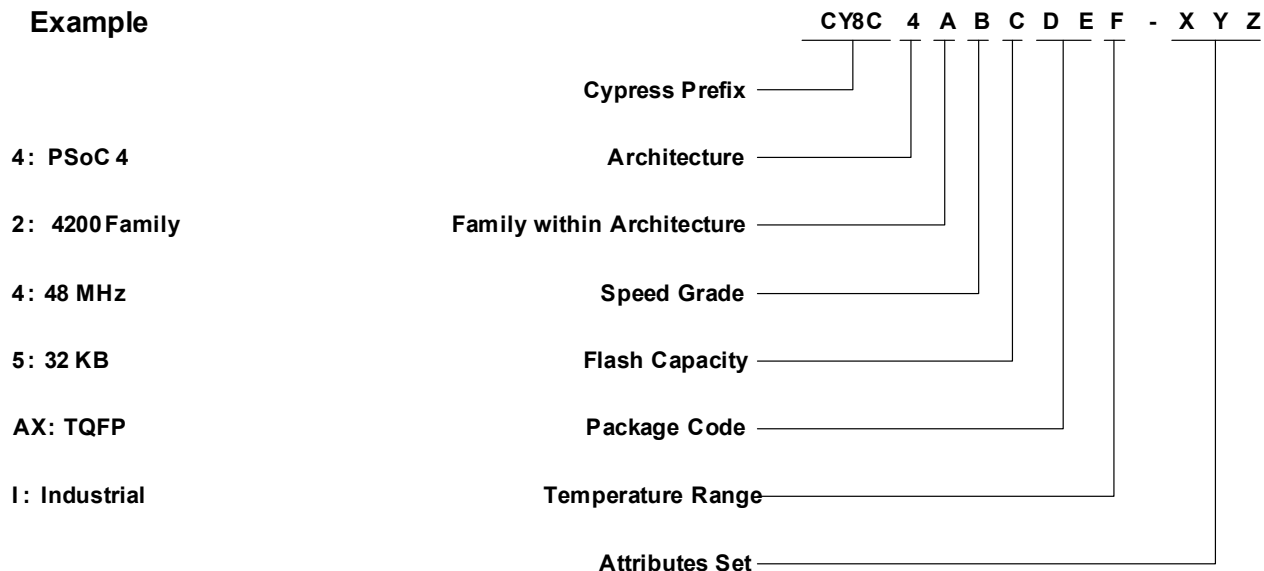
系列	MPN	特性												封装				
		CPU 最高速度 (MHz)	闪存 (KB)	SRAM (KB)	UDB	Op-amp (CTBm)	CAPSENSE	直接 LCD 驱动	12 位 SAR ADC	LP 比较器	TCPWM 模块	SCB 模块	GPIO	28-SSOP	35-WLCSP	40-QFN	44-TQFP	48-TQFP
4200	CY8C4244PVI-442	48	16	4	2	1	√	√	1 Msps	2	4	2	24	√				
	CY8C4244PVQ-432	48	16	4	2	1	-	-	1 Msps	2	4	2	24	√				
	CY8C4244PVQ-442	48	16	4	2	1	√	√	1 Msps	2	4	2	24	√				
	CY8C4244FNI-443T	48	16	4	2	2	√	√	1 Msps	2	4	2	31		√			
	CY8C4244LQI-443	48	16	4	2	2	√	√	1 Msps	2	4	2	34			√		
	CY8C4244LQQ-443	48	16	4	2	2	√	√	1 Msps	2	4	2	34			√		
	CY8C4244AXQ-443	48	16	4	2	2	√	√	1 Msps	2	4	2	36				√	
	CY8C4244AZI-443	48	16	4	2	2	√	√	1 Msps	2	4	2	36					√
	CY8C4245AXI-473	48	32	4	4	2	-	-	1 Msps	2	4	2	36				√	
	CY8C4245AXQ-473	48	32	4	4	2	-	-	1 Msps	2	4	2	36				√	
	CY8C4245AZI-473	48	32	4	4	2	-	-	1 Msps	2	4	2	36					√
	CY8C4245PVI-482	48	32	4	4	1	√	√	1 Msps	2	4	2	24	√				
	CY8C4245PVQ-482	48	32	4	4	1	√	√	1 Msps	2	4	2	24	√				
	CY8C4245FNI-483T	48	32	4	4	2	√	√	1 Msps	2	4	2	31		√			
	CY8C4245LQI-483	48	32	4	4	2	√	√	1 Msps	2	4	2	34			√		
	CY8C4245AXI-483	48	32	4	4	2	√	√	1 Msps	2	4	2	36				√	
	CY8C4245LQQ-483	48	32	4	4	2	√	√	1 Msps	2	4	2	34			√		
	CY8C4245AXQ-483	48	32	4	4	2	√	√	1 Msps	2	4	2	36				√	
	CY8C4245AZI-483	48	32	4	4	2	√	√	1 Msps	2	4	2	36					√

器件编号惯例

PSoC™ 4 器件的编号命名规范如下表所示。除非另有说明，否则所有字段均为单字符字母数字（0、1、2、.....、9、A、B、.....、Z）。

器件编号的格式为 CY8C4ABCDEF-XYZ，其中各字段的定义如下所示。

Example



字段值如下表所示。

字段	描述	数值	意义
CY8C	Cypress 前缀		
4	架构	4	PSoC 4
A	架构内的系列	1	4100 系列
		2	4200 系列
B	CPU 速度	2	24 MHz
		4	48 MHz
C	闪存容量	4	16 KB
		5	32 KB
		AZ	TQFP
		LQ	QFN
		PV	SSOP
		FN	WLCSP
DE	封装代码		
F	温度范围	I	工业级
		Q	扩展工业级
XYZ	属性代码	000-999	在个别系列中的功能集代码

封装

表 42. 封装特性

参数	描述	条件	最小值	典型值	最大值	单位
T_A	工作环境温度		-40	25.00	105	°C
T_J	工作结温		-40	–	125	°C
T_{JA}	封装 θ_{JA} (28 引脚 SSOP)		–	66.58	–	°C/ 瓦
T_{JA}	封装 θ_{JA} (35 引脚 WLCSP)		–	28.00	–	°C/ 瓦
T_{JA}	封装 θ_{JA} (40 引脚 QFN)		–	15.34	–	°C/ 瓦
T_{JA}	封装 θ_{JA} (44 引脚 TQFP)		–	57.16	–	°C/ 瓦
T_{JA}	封装 θ_{JA} (48 引脚 TQFP)		–	67.30	–	°C/ 瓦
T_{JC}	封装 θ_{JC} (28 引脚 SSOP)		–	26.28	–	°C/ 瓦
T_{JC}	封装 θ_{JC} (35 引脚 WLCSP)		–	00.40	–	°C/ 瓦
T_{JC}	封装 θ_{JC} (40 引脚 QFN)		–	2.50	–	°C/ 瓦
T_{JC}	封装 θ_{JC} (44 引脚 TQFP)		–	17.47	–	°C/ 瓦
T_{JC}	封装 θ_{JC} (48 引脚 TQFP)		–	27.60	–	°C/ 瓦

表 43. 回流焊峰值温度

封装	最高峰值温度	峰值温度下的最长时间
28 引脚 SSOP	260°C	30 秒
35 球形焊盘 WLCSP	260°C	30 秒
40 引脚 QFN	260°C	30 秒
44 引脚 TQFP	260°C	30 秒
48 引脚 TQFP	260°C	30 秒

表 44. 封装潮敏等级 (MSL), IPC/JEDEC J-STD-2

封装	MSL
28 引脚 SSOP	MSL 3
35 球形焊盘 WLCSP	MSL 3
40 引脚 QFN	MSL 3
44 引脚 TQFP	MSL 3
48 引脚 TQFP	MSL 3

点击[此处](#)，下载含有原理图符号和 PCB 封装的 PSoC 4 CAB 库。

图 17. 28 引脚 (210-mil) SSOP 封装图

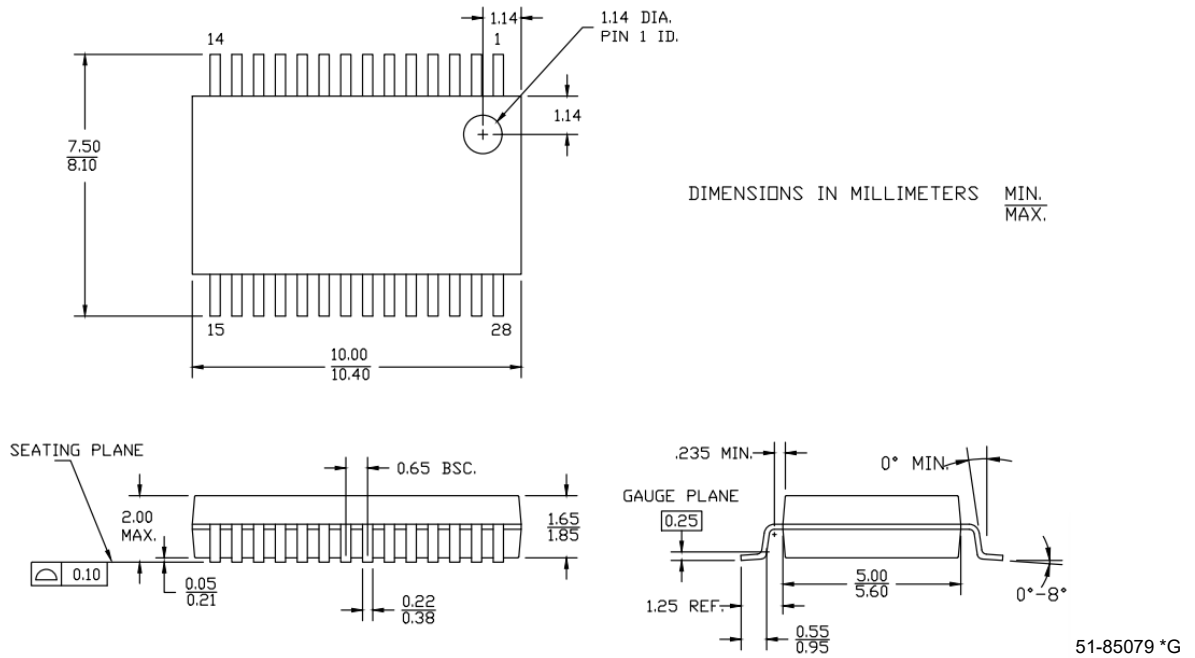
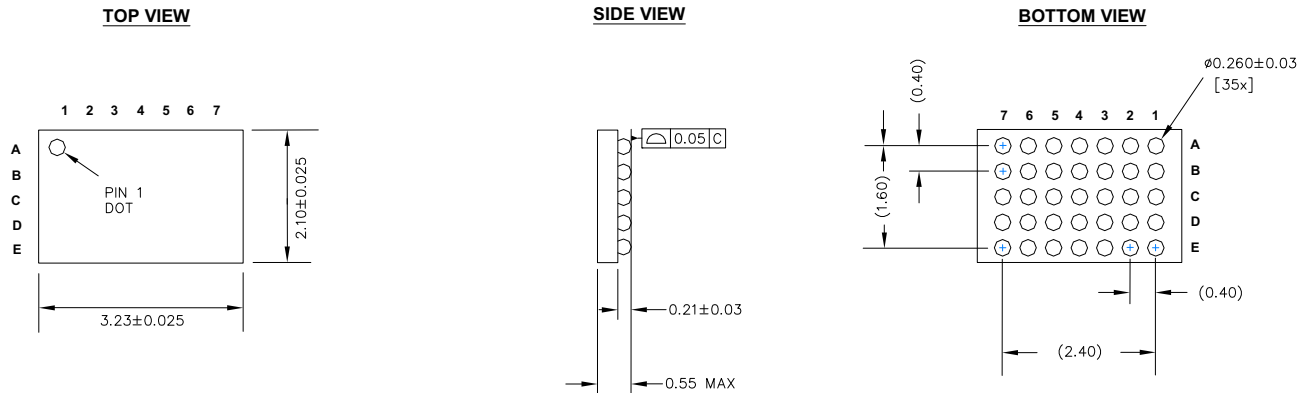


图 18. 35 球 WLCSP 封装图

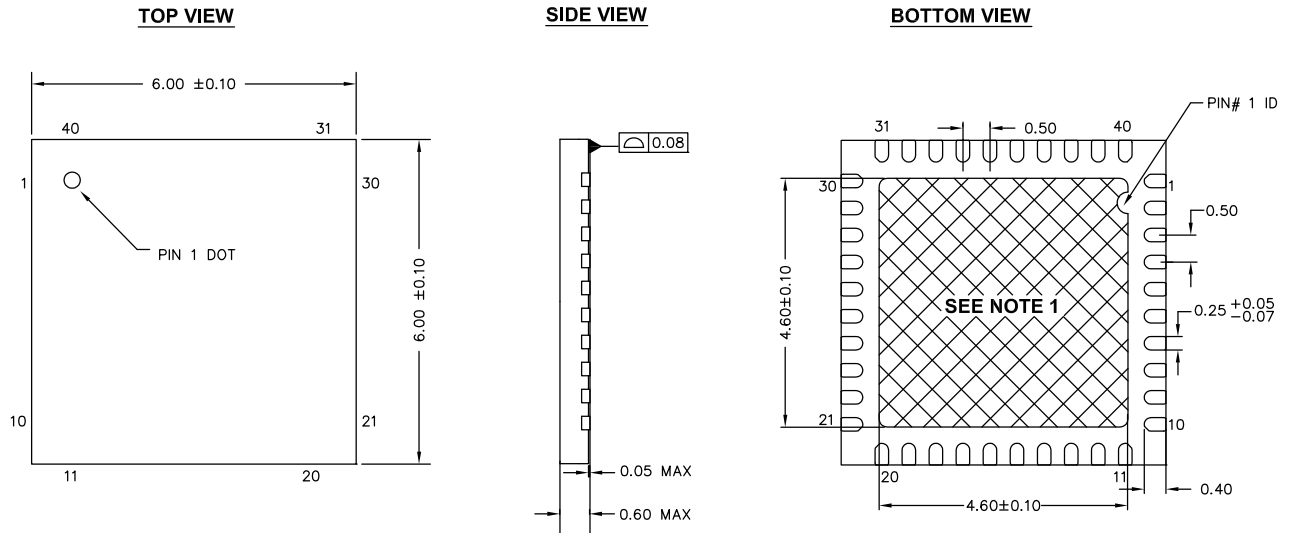


NOTES:

1. REFERENCE JEDEC PUBLICATION 95, DESIGN GUIDE 4.18
2. ALL DIMENSIONS ARE IN MILLIMETERS

001-93741 **

图 19. 40 引脚 QFN 封装图



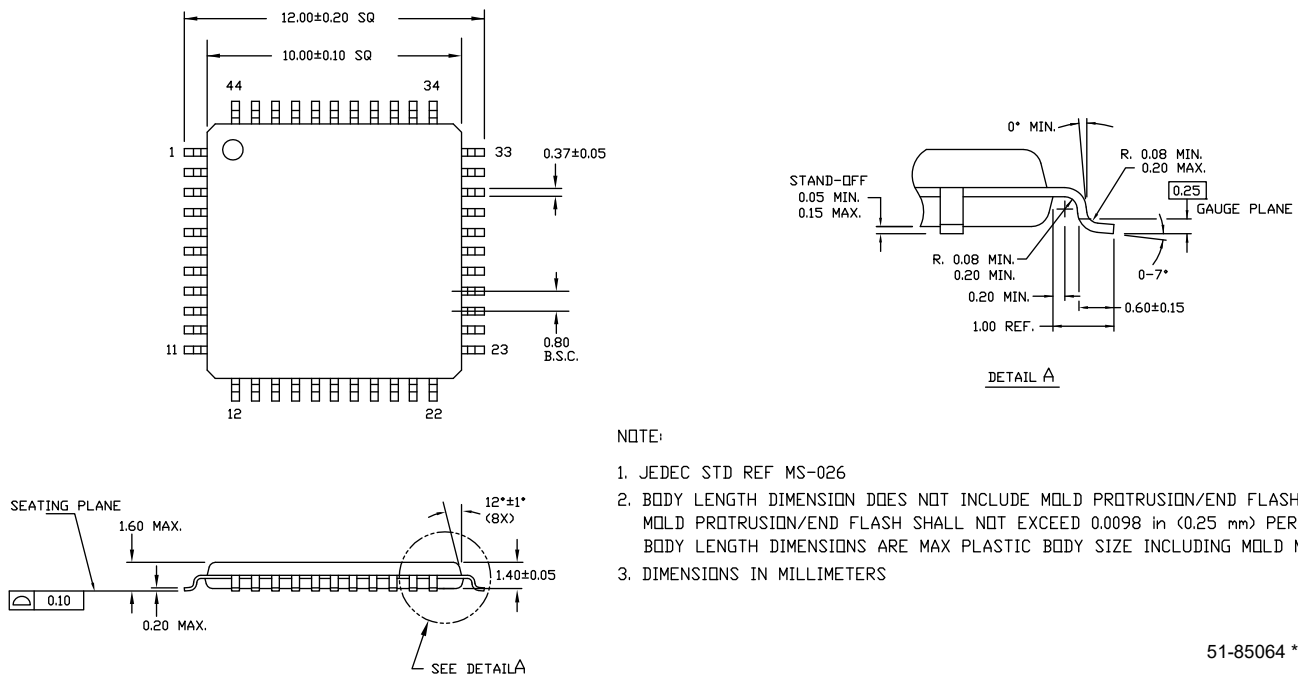
NOTES:

1. HATCH AREA IS SOLDERABLE EXPOSED PAD
2. REFERENCE JEDEC # MO-248
3. PACKAGE WEIGHT: 68 ± 2 mg
4. ALL DIMENSIONS ARE IN MILLIMETERS

001-80659 *A

为了确保最佳的机械性能、散热效果和电气性能，应当对 QFN 封装的中心焊盘进行接地（VSS）。若未接地，该焊盘应保持电气隔离，不与其它任何信号相连。

图 20. 44 引脚 TQFP 封装图

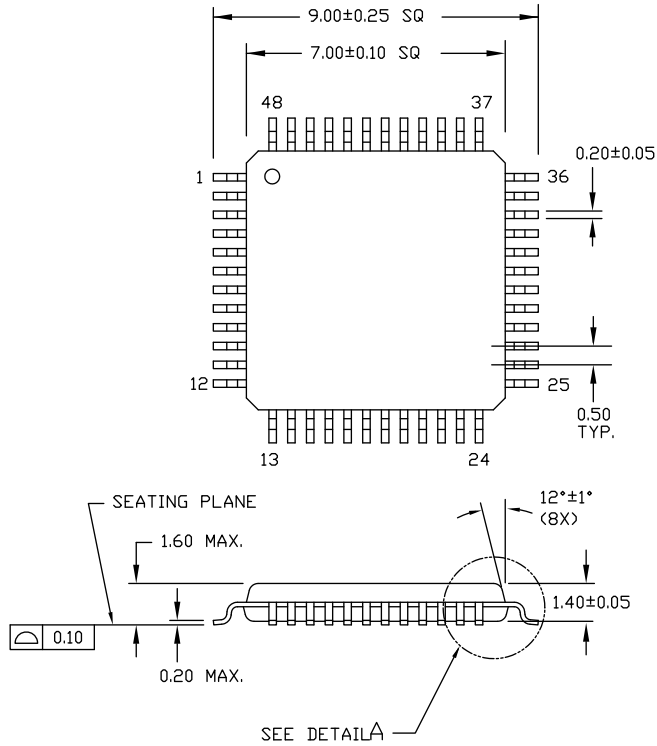


NOTE:

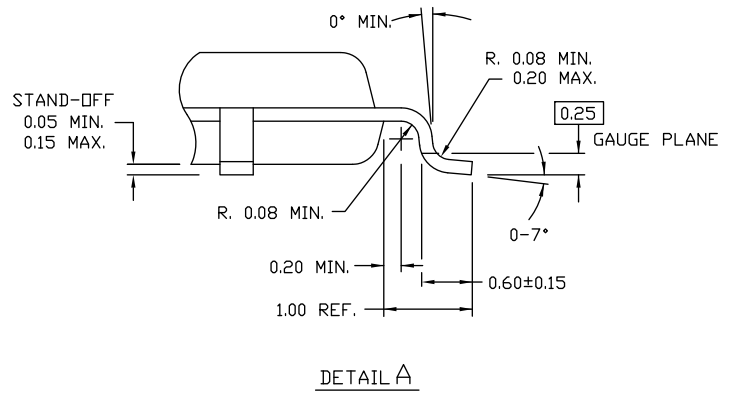
1. JEDEC STD REF MS-026
2. BODY LENGTH DIMENSION DOES NOT INCLUDE MOLD PROTRUSION/END FLASH
MOLD PROTRUSION/END FLASH SHALL NOT EXCEED 0.0098 in (0.25 mm) PER SIDE
BODY LENGTH DIMENSIONS ARE MAX PLASTIC BODY SIZE INCLUDING MOLD MISMATCH
3. DIMENSIONS IN MILLIMETERS

51-85064 *G

图 21. 48 引脚 TQFP 封装图



DIMENSIONS ARE IN MILLIMETERS



51-85135 °C

缩略语

表 45. 本文档使用的缩略语 (1/4)

缩略语	描述
abus	模拟局部总线
ADC	模数转换器
AG	模拟全局总线
AHB	AMBA（先进的微控制器总线结构）高性能总线，是一种 Arm® 数据传输总线
ALU	算术逻辑单元
AMUXBUS	模拟复用器总线
API	应用编程接口
APSR	应用编程状态寄存器
Arm®	高级 RISC 机器，一种 CPU 架构
ATM	自动 Thump 模式
BW	带宽
CAN	控制器区域网络，它是一种通信协议
CMRR	共模抑制比
CPU	中央处理单元
CRC	循环冗余校验，一种错误校验协议
DAC	数模转换器，另请参见 IDAC、VDAC
DFB	数字滤波器模块
DIO	数字输入 / 输出，GPIO 只具有数字功能，无模拟功能。请参阅 GPIO。
DMIPS	Dhrystone 每秒百万条指令
DMA	直接存储器访问，另请参见 TD
DNL	微分非线性，另请参见 INL
DNU	请勿使用
DR	端口写入数据寄存器
DSI	数字系统互连
DWT	数据观察点和跟踪
ECC	纠错码
ECO	外部晶体振荡器
EEPROM	电可擦可编程只读存储器
EMI	电磁干扰
EMIF	外部存储器接口
EOC	转换结束
EOF	帧结束
EPSR	执行程序状态寄存器
ESD	静电放电
ETM	嵌入式跟踪宏单元
FIR	有限脉冲响应，另请参见 IIR

表 45. 本文档使用的缩略语 (2/4)

缩略语	描述
FPB	闪存修补和断点
FS	全速
GPIO	通用输入 / 输出，适用于 PSoC™ 引脚
HVI	高电压中断，另请参见 LVI、LVD
IC	集成电路
IDAC	电流 DAC，另请参见 DAC、VDAC
IDE	集成开发环境
I ² C 或 IIC	内部集成电路，一种通信协议
IIR	无限脉冲响应，另请参见 FIR
ILO	内部低速振荡器，另请参见 IMO
IMO	内部主振荡器，另请参见 ILO
INL	积分非线性，另请参见 DNL
I/O	输入 / 输出，另请参见 GPIO、DIO、SIO、USBIO
IPOR	初次上电复位
IPSR	中断程序状态寄存器
IRQ	中断请求
ITM	仪表跟踪宏单元
LCD	液晶显示器
LIN	本地互连网络，它是一种通信协议。
LR	链接寄存器
LUT	查找表
LVD	低压检测，另请参见 LVI
LVI	低压中断，另请参见 HVI
LVTTTL	低电压晶体管 — 晶体管逻辑
MAC	乘法累加器
MCU	微控制器
MISO	主入从出
NC	无连接
NMI	不可屏蔽中断
NRZ	非归零
NVIC	嵌套向量中断控制器
NVL	非易失性锁存器，另请参见 WOL
opamp	运算放大器
PAL	可编程阵列逻辑，另请参见 PLD
PC	程序计数器
PCB	印刷电路
PGA	可编程增益放大器
PHUB	外设集线器

表 45. 本文档使用的缩略语 (3/4)

缩略语	描述
PHY	物理层
PICU	端口中断控制单元
PLA	可编程逻辑阵列
PLD	可编程逻辑器件, 另请参见 PAL
PLL	锁相环
PMDD	封装材料声明数据手册
POR	上电复位
PRES	准确上电复位
PRS	伪随机序列
PS	端口读取数据寄存器
PSoC™	可编程片上系统
PSRR	电源抑制比
PWM	脉宽调制器
RAM	随机存取存储器
RISC	精简指令集计算
RMS	均方根
RTC	0.5 秒脉冲输出引脚
RTL	寄存器传输语言
RTR	远程发送请求
RX	接收
SAR	逐次逼近寄存器
SC/CT	开关电容 / 连续时间
SCL	I ² C 串行时钟
SDA	I ² C 串行数据
S/H	采样和保持
SINAD	信噪和失真比
SIO	特殊输入 / 输出, 带高级功能的 GPIO。请参见 GPIO。
SOC	开始转换
SOF	帧起始
SPI	串行外设接口, 即为一种通信协议
SR	斜率
SRAM	静态随机访问存储器
SRES	软件复位
SWD	串行线调试, 即为一种测试协议
SWV	单线浏览器
TD	传输描述符, 另请参阅 DMA
THD	总谐波失真
TIA	互阻放大器
TRM	技术参考手册

表 45. 本文档使用的缩略语 (4/4)

缩略语	描述
TTL	晶体管 - 晶体管逻辑
TX	发送
UART	通用异步发射器接收器, 它是一种通信协议
UDB	通用数字模块
USB	通用串行总线
USBIO	USB 输入 / 输出, 用于连接至 USB 端口的 PSoC™ 引脚
VDAC	电压数模转换器, 另请参见 DAC、IDAC
WDT	看门狗定时器
WOL	一次性写锁存器, 另请参见 NVL
WRES	看门狗定时器复位
XRES	外部复位 I/O 引脚
XTAL	晶体

文档惯例

测量单位

表 46. 测量单位

符号	测量单位
°C	摄氏度
dB	分贝
fF	飞法
Hz	赫兹
KB	1024 字节
kbps	每秒千位数
Khr	千小时
kHz	千赫兹
kΩ	千欧姆
ksps	每秒千次采样
LSB	最小显著位
Mbps	每秒兆比特
MHz	兆赫
MΩ	兆欧
Msps	每秒兆次采样
μA	微安
μF	微法
μH	微亨
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
nV	纳伏
Ω	欧姆
pF	皮法
ppm	百万分比
ps	皮秒
s	秒
sps	采样数每秒
sqrtHz	赫兹平方根
V	伏特

文档修订记录

描述标题: PSoC™ 4: PSoC 4200 系列数据表 可编程的片上系统 (PSoC™) 文档编号: 001-80011				
版本	ECN	变更者	提交日期	变更说明
**	3644576	JCHE	2012-07-31	CY8C42 数据手册中文版初版。
*A	3934247	JCHE	2013-03-26	根据英文版本 001-69464*D 做相应修改。
*B	3959208	JCHE	2013-04-09	根据英文版更新了标题, 无其它细节更新。
*C	3974239	JCHE	2013-04-19	根据英文版本 001-87197 Rev. ** 做相应修改。
*D	4087222	HENG	2013-08-05	根据英文版本 001-87197 Rev.*A 做相应修改。
*E	5839050	XITO	2017-07-31	根据英文版本 001-87197 Rev. *I 更新翻译。
*F	8067984	LiuXiaome	2024-09-03	根据英文版 001-87197 Rev. *L 更新翻译。 英文版 Rev. *J 更新内容如下: ■ 在 40 引脚 QFN 引脚布局中, 纠正拼写错误: 将 33 引脚名称从 VDDD 更改为 VDDA; 引脚布局表正确无误, 未作更改。 ■ 移除对 swd_io[1] 和 swd_clk[1] 的引用。 ■ 修正 44-TQFP 封装示例。 英文版 Rev. *K 更新内容如下: ■ 在更多信息中添加 AN85951。 ■ 更新 LCD Segment 驱动。 ■ 更新 SID55 的描述。 ■ 移除 SID95 的条件。 英文版 Rev. *L 更新内容如下: ■ 修复失效的超链接。 ■ 删除以下过期零件号 (见订购信息): □ CY8C4244PVI-432 □ CY8C4244AXI-443 ■ 更新以下过期零件号: □ CY8C4244FNI-443 变更为 CY8C4244FNI-443T □ CY8C4245FNI-483(T) 变更为 CY8C4245FNI-483T ■ 更新 28 引脚 SSOP 封装图。

销售、解决方案和法律信息

全球销售和设计支持

英飞凌拥有一个由办事处、解决方案中心、原厂代表和经销商组成的全球性网络。如需查询离您最近的英飞凌办事处，请访问[英飞凌地址](#)。

产品

Arm® Cortex® Microcontrollers	cypress.com/arm
汽车	cypress.com/automotive
时钟与缓冲器	cypress.com/clocks
接口	cypress.com/interface
物联网	cypress.com/iot
存储器	cypress.com/memory
微控制器	cypress.com/mcu
PSoC	cypress.com/psoc
电源管理 IC	cypress.com/pmic
触摸感应	cypress.com/touch
USB 控制器	cypress.com/usb
无线连接	cypress.com/wireless

PSoC® 解决方案

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#) | [PSoC 6 MCU](#)

英飞凌开发者社区

[社区](#) | [项目](#) | [视频](#) | [博客](#) | [培训](#) | [组件](#)

技术支持

infineon.com/cms/cn/about-infineon/company/contacts/support/

关于符合通用串行总线规范的注意事项。英飞凌提供经认证符合通用串行总线规范、USB Type-C™ 电缆和连接器规范以及其他 USB 实施者论坛 (USB-IF) 规范的固件和硬件解决方案。您可以使用英飞凌或第三方软件工具 (包括示例代码) 修改英飞凌 USB 产品的固件。这种固件的修改可能导致固件 / 硬件组合不再符合相关的 USB-IF 规范。您完全负责确保您进行任何修改的合规性, 并且在使用任何 USB-IF 商标或徽标进行任意修改前必须遵循 USB-IF 的合规要求。此外, 如果英飞凌根据您的规范修改固件, 那么您有责任确保您所进行的修改符合所要求的标准或规范。英飞凌将不对您所修改的英飞凌认证产品付出责任, 并且这些已被修改的产品将不再符合相关的 USB-IF 规范。

© 英飞凌科技公司, 2020-2024 年。本文件是英飞凌科技旗下英飞凌公司及其关联公司 (“英飞凌”) 的财产。本文件, 包括其包含或引用的任何软件或固件 (“软件”), 根据全球范围内的知识产权法律以及美国与其他国家签署条约由英飞凌所有。除非在本款中另有明确规定, 英飞凌保留在该等法律和条约下的所有权利, 且未就其专利、版权、商标或其他知识产权授予任何许可。如果软件并不附随有一份许可协议且贵方未以其他方式与英飞凌签署关于使用软件的书面协议, 英飞凌特此授予贵方属人性质的、非独家且不可转让的如下许可 (无再许可权) (1) 在英飞凌持软件著作权项下的下列许可权 (一) 对以源代码形式提供的软件, 仅出于在英飞凌硬件产品上使用之目的且仅在贵方集团内部修改和复制软件, 和 (二) 仅限于在有关英飞凌硬件产品上使用之目的将软件以二进制代码形式的向外部最终用户提供 (无论直接提供或通过经销商和分销商间接提供), 和 (2) 在被软件 (由英飞凌公司提供, 且未经修改) 侵犯的英飞凌专利的权利主张项下, 仅出于在英飞凌硬件产品上使用之目的制造、使用、提供和进口软件的许可。禁止对软件的任何其他使用、复制、修改、翻译或汇编。

在适用法律允许的限度内, 英飞凌未对本文件或任何软件或任何伴随的硬件作出任何明示或暗示的担保, 包括但不限于关于适销性和特定用途的默示保证。没有任何电子设备是绝对安全的。因此, 尽管英飞凌在其硬件和软件产品中采取了必要的安全措施, 但是英飞凌不承担由于任何安全漏洞而产生的责任, 例如未经授权的访问或使用英飞凌产品。**英飞凌未陈述、保证和担保英飞凌产品或使用英飞凌产品创建的系统将免于损坏、攻击、病毒、干扰、黑客、数据丢失或失窃或其他安全入侵 (统称为 “安全漏洞”)**。英飞凌对任何安全漏洞不承担任何责任, 并且贵方应特此免除英飞凌因任何安全漏洞引起的任何索赔、损失或其他责任。此外, 本材料中所介绍的英飞凌产品有可能存在设计缺陷或设计错误, 从而导致产品的性能与公布的规格不一致。英飞凌保留更改本文件的权利, 届时将不另行通知。在适用法律允许的限度内, 英飞凌不对因应用或使用本文件所述任何产品或电路引起的任何后果负责。本文件, 包括任何样本设计信息或程序代码信息, 仅为供参考之目的提供。文件使用人应负责正确设计、计划和测试信息应用和由此生产的任何产品的功能和安全性。“高风险设备” 是指, 若其故障后可能导致人身伤害、死亡或财产损失的任何设备或系统。高风险设备的例子是武器, 核装置, 外科植入物和其他医疗设备。“关键部件” 是指, 若其发生故障后, 经合理预期会直接或间接地导致高风险设备故障或会影响高风险设备安全性和有效性的任何高风险设备部件。英飞凌不承担全部或部分, 且贵方应特此免除英飞凌因在高风险设备中使用英飞凌产品作为关键部件而引起的任何索赔、损失或其他责任。贵方应赔偿英飞凌及其董事、职员、雇员、代理方、关联公司、经销商和受让方因在高风险设备中使用英飞凌产品作为关键部件而产生的所有索赔、成本、损失和费用, 包括因产品责任、人身伤害或死亡或财产损失引起的主张, 并使之免受损失。英飞凌产品非被设定或被授权作为高风险设备中的关键部件使用, 除非限于 (i) 英飞凌公布的关于该产品的数据表明明确指出该产品适格于特定的高风险设备, 或 (ii) 英飞凌已事先书面授权贵方, 允许将该产品用作特定高风险设备中的关键部件, 并且贵方已签署单独的赔偿协议。

英飞凌、英飞凌徽标及上述项目的组合, PSoC、CapSense、EZ-USB、F-RAM、Traveo、WICED 和 ModusToolbox 为英飞凌或英飞凌的子公司在美国或在其他国家的商标或注册商标。请访问 cypress.com 获取英飞凌商标的完整列表。其他名称和品牌可能由其各自所有者主张为该方财产。